

Министерство науки и высшего образования Российской Федерации  
Федеральное государственное бюджетное образовательное учреждение  
высшего образования  
«Владимирский государственный университет  
имени Александра Григорьевича и Николая Григорьевича Столетовых»  
(ВлГУ)

*С.В. Панфилов*  
*2019г.*



УТВЕРЖДАЮ  
Проректор  
по образовательной деятельности

А.А.Панфилов

« 26 » 06 2019г.

**РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ**  
**СИСТЕМЫ АВТОМАТИЗИРОВАННОГО ПРОЕКТИРОВАНИЯ ПРОГРАММИРУЕМЫХ ЛОГИЧЕСКИХ**  
**ИНТЕГРАЛЬНЫХ СХЕМ И ИНТЕГРАЛЬНЫХ МИКРОСХЕМ**  
(наименование дисциплины)

Направление подготовки 09.04.01 Информатика и вычислительная техника

Профиль/программа подготовки Автоматизация проектирования электронной вычислительной аппаратуры

Уровень высшего образования магистратура

Форма обучения Очная

Семестр	Трудоемкость зач. ед./ час.	Лекции, час.	Практич. занятия, час.	Лаборат. работы, час.	СРС, час.	Форма промежуточной аттестации (экзамен/зачет/зачет с оценкой)
1	6/216	18	36	18	108	Экз (36)
Итого	6/216	18	36	18	108	Экз (36)

Владимир 2019

## 1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

Целью освоения дисциплины «Системы автоматизированного проектирования программируемых логических интегральных схем и интегральных микросхем» является подробное изучение студентами стандартных языков описания электронно-вычислительной аппаратуры, средств САПР для проектирования ПЛИС и ИМС, методологий проектирования в современных САПР.

Задачи:

- ознакомление с современными средствами САПР мировых лидеров, компаний CADENCE, Mentor Graphics, Xilinx и других;
- изучение типовых методологий и маршрутов проектирования различного класса устройств современных систем вычислительной техники и электроники;
- овладение навыками работы с коммерческими САПР и библиотеками проектирования ведущих мировых производителей.

## 2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОПОП ВО

Дисциплина «Системы автоматизированного проектирования программируемых логических интегральных схем и интегральных микросхем» является дисциплиной по выбору, относится к части, формируемой участниками образовательных отношений, ОПОП ВО.

Пререквизиты дисциплины: дисциплина опирается на результаты обучения дисциплин ОПОП ВО по программе бакалавриата по направлению 09.03.01 моделирование, основы автоматизации проектирования, языки описания аппаратуры.

## 3. ПЛАНИРУЕМЫЕ РЕЗУЛЬТАТЫ ОБУЧЕНИЯ ПО ДИСЦИПЛИНЕ

Планируемые результаты обучения по дисциплине, соотнесенные с планируемыми результатами освоения ОПОП

Код формируемых компетенций	Уровень освоения компетенции	Планируемые результаты обучения по дисциплине характеризующие этапы формирования компетенций (показатели освоения компетенции)
1	2	3
ОПК-5 Способен разрабатывать и модернизировать программное и аппаратное обеспечение информационных и автоматизированных систем;	Частичное	<i>Знать</i> основные конструкции стандартного языка описания аппаратуры VHDL <i>Уметь</i> применять языки типа VHDL при моделировании цифровых устройств и систем <i>Тем</i> <i>Владеть</i> навыками работы с коммерческими САПР для ПЛИС и ИМС, навыками работы с библиотеками и наборами проектирования ведущих мировых производителей.
ОПК-6 Способен	Частичное	<i>Знать</i> основные приема синтеза аппаратуры на основе

<p>разрабатывать компоненты программно-аппаратных комплексов обработки информации и автоматизированного проектирования;</p>		<p>VHDL, особенности проектирования ПЛИС и заказных интегральных микросхем, основные средства САПР для ПЛИС и ИМС, методологии проектирования сложных систем, топологии базовых ячеек цифровых и аналого-цифровых узлов.  <i>Уметь</i> применять средства синтеза при проектировании ПЛИС, проектировать ПЛИС и заказные интегральные микросхемы с помощью современных средств САПР, формировать маршрут проектирования в сложных САПР для конкретного класса проектируемых устройств  <i>Владеть</i> навыками разработки цифровых модулей в САПР ПЛИС</p>
<p>ПК-2  <i>Способен разрабатывать технические документы, адресованные специалисту по информационным технологиям</i></p>	<p>Частичное</p>	<p><b>Знать:</b> стандарты ЕСКД и ЕСПД для оформления технической документации  <b>Уметь:</b> разрабатывать конструкторскую и программную документацию в соответствии с требованиями ГОСТ.  <b>Владеть:</b> навыками подготовки технической документации с использованием средств автоматизированного проектирования</p>

#### 4. ОБЪЕМ И СТРУКТУРА ДИСЦИПЛИНЫ

Трудоемкость дисциплины составляет   6   зачетных единиц,   216   часов

№ п/п	Наименование тем и/или разделов/тем дисциплины	Семестр	Неделя семестра	Виды учебной работы, включая самостоятельную работу студентов и трудоемкость (в часах)				Объем учебной работы, с применением интерактивных методов (в часах / %)	Формы текущего контроля успеваемости, форма промежуточной аттестации (по семестрам)	
				Лекции	Практические занятия	Лабораторные работы	СРС			
1	<b>САПР ПЛИС</b>	1	1-5	6	10		30	8/50		
1.1	Общие сведения о ПЛИС	1	1	2	2		6	2/50		
1.2	ПЛИС типа CPLD и типа FPGA	1	2-3	2	4		12	4/67		
1.3	САПР ПЛИС фирмы Xilinx	1	4-5	2	4		12	2/33	РК1	
2	<b>Проектирование цифровых заказных схем</b>	1	6-14	8	18	12	60	16/42		
2.1	<i>Базовые элементы технологии КМОП</i>	1	6		2		6	2/100		
2.2	<i>МОП-транзистор и топология базовой логической ячейки</i>	1	7-10	4	8	4	30	8/50		
2.3	Топологии и моделирование инверторов и схем логических операций	1	11-13	4	6	4	18	4/29	РК2	
2.4	Топологии и моделирование триггеров и счетчиков	1	14		2	4	6	2/33		
3	<b>Маршруты проектирования в САПР ИМС</b>	1	15-18	4	8	6	24	6/33		
3.1	Проектирование статической памяти	1	15-16	2	4	4	12	4/40		
3.2	Проектирование динамической памяти.	1	17	2	2		6	2/50		
3.3	Маршруты проектирования в САПР CADENCE и Mentor Graphics	1	18		2	2	6		РК3	
<b>Всего за 1_ семестр:</b>					18	36	18	108	30/42	экзамен
Наличие в дисциплине КП/КР										КП
Итого по дисциплине					18	36	18	108	30/42	экзамен

#### Содержание лекционных занятий по дисциплине

##### Раздел 1. САПР ПЛИС

##### Тема 1.1 Общие сведения о ПЛИС

Общие сведения о ПЛИС. Технологии проектирования и изготовления ИМС. Простейшие программируемые интегральные схемы. Технологии программирования кристаллов. Временные параметры PLD.

Тема 1.2 ПЛИС типа CPLD и типа FPGA

Архитектура CPLD. Программируемые межсоединения. Логические блоки. Временные параметры CPLD. Технологии программирования FPGA. Архитектура и трассировочные возможности FPGA. Архитектура логических ячеек. Временные параметры FPGA.

Тема 1.3 САПР ПЛИС фирмы Xilinx.

ПЛИС фирмы Xilinx. Применение ПЛИС. САПР ПЛИС. Маршрут проектирования на основе VHDL.

Раздел 2 Проектирование цифровых заказных схем

Тема 2.2 *МОП-транзистор и топология базовой логической ячейки*

Базовые элементы технологии КМОП ИМС. МОП-транзистор. Модели МОП-транзисторов. Базовая логическая ячейка ключа.

Тема 2.3 Топологии и моделирование инверторов и схем логических операций

Инвертор. Базовые логические схемы. Элементы И-НЕ, И, НЕ и др. Межсоединения. Схемы арифметических операций. Сумматоры, триггеры.

Раздел 3 Маршруты проектирования в САПР ИМС

Тема 3.1 Проектирование статической памяти.

Классификация памяти. Классификация схем. Организация памяти. Статическая память. Память ROM. EEPROM-память. Flash-память.

Тема 3.2 Проектирование динамической памяти..

Динамическая память. Особенности изготовления ИМС

---

## **Содержание практических/лабораторных занятий по дисциплине**

Раздел 1. САПР ПЛИС

Практическое занятие 1. Простейшие программируемые интегральные схемы.

Практическое занятие 2. Технологии программирования кристаллов.

Практическое занятие 3. Сложные CPLD

Практическое занятие 4. ПЛИС типа FPGA.

Практическое занятие 5. Контрольная работа (РК1).

Лабораторная работа 1. САПР ПЛИС фирмы Xilinx

Раздел 2 Проектирование цифровых заказных схем

Практическое занятие 6. Технологии проектирования и изготовления ИМС.

Практическое занятие 7. Краткие сведения о языке VHDL. Маршрут проектирования на основе VHDL.

Практическое занятие 8. Примеры описания разных классов ЦУ на VHDL.

Практическое занятие 9. Базовые элементы технологии КМОП ИМС. МОП-транзистор.

Практическое занятие 10. Базовые логические схемы. Элементы И-НЕ, И, НЕ и др.

Практическое занятие 11. Контрольная работа (РК1).

Практическое занятие 12. Технологии изготовления ИМС

Практическое занятие 13. Технологии изготовления ИМС – выбор технологии

Практическое занятие 14. Технологии изготовления ИМС – технологические фабрики.

Лабораторная работа 2. Топологии и моделирование инверторов и схем логических операций

Лабораторная работа 3. Топологии и моделирование триггеров и счетчиков

### Раздел 3 Маршруты проектирования в САПР ИМС

Практическое занятие 15. Сервис по проектированию и изготовлению ИМС в проекте EUROPRACTICE. Сервис по поставке средств САПР в проекте EUROPRACTICE. Сервис по изготовлению ИМС в EUROPRACTICE.

Практическое занятие 16. Основные этапы проектирования и изготовления через EUROPRACTICE.

Практическое занятие 17. Маршрут проектирования заказных ИМС в САПР Mentor Graphics.

Практическое занятие 18. Контрольная работа (РК3).

Лабораторная работа 4. Маршрут проектирования в САПР Mentor Graphics

## 5. ОБРАЗОВАТЕЛЬНЫЕ ТЕХНОЛОГИИ

В преподавании дисциплины «Системы автоматизированного проектирования программируемых логических интегральных схем и интегральных микросхем» используются разнообразные образовательные технологии как традиционные, так и с применением активных и интерактивных методов обучения.

Активные и интерактивные методы обучения:

- групповая дискуссия (темы № 1.1,1.2, 1.3, 2.1, 2.2, 2.3, 2.4, 3.1, 3.2).

## 6. ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ ТЕКУЩЕГО КОНТРОЛЯ УСПЕВАЕМОСТИ, ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ПО ИТОГАМ ОСВОЕНИЯ ДИСЦИПЛИНЫ И УЧЕБНО-МЕТОДИЧЕСКОЕ ОБЕСПЕЧЕНИЕ САМОСТОЯТЕЛЬНОЙ РАБОТЫ СТУДЕНТОВ

Текущий контроль успеваемости

Рейтинг-контроль 1

1. Общие сведения о ПЛИС.
2. Технологии проектирования и изготовления ИМС.
3. Простейшие программируемые интегральные схемы.

4. Технологии программирования кристаллов.
5. Временные параметры PLD.
6. Архитектура CPLD.
7. Программируемые межсоединения.
8. Логические блоки.
9. Временные параметры CPLD.
10. Технологии программирования FPGA.
11. Архитектура и трассировочные возможности FPGA.
12. Архитектура логических ячеек.
13. Временные параметры FPGA.
14. Маршрут проектирования на основе VHDL.
15. ПЛИС фирмы Xilinx.
16. Применение ПЛИС.
17. САПР ПЛИС.

### Рейтинг-контроль 2

1. Базовые элементы технологии КМОП ИМС.
2. МОП-транзистор.
3. Модели МОП-транзисторов.
4. Базовая логическая ячейка ключа.
5. Инвертор.
6. Базовые логические схемы.
7. Элементы И-НЕ, И, НЕ и др.
8. Межсоединения.
9. Схемы арифметических операций.
10. Сумматоры, триггеры.

### Рейтинг-контроль 3

1. Классификация памяти.
2. Тенденции в развитии сетевых технологий.
3. Основа современных информационных систем — телекоммуникационные средства.
4. Классификация схем. Организация памяти.
5. Статическая память.
6. Динамическая память.
7. Память ROM. EEPROM-память.
8. Flash-память.
9. Элементы ввода-вывода микросхем.
10. Особенности изготовления ИМС.
11. Сервис по проектированию и изготовлению ИМС в проекте EURORACTICE.
12. Сервис по поставке средств САПР в проекте EURORACTICE.
13. Сервис по изготовлению ИМС в EURORACTICE.
14. Основные этапы проектирования и изготовления через EURORACTICE.
15. САПР фирмы CADENCE.
16. Маршрут проектирования заказных ИМС в САПР Mentor Graphics.

## Промежуточная аттестация по итогам освоения дисциплины

### «Системы автоматизированного проектирования программируемых логических интегральных схем и интегральных микросхем»

#### Перечень вопросов к экзамену

1. Технологии проектирования и изготовления ИМС.
2. Архитектура CPLD.
3. Временные параметры CPLD.
4. Технологии программирования FPGA.
5. Архитектура и трассировочные возможности FPGA.
6. Архитектура логических ячеек. Временные параметры FPGA.
7. Маршрут проектирования на основе VHDL.
8. Базовые элементы технологии КМОП ИМС.
9. Модели МОП-транзисторов.
10. Базовая логическая ячейка ключа.
11. Инвертор.
12. Базовые логические схемы.
13. Элементы И-НЕ, И, НЕ и др.
14. Межсоединения.
15. Схемы арифметических операций.
16. Сумматоры, триггеры.
17. Классификация памяти.
18. Классификация схем. Организация памяти.
19. Статическая память.
20. Динамическая память.
21. Память ROM. EEPROM-память.
22. Flash-память.
23. Элементы ввода-вывода микросхем.
24. Особенности изготовления ИМС.

#### Самостоятельная работа студентов

Целью самостоятельной работы являются формирование личности студента, развитие его способности к самообучению и повышению своего профессионального уровня.

Самостоятельная работа заключается в изучении содержания тем курса по конспектам, учебникам и дополнительной литературе, подготовке к лабораторным и практическим занятиям, выполнении заданий для самостоятельной работы,

Самостоятельная работа включает домашнюю работу с лекционными материалами с целью расширения и углубления теоретических знаний, выполнение заданий, предусмотренных контрольными работами, оформлении отчетов по лабораторным работам, выполнении курсового проекта, подготовке к промежуточной аттестации.

#### Примерные темы курсовых проектов

1. Помехоустойчивый сверточный кодек.
2. Кодер БЧХ.
3. Кодер LDPC.
4. Устройство дополненной реальности.



5. Контроллер прямого доступа к памяти.
6. Модель приемо-передатчика.
7. Модель канала связи.
8. Интеллектуальный светофор.
9. Речевой кодек.
10. Кодек АДИКМ.
11. Устройство перемежения/ деперемежения.
12. Цифровой фильтр.

## 7. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

### 7.1. Книгообеспеченность

Наименование литературы: автор, название, вид издания, издательство	Год издания	КНИГООБЕСПЕЧЕННОСТЬ	
		Количество экземпляров изданий в библиотеке ВлГУ в соответствии с ФГОС ВО	Наличие в электронной библиотеке ВлГУ
1	2	3	4
Основная литература*			
1. Математическое обеспечение САПР : учебное пособие / Д. Ю. Муромцев, И. В. Тюрин .— Изд. 2-е, перераб. и доп. — Санкт-Петербург : Лань, 2014 .— 464 с.	2014	2	
2. Введение в современные САПР : курс лекций / В. Н. Малюх .— Москва : ДМК Пресс, 2010 — 191 с.	2010	4	
3. Ланцов В.Н., Мосин С.Г. Современные подходы к проектированию и тестированию интегральных микросхем. - Владимир, Изд-во ВлГУ, 2010. 285 с.	2010	4	
4. Ланцов В.Н. Проектирование заказных интегральных схем на КМОП. Владим. гос. ун-т. - Владимир: Изд-во Владим. гос. ун-та. 2009. – 224 с.	2009		<URL: <a href="http://e.lib.vlsu.ru/bitstream/123456789/1314/3/00806.pdf">http://e.lib.vlsu.ru/bitstream/123456789/1314/3/00806.pdf</a> >
Дополнительная литература			
5. Ланцов В.Н. Проектирование ПЛИС на VHDL / Владим.гос.ун-т. – Владимир, 2000, 120 с.	2000	77	
6. Ланцов В.Н., Мосин С.Г., Кухарук В.С., Федоров С.В. Проектирование заказных интегральных схем в среде САПР Mentor Graphics. Методические указания к	2009		<URL: <a href="http://e.lib.vlsu.ru/bitstream/123456789/1333/3/00799.pdf">http://e.lib.vlsu.ru/bitstream/123456789/1333/3/00799.pdf</a> >.

лаб. Работам. Владимир, ВлГУ, 2009, 90 с.			
7 Ланцов, В.Н. Интегрированные САПР : методические указания к лабораторным работам / сост. В. Н. Ланцов, Е. В. Галичев, М. А. Трофимов ; ВлГУ, Кафедра вычислительной техники – Владимир, ВлГУ, 2005 .— 33 с. :	2005		<URL: <a href="http://e.lib.vlsu.ru:80/handle/123456789/732">http://e.lib.vlsu.ru:80/handle/123456789/732</a> >.

## 7.2. Периодические издания

Журналы (<https://elibrary.ru/>):

1. Вестник компьютерных и информационных технологий
2. Вычислительные технологии
3. Известия вузов: электроника
4. Радиотехнические и телекоммуникационные системы


## 8. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ


Для реализации данной дисциплины имеются специальные помещения для проведения занятий лекционного типа, занятий практического типа, групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации, а также помещения для самостоятельной работы.

Лабораторные работы проводятся в «учебно-исследовательской лаборатории центра микроэлектронного проектирования и обучения».

Перечень используемого лицензионного программного обеспечения:


- Mentor: Annual Maintenance Full Suite with Pyxis (Legacy);
- Xilinx: Annual Maintenance Vivado Design Suite System Edition.

Рабочую программу составила доцент кафедры ВТ и СУ Калыгина Л.А.   
(ФИО, подпись)

Рецензент  
(представитель работодателя)  Генеральный директор ООО «Диagramма»  
Протягов И.В.


Программа рассмотрена и одобрена на заседании кафедры ВТ и СУ \_\_\_\_\_

Протокол № 6 от 26.06.2019 года

Заведующий кафедрой ВТ и СУ \_\_\_\_\_  Ланцов В.Н.  
(ФИО, подпись)

Рабочая программа рассмотрена и одобрена на заседании учебно-методической комиссии направления  
09.04.01

Протокол № 2 от 26.06.2019 года

Председатель комиссии \_\_\_\_\_  Ланцов В.Н.  
(ФИО, подпись)

**ЛИСТ ПЕРЕУТВЕРЖДЕНИЯ  
РАБОЧЕЙ ПРОГРАММЫ ДИСЦИПЛИНЫ**

Рабочая программа одобрена на 2020/2021 учебный год

Протокол заседания кафедры № 1 от 31.08.20 года

Заведующий кафедрой \_\_\_\_\_

Рабочая программа одобрена на \_\_\_\_\_ учебный год

Протокол заседания кафедры № \_\_\_\_\_ от \_\_\_\_\_ года

Заведующий кафедрой \_\_\_\_\_

Рабочая программа одобрена на \_\_\_\_\_ учебный год

Протокол заседания кафедры № \_\_\_\_\_ от \_\_\_\_\_ года

Заведующий кафедрой \_\_\_\_\_

Рабочая программа одобрена на \_\_\_\_\_ учебный год

Протокол заседания кафедры № \_\_\_\_\_ от \_\_\_\_\_ года

Заведующий кафедрой \_\_\_\_\_

Рабочая программа одобрена на \_\_\_\_\_ учебный год

Протокол заседания кафедры № \_\_\_\_\_ от \_\_\_\_\_ года

Заведующий кафедрой \_\_\_\_\_