

ВЛАДИМИРСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ

Ю.Е. МИШУЛИН, Н.Е. МИШУЛИНА

АНАЛОГОВАЯ И ЦИФРОВАЯ ЭЛЕКТРОНИКА

ЛАБОРАТОРНЫЙ ПРАКТИКУМ

ВЛАДИМИР 2015

Министерство образования и науки Российской Федерации
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Владимирский государственный университет
имени Александра Григорьевича и Николая Григорьевича Столетовых»
(ВлГУ)

Ю.Е. МИШУЛИН, Н.Е. МИШУЛИНА

АНАЛОГОВАЯ И ЦИФРОВАЯ ЭЛЕКТРОНИКА

Лабораторный практикум

Владимир 2015

Разработан в соответствии с Федерального государственного образовательного стандарта (далее – ФГОС) по специальности среднего профессионального образования (далее СПО) 13.02.11 «Техническая эксплуатация и обслуживание электрического и электромеханического оборудования (по отраслям)», утвержденного приказом Министерства образования и науки РФ от 28. 07.2014 г. № 831

Приведены задания и исходные данные, определено содержание работ. Содержит описание лабораторных работ и необходимые для проведения занятий сведения о методике выполнения работ. Изложены вопросы построения цифровых устройств, используемых в микропроцессорных системах. Для исследований применяется система схемотехнического моделирования Electronics Workbench 5.0. Даются подробные методические указания по выполнению работ.

Подготовлены для студентов дневной формы обучения,

ОГЛАВЛЕНИЕ

ВВЕДЕНИЕ	4
Лабораторная работа №1 ИССЛЕДОВАНИЕ РАБОТЫ ЛОГИЧЕСКИХ ФУНКЦИЙ.....	5
Лабораторная работа №2 ПРЕОБРАЗОВАНИЯ ЛОГИЧЕСКИХ СХЕМ	8
Лабораторная работа №3 СИНТЕЗ КОМБИНАЦИОННЫХ СХЕМ.....	14
Лабораторная работа №4 ИССЛЕДОВАНИЕ РАБОТЫ ТРИГГЕРОВ	18
Лабораторная работа №5	26
ИССЛЕДОВАНИЕ РАБОТЫ ПАРАЛЛЕЛЬНОГО РЕГИСТРА.....	26
Лабораторная работа №6 ИССЛЕДОВАНИЕ РАБОТЫ СДВИГАЮЩЕГО РЕГИСТРА.....	30
Содержание работы.....	30
Лабораторная работа №7 РЕАЛИЗАЦИЯ СЧЕТЧИКОВ С ЗАДАННЫМ КОЭФФИЦИЕНТОМ ПЕРЕСЧЕТА	32
Лабораторная работа №8 ИССЛЕДОВАНИЕ РАБОТЫ СУММАТОРА....	35
Лабораторная работа №9 ИССЛЕДОВАНИЕ РАБОТЫ ДЕШИФРАТОРА 38	
<i>ПРИЛОЖЕНИЕ. СИСТЕМА СХЕМОТЕХНИЧЕСКОГО МОДЕЛИРОВАНИЯ ELECTRONICS WORKBENCH 5.0.....</i>	<i>41</i>
1. ИНТЕРФЕЙС ELECTRONICS WORKBENCH.....	42
2. ЭЛЕМЕНТНАЯ БАЗА ELECTRONICS WORKBENCH	54
3. ПОРЯДОК ПРОВЕДЕНИЯ РАБОТЫ ДЛЯ РАЗРАБОТКИ ПРИНЦИПИАЛЬНОЙ ЭЛЕКТРИЧЕСКОЙ СХЕМЫ	59
4. МОДЕЛИРОВАНИЕ СХЕМ	60
БИБЛИОГРАФИЧЕСКИЙ СПИСОК	64

ВВЕДЕНИЕ

Лабораторный практикум содержит описание лабораторных работ по дисциплине «Схемотехника электрооборудования» и включает основные положения по проектированию цифровых систем управления, таких как синтез простейших комбинационных схем, проектирование устройств дискретного вывода, систем цифрового управления двигателями постоянного тока и шаговыми двигателями.

Лабораторные работы выполняются на моделях реальных систем с использованием системы схемотехнического моделирования Electronics Workbench 5.0. Основные приёмы моделирования приведены в приложении.

Лабораторные занятия строятся таким образом, чтобы студенты, выполняя задания, отрабатывали навыки анализа и синтеза цифровых систем на основе основной базовой модели, которая постепенно усложняется и корректируется. Каждая лабораторная работа содержит краткие теоретические сведения, задания и контрольные вопросы.

Практикум предназначен для студентов технических специальностей, изучающих элементную базу цифровых систем управления.

Лабораторная работа №1

ИССЛЕДОВАНИЕ РАБОТЫ ЛОГИЧЕСКИХ ФУНКЦИЙ

Цель работы: Изучить принцип работы логических элементов, их условно-графическое обозначение.

Содержание работы

Для описания алгоритмов работы цифровых устройств необходим соответствующий математический аппарат. Такой аппарат для решения задач формальной логики в середине прошлого века разработал ирландский математик Д. Буль. По его имени математический аппарат и получил название булевой алгебры или алгебры логики. Алгебра логики является теоретической основой построения ЭВМ и цифровых устройств.

Булева алгебра—это математическая система, оперирующая двумя понятиями: событие истинно и событие ложно. Естественно ассоциировать эти понятия с цифрами, используемыми в двоичной системе счисления. Далее будем их называть соответственно логическими единицей (лог. 1) и нулем (лог. 0). Два элемента булевой алгебры, а именно событие истинно и событие ложно, называются ее константами. Будем понимать под ними значения соответственно лог. 1 и лог. 0.

Для того чтобы описать при помощи булевой алгебры поведение и структуру цифровой схемы, ее входным, выходным и внутренним узлам ставят в соответствие булевы переменные, которые могут принимать только два значения: $x = 0$, и $x = 1$.

Различают события постоянно истинные – (солнце светит), события постоянно ложные – (уголь белый), события и истинные и ложные (на улице дождь).

По содержанию события или высказывания бывают простыми, которые называются логическими аргументами и сложными – логические функции.

Между аргументами могут существовать самые различные связи, т.е. логические функции могут принимать различные значения.

Для задания логической функции используют аналитический способ и табличный (таблица истинности).

При аналитическом способе задания логической функции используют логические уравнения, например: $y = (x_1 + x_3 \cdot \bar{x}_3)(\bar{x}_2 + x_3)$.

Таблица истинности для логических функций одного аргумента приведена в табл.1.1. Существует четыре функции одного аргумента. Если число аргументов функции равно n , то число различных сочетаний аргумента составляет 2^n , а число различных возможных функций n -аргументов – 2^{2^n} . Так при $n = 2$ число наборов аргументов равно $2^n = 4$, число функций – $2^{2^n} = 16$. Таблица истинности для логических функций двух аргументов приведена в табл.1.2.

1. Таблица 1.1

2. Функции одного аргумента

x	0	1	Функция	Название функции
Y_0	0	0	$y = 0$	Константа 0
Y_1	0	1	$y = x$	Переменная x
Y_2	1	0	$y = \bar{x}$	Инверсия x
Y_3	1	1	$y = 1$	Константа 1

4.

5. Таблица 1.2

6. Функции двух аргументов

x_1	0 0 1 1	Функция	Название функции	Название элемента	Обозначение элемента
x_2	0 1 0 1				
1	2	3	4	5	6
y_0	0 0 0 0	$y = 0$	Константа 0	Генератор нуля	
y_1	0 0 0 1	$y = x_1 \wedge x_2$ $y = x_1 \cdot x_2$	Конъюнкция	Логическое «И»	
y_2	0 0 1 0	$y = x_1 \Delta x_2$	Запрет по x_1	Запрет	
y_3	0 0 1 1	$y = x_1$	Переменная x_1	Повторитель	
y_4	0 1 0 0	$y = x_2 \Delta x_1$	Запрет по x_2	Запрет	

y_5	0 1 0 1	$y = x_2$	Переменная x_2	Повторитель	
y_6	0 1 1 0	$y = x_1 \oplus x_2$	Сумма по модулю 2	Исключающее «ИЛИ»	

8. Окончание табл. 1.2

1	2	3	4	5	6
y_7	0 1 1 1	$y = x_1 \vee x_2$ $y = x_1 + x_2$	Дизъюнкция	Логическое «ИЛИ»	
y_8	1 0 0 0	$y = x_1 \downarrow x_2$	Стрелка Пирса	Логическое «ИЛИ-НЕ»	
y_9	1 0 0 1	$y = x_1 \equiv x_2$	Эквивалентность	Исключающее «ИЛИ-НЕ»	
y_{10}	1 0 1 0	$y = \overline{x_2}$	Инверсия x_2	Логическое «НЕ»	
y_{11}	1 0 1 1	$y = x_2 \rightarrow x_1$	Импликация от x_2 к x_1	Импликатор	
y_{12}	1 1 0 0	$y = \overline{x_1}$	Инверсия x_1	Логическое «НЕ»	
y_{13}	1 1 0 1	$y = x_1 \rightarrow x_2$	Импликация от x_1 к x_2	Импликатор	
y_{14}	1 1 1 0	$y = x_1 x_2$	Штрих Шеффера	Логическое «И-НЕ»	
y_{15}	1 1 1 1	$y = 1$	Константа 1	Генератор единицы	

Порядок выполнения работы

1. Моделировать заданные логические функции в системе схемотехнического моделирования Electronics Workbench.

2. Условно-графическое изображение логических элементов.
3. Составить таблицы истинности логических элементов.
4. Сделать выводы по работе

Контрольные вопросы.

1. Что называется комбинационной схемой.
2. Что называется интегральной схемой.
3. Что называется булевой функцией.
4. Опишите работу логического элемента И.
5. Опишите работу логического элемента ИЛИ.
6. Опишите работу логического элемента НЕ.
7. Опишите работу логического элемента И – НЕ.
8. Опишите работу логического элемента ИЛИ – НЕ.

Лабораторная работа №2 ПРЕОБРАЗОВАНИЯ ЛОГИЧЕСКИХ СХЕМ

Цель работы: Изучить методы преобразования логических схем.

Содержание работы

Для задания логической функции используют аналитический способ и табличный (таблица истинности).

При аналитическом способе задания логической функции используют логические уравнения, например: $y = (x_1 + x_3 \cdot \bar{x}_3)(\bar{x}_2 + x_3)$.

Полученное логическое выражение в ряде случаев можно значительно упростить, или минимизировать. Для этого используется несколько методов.

1. Метод непосредственных преобразований. При этом методе используются законы алгебры логики.

Пример 1.

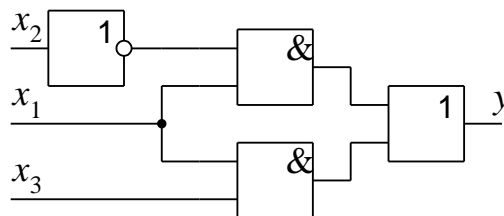
Пусть дана логическая функция трех переменных $y = f(x_1, x_2, x_3)$, записанная в виде выражения $y = (x_1 + x_3)(x_1 + \bar{x}_3)(\bar{x}_2 + x_3)$. Выполним преобразования функции с целью ее минимизации, используя законы алгебры логики.

$$y = (x_1 + x_3)(x_1 + \bar{x}_3)(\bar{x}_2 + x_3) = \langle \text{распределительный закон №3} \rangle$$

$$\begin{aligned}
&= (x_1 + x_3 \cdot \bar{x}_3)(\bar{x}_2 + x_3) = \quad \langle \text{закон противоречия} \quad \text{№7} \rangle \\
&= (x_1 + 0)(\bar{x}_2 + x_3) = x_1 \cdot (\bar{x}_2 + x_3) = \quad \langle \text{распределительный закон} \quad \text{№3} \rangle \\
&= x_1 \cdot \bar{x}_2 + x_1 \cdot x_3.
\end{aligned}$$

Очевидно, что полученное выражение значительно проще исходного. Построим структурную схему на логических элементах, реализующую данную функцию.

Аргумент \bar{x}_2 получается использованием элемента логическое «НЕ» (инвертор). Операции конъюнкции $x_1 \cdot \bar{x}_2$ и $x_1 \cdot x_3$ выполняются с помощью элемента «И». И, наконец, операция дизъюнкции выполняется на элементе «ИЛИ». Структурная схема имеет следующий вид:



Пример 2.

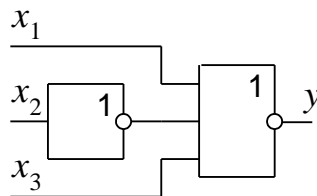
$$y = \bar{x}_1 \cdot \bar{x}_2 + x_1 \cdot \bar{x}_2 + x_1 \cdot x_2 + x_2 \cdot x_3.$$

Выполним преобразования, используя законы алгебры логики.

$$\begin{aligned}
y &= \bar{x}_1 \cdot \bar{x}_2 + x_1 \cdot \bar{x}_2 + x_1 \cdot x_2 + x_2 \cdot x_3 = \bar{x}_2(\bar{x}_1 + x_1) + x_2(x_1 + x_3) = \\
&= \bar{x}_2 + x_2(x_1 + x_3).
\end{aligned}$$

Далее используем закон исключенного третьего $x + \bar{x} \cdot y = x + y$.

Обозначим x как \bar{x}_2 , а y как $x_1 + x_3$ и подставим эти значения в выражение. В соответствии с правой частью закона получилось итоговое выражение $y = \bar{x}_2 + x_1 + x_3$ и структурная схема, реализующая эту функцию.



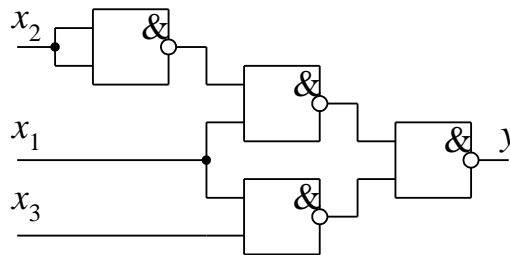
Часто необходимо формировать логическую схему на элементах только одного типа, например, «2И–НЕ». Преобразуем выражение, рассмотренное в первом примере, используя формулы де Моргана, чтобы ис-

ключить

а) операцию логического «ИЛИ» и реализовать схему на элементах «2И–НЕ» (цифра 2 обозначает, что элемент имеет два входа).

Преобразуем формулу де Моргана $\bar{x} + \bar{y} = \overline{x \cdot y}$, используя следующие обозначения: x обозначим как \bar{x} , а y как \bar{y} . Тогда формула де Моргана запишется в виде $x + y = \overline{\bar{x} \cdot \bar{y}}$. Используя полученное выражение, выполним преобразование логической функции. В полученное выражение формулы де Моргана введем подстановки: $x = x_1 \cdot \bar{x}_2$, $y = x_1 \cdot x_3$. Тогда получим $x_1 \cdot \bar{x}_2 + x_1 \cdot x_3 = \overline{\overline{x_1 \cdot \bar{x}_2} \cdot \overline{x_1 \cdot x_3}}$. Аргумент \bar{x}_2 можно записать в виде $\bar{x}_2 = \overline{x_2 \cdot x_2}$. Конечное выражение записывается в виде $\overline{\overline{x_1 \cdot (\overline{x_2 \cdot x_2})} \cdot \overline{x_1 \cdot x_3}}$.

Получаем структурную схему, реализованную только на элементах «И–НЕ», имеющих по два входа:

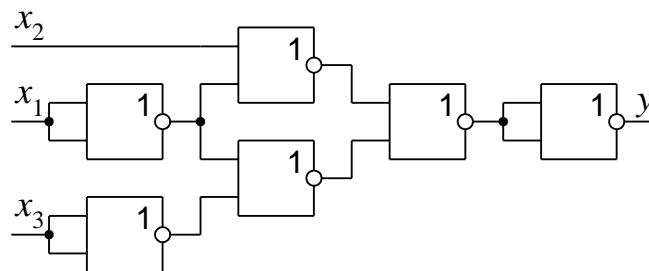


б) операцию логического «И» (на элементах «2ИЛИ–НЕ»).

Выполним аналогичные преобразования формулы де Моргана $\bar{x} \cdot \bar{y} = \overline{x + y}$. Обозначим x как \bar{x} , а y как \bar{y} . Формула де Моргана запишется в виде $x \cdot y = \overline{\bar{x} + \bar{y}}$. Выполнив соответствующие подстановки и преобразования, получим:

$$x_1 \cdot \bar{x}_2 + x_1 \cdot x_3 = \overline{\bar{x}_1 + x_2} + \overline{\bar{x}_1 + \bar{x}_3} = \overline{\overline{\overline{\bar{x}_1 + x_2}} + \overline{\overline{\overline{\bar{x}_1 + \bar{x}_3}}}}$$

Получаем структурную схему, заменив $\bar{x}_1 = x_1 + x_1$ и $\bar{x}_3 = x_3 + x_3$.



Метод непосредственных преобразований применяется в том случае, если логическая функция задана небольшим количеством аргументов, обычно 2-3 аргумента. Если число аргументов больше, то этот становится трудоемким. Поэтому применяют такие методы минимизации, как метод Квайна, Квайна – Мак-Класки, Петрика, карт

x_1, x_2					
x_3, x_4	00	01	11	10	
00	1	IV ¹		1	II
01	1			1	
11		1	I ¹		
10		1	1	1	III

Рис. 1.1. Карта Карно

Таблица 1

Таблица истинности функции

ДЭ	x_1	x_2	x_3	x_4	P
0	0	0	0	0	1
1	0	0	0	1	1
2	0	0	1	0	0
3	0	0	1	1	0
4	0	1	0	0	1
5	0	1	0	1	0
6	0	1	1	0	1
7	0	1	1	1	1
8	1	0	0	0	1
9	1	0	0	1	1
10	1	0	1	0	1
11	1	0	1	1	0
12	1	1	0	0	0
13	1	1	0	1	0
14	1	1	1	0	1
15	1	1	1	1	1

Вейча и другие.

Сущность метода с использованием карт Карно описана в [7].

Пример. Пусть задана логическая функция четырех переменных $P = f(x_1, x_2, x_3, x_4)$. Функция записывается в виде

$$P = \{0,1,4,6,7,8,9,10,14,15\}.$$

Данная запись обозначает, что функция P равна единице при указанных значениях десятичных эквивалентов логических аргументов. В остальных случаях функция равна нулю. Таблица истинности данной функции приведена в табл.1.

После подстановки единичных значений функции в карту можно выделить четыре контура (рис.1.1). Контур I и II содержат по четыре единицы, а контуры III и IV – по две. Запишем конъюнкцию для первого контура $k_I = x_1 \cdot x_2 \cdot x_3 \cdot x_4$. Аргументы x_1 и x_4 в этом контуре принимают значения 0

и 1, поэтому их можно исключить из выражения. Аргументы x_2 и x_3 принимают значение 1, и их записывают без инверсии. Если аргумент в контуре равен нулю, то его записывают с инверсией. В итоге конъюнкция для первого контура запишется в виде

$$k_I = x_2 \cdot x_3.$$

Аналогично записываем конъюнкции для остальных контуров

$$k_{II} = \overline{x_2} \cdot \overline{x_3};$$

$$k_{III} = x_1 \cdot \overline{x_2} \cdot \overline{x_4};$$

$$k_{IV} = \overline{x_1} \cdot \overline{x_3} \cdot x_4.$$

Минимальную функцию получаем дизъюнкцией полученных значений конъюнкций для каждого контура

$$P_{\min} = x_2 \cdot x_3 + \overline{x_2} \cdot \overline{x_3} + x_1 \cdot \overline{x_2} \cdot \overline{x_4} + \overline{x_1} \cdot \overline{x_3} \cdot x_4.$$

Функциональная схема устройства, соответствующая минимальной функции приведена на рис.1.2.

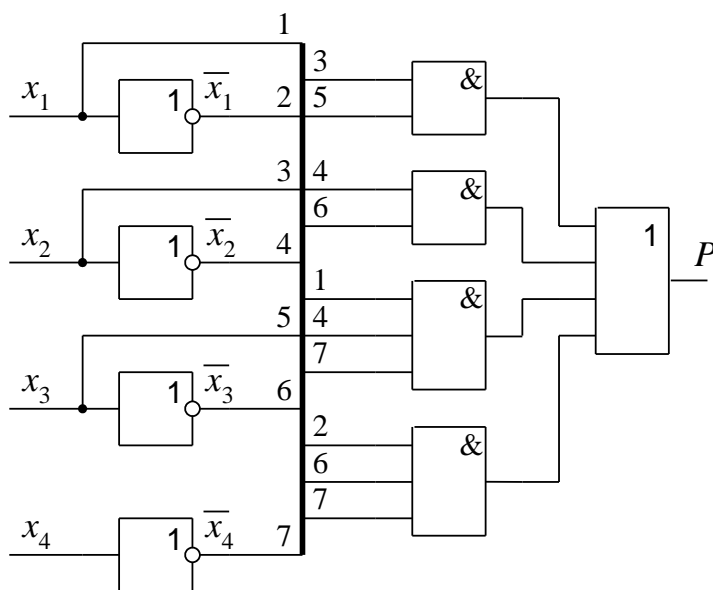


Рис. 1.2. Функциональная схема устройства

Следующим этапом разрабатывается принципиальная схема с минимальным числом элементов или на указанной элементной базе, например на элементах «И-НЕ». При этом выполняются преобразования логического уравнения с использованием формул де Моргана.

Порядок выполнения работы

Задание. Дана функция четырех переменных $y = f(x_1, x_2, x_3, x_4)$. Минимизировать логическое выражение методом непосредственных пре-

образований. Построить функциональную схему устройства для минимального выражения. Построить логическую схему на элементах «2И–НЕ».

Провести исследование в системе схемотехнического моделирования *Electronics Workbench* исходного выражения, минимизированного выражения и выражения, реализованного на элементах «2И–НЕ». Сделать соответствующие выводы.

Контрольные вопросы

1. Назовите основные операции булевой алгебры. Как они описываются с помощью таблиц истинности; с помощью аналитических выражений?

2. Приведите пример описания функции алгебры логики в словесной форме; в виде таблицы истинности; в виде аналитического выражения; в дизъюнктивной и конъюнктивной нормальной форме.

3. Как строится структурная схема логического устройства по заданному логическому выражению?

4. В чем заключается цель и принцип минимизации логической функции?

Задания к выполнению лабораторной работы

Вар.	Функция
1	$y = \bar{x}_1 \cdot \bar{x}_2 + x_1 \cdot \bar{x}_2 + x_1 \cdot x_2 + x_2 \cdot x_3$
2	$y = x_1 \cdot \bar{x}_3 + x_1 \cdot x_2 + \bar{x}_2 \cdot x_3 + \bar{x}_1 \cdot \bar{x}_4$
3	$y = x_1 \cdot \bar{x}_4 + x_2 \cdot \bar{x}_3 + \bar{x}_2 \cdot \bar{x}_3 \cdot \bar{x}_4 + x_1 \cdot x_3$
4	$y = x_1 \cdot \bar{x}_2 \cdot x_4 + \bar{x}_2 \cdot \bar{x}_4 + x_1 \cdot x_3 + x_2 \cdot x_3$
5	$y = \bar{x}_1 \cdot x_3 \cdot x_4 + \bar{x}_3 \cdot \bar{x}_4 + x_2 \cdot \bar{x}_4 + x_1 \cdot x_3$
6	$y = x_2 \cdot x_3 + x_3 \cdot x_4 + \bar{x}_1 \cdot \bar{x}_2 \cdot \bar{x}_3 + x_1 \cdot x_4$
7	$y = x_1 \cdot x_4 + x_1 \cdot x_2 \cdot x_3 + \bar{x}_1 \cdot x_3 \cdot \bar{x}_4 + x_2 \cdot \bar{x}_3$
8	$y = x_1 \cdot x_2 \cdot x_3 + \bar{x}_2 \cdot \bar{x}_3 \cdot \bar{x}_4 + x_2 \cdot \bar{x}_3 + x_3 \cdot \bar{x}_4$
9	$y = \bar{x}_3 \cdot \bar{x}_4 + x_2 \cdot x_3 \cdot x_4 + x_1 \cdot x_4 + \bar{x}_2 \cdot \bar{x}_3$
10	$y = \bar{x}_2 \cdot \bar{x}_4 + \bar{x}_1 \cdot \bar{x}_3 + x_1 \cdot x_3 \cdot x_4 + x_1 \cdot x_2 \cdot x_3$
11	$y = x_1 \cdot x_3 + \bar{x}_2 \cdot \bar{x}_4 + \bar{x}_1 \cdot x_3 \cdot x_4 + \bar{x}_3 \cdot \bar{x}_4$
12	$y = x_1 \cdot x_4 + x_2 \cdot \bar{x}_3 \cdot \bar{x}_4 + x_2 \cdot \bar{x}_4 + \bar{x}_1$
13	$y = x_1 \cdot x_2 + x_2 \cdot x_3 + \bar{x}_3 \cdot \bar{x}_4 + x_1 \cdot \bar{x}_4$

14	$y = x_1 \cdot \bar{x}_3 + \bar{x}_1 \cdot x_4 + \bar{x}_2 \cdot \bar{x}_3 \cdot x_4 + \bar{x}_2 \cdot x_3$
15	$y = x_2 \cdot x_4 + \bar{x}_1 \cdot x_3 \cdot \bar{x}_4 + x_2 \cdot x_3 + \bar{x}_3 \cdot x_4$
16	$y = x_3 \cdot x_4 + \bar{x}_2 \cdot \bar{x}_3 + x_1 \cdot x_3 + \bar{x}_2 \cdot \bar{x}_3 \cdot x_4$
17	$y = x_1 \cdot x_4 + \bar{x}_2 \cdot \bar{x}_3 \cdot \bar{x}_4 + x_1 \cdot x_2 \cdot x_3 + \bar{x}_1 \cdot x_3$
18	$y = \bar{x}_1 \cdot x_2 + x_2 \cdot x_3 \cdot \bar{x}_4 + x_3 \cdot \bar{x}_4 + \bar{x}_1 \cdot x_4$
19	$y = \bar{x}_1 \cdot x_3 + \bar{x}_2 \cdot x_4 + \bar{x}_1 \cdot x_3 \cdot x_4 + \bar{x}_2 \cdot x_3$
20	$y = x_2 \cdot \bar{x}_4 + \bar{x}_1 \cdot \bar{x}_2 \cdot x_3 + \bar{x}_3 \cdot \bar{x}_4 + x_1 \cdot x_3$
21	$y = x_1 \cdot \bar{x}_2 \cdot \bar{x}_3 + \bar{x}_2 \cdot \bar{x}_4 + x_2 \cdot \bar{x}_3 + x_3 \cdot \bar{x}_4$
22	$y = \bar{x}_1 \cdot \bar{x}_2 + \bar{x}_1 \cdot \bar{x}_3 + x_1 \cdot x_3 \cdot x_4 + x_1 \cdot x_2 \cdot x_3$
23	$y = x_1 \cdot \bar{x}_4 + x_2 \cdot \bar{x}_3 + \bar{x}_2 \cdot \bar{x}_3 \cdot \bar{x}_4 + x_1 \cdot x_2$
24	$y = \bar{x}_1 \cdot \bar{x}_4 + x_2 \cdot x_3 \cdot x_4 + \bar{x}_1 \cdot x_4 + \bar{x}_2 \cdot \bar{x}_3$
25	$y = x_1 \cdot \bar{x}_2 + \bar{x}_2 \cdot \bar{x}_4 + \bar{x}_1 \cdot x_3 \cdot x_4 + \bar{x}_3 \cdot \bar{x}_4$

Лабораторная работа №3 СИНТЕЗ КОМБИНАЦИОННЫХ СХЕМ

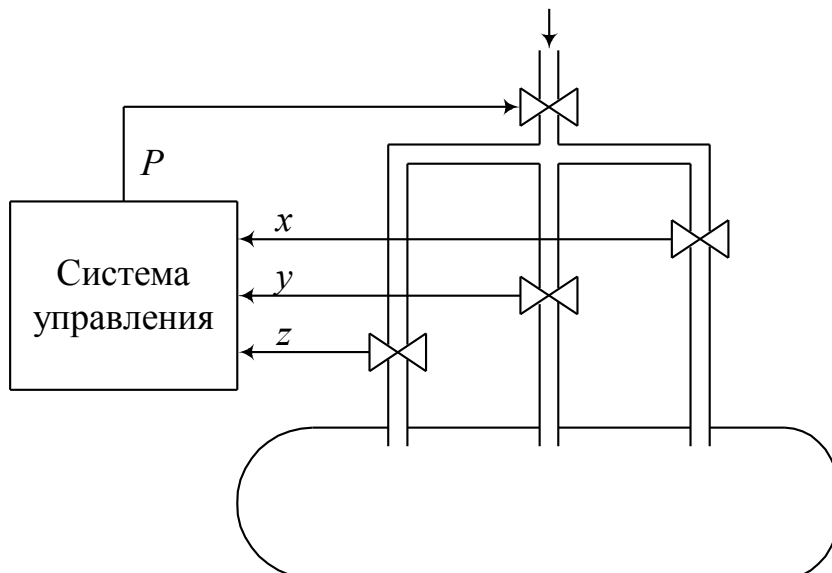
Цель работы: Научиться проводить исследование в системе схемотехнического моделирования *Electronics Workbench* исходного и минимизированного выражения и выражения.

Содержание работы

Синтез логических устройств состоит из нескольких этапов.

1. *Формируются логические условия работы схемы в виде таблицы истинности.*

Рассмотрим пример. Имеется резервуар с тремя впускными клапанами. По условию работы резервуар можно наполнять только в том случае, если открыт только один впускной клапан (см. рис.2.1).



Необходимо сформировать логическую функцию P , удовлетворяющую заданным условиям работы. Аргументами функции являются переменные x, y, z , которые информируют о состоянии впускных клапанов. Функция P равна единице только тогда, когда только один из аргументов равен единице.

Составим таблицу истинности (табл.2). Число возможных комбинаций состояний аргументов равно 2^n , где n – число аргументов. Функция P имеет три аргумента. Следовательно, в нашем примере число комбинаций равно $2^3 = 8$. В первом столбце таблицы записывается десятичный эквивалент (ДЭ) состояний аргументов. Например ДЭ = 6, что соответствует состоянию аргументов 110 – это число шесть, записанное в двоичной системе

Рис. 2.1. Устройство управления

счисления ($x = 1, y = 1, z = 0$). В столбце P записывается значение функции. Функция $P = 1$, если один из аргументов равен нулю, что соответствует десятичным эквивалентам 1, 2 и 4. В остальных случаях функция равна нулю.

2. Составление СДНФ (или СКНФ) логической функции

Правила образования СДНФ:

1. По каждому набору двоичной переменной, при котором функция принимает значение = 1, составляется элементарная конъюнкция.

2. Логические переменные записываются инверсными, если они заданы нулем.

3. Элементарные конъюнкции объединяются дизъюнкцией.

Правила образования СКНФ:

1. По каждому набору двоичной переменной, при котором функция принимает значение = 0, составляется элементарная дизъюнкция.

2. Логические переменные записываются инверсными, если они заданы единицей.

Таблица 2

Таблица истинности

ДЭ	x	y	z	P
0	0	0	0	0
1	0	0	1	1
2	0	1	0	1
3	0	1	1	0
4	1	0	0	1
5	1	0	1	0
6	1	1	0	0
7	1	1	1	0

3. Элементарные дизъюнкции объединяются конъюнкцией.

В табл.3. записаны СКНФ и СДНФ логической функции.

Таблица 3

Таблица истинности функции

ДЭ	x	y	Z	P	СДНФ	СКНФ
0	0	0	0	0		$x + y + z$
1	0	0	1	1	$\bar{x} \cdot \bar{y} \cdot z$	
2	0	1	0	1	$\bar{x} \cdot y \cdot \bar{z}$	
3	0	1	1	0		$x + \bar{y} + \bar{z}$
4	1	0	0	1	$x \cdot \bar{y} \cdot \bar{z}$	
5	1	0	1	0		$\bar{x} + y + \bar{z}$
6	1	1	0	0		$\bar{x} + \bar{y} + z$
7	1	1	1	0		$\bar{x} + \bar{y} + \bar{z}$

В результате получены:

СДНФ: $P = \bar{x} \cdot \bar{y} \cdot z + \bar{x} \cdot y \cdot \bar{z} + x \cdot \bar{y} \cdot \bar{z}.$

СКНФ: $P = (x + y + z)(x + \bar{y} + \bar{z})(\bar{x} + y + \bar{z})(\bar{x} + \bar{y} + z)(\bar{x} + \bar{y} + \bar{z}).$

3. Производится минимизация логической функции.

Используется метод непосредственных преобразований или методы Квайна, Квайна – Мак-Класки, Петрика, карт Вейча и другие.

4. Строится функциональная схема устройства.

5. Разрабатывается принципиальная схема с минимальным числом элементов или на указанной элементной базе.

Порядок выполнения работы

Задание. Выполнить синтез комбинационной схемы логической функции пяти переменных, заданной в виде значений десятичных эквивалентов логических аргументов $y = f(x_1, x_2, x_3, x_4, x_5)$ (см. лаб. работу №1). Составить СДНФ, провести минимизацию логической функции, построить функциональную схему устройства.

Провести исследование в системе схемотехнического моделирования *Electronics Workbench* исходного и минимизированного выражения и выражения. Сделать соответствующие выводы.

Контрольные вопросы

1. В чем отличие позиционной системы счисления от непозиционной?

2. В чем заключается минимизация функции с помощью карт Вейча?
3. Представьте карты Карно для функции четырех, пяти и шести переменных.
4. Перечислите этапы синтеза комбинационных схем.
5. Как строится структурная схема логического устройства?
6. В чем отличие СКНФ от СДНФ?
7. Приведите пример описания функции алгебры логики в словесной форме; в виде таблицы истинности; в виде алгебраического выражения, в виде последовательности чисел.

Задания к выполнению лабораторной работы

Вар.	Функция
1.	$y = \{4,5,12,13,14,15,19,23,24,25\}$
2.	$y = \{0,1,4,5,12,13,14,17,19,27,28,29\}$
3.	$y = \{0,1,2,3,4,5,6,7,17,21,24,25,26,27\}$
4.	$y = \{1,5,8,9,10,11,20,21,22,23,24,25,26,27\}$
5.	$y = \{2,3,11,12,13,14,15,16,17,18,19,28,29\}$
6.	$y = \{4,5,19,20,21,22,23,24,25,26\}$
7.	$y = \{0,5,10,17,19,21,23,26,29,31\}$
8.	$y = \{3,7,8,9,16,17,18,19,20,21,22,23,24,25\}$
9.	$y = \{2,3,4,5,8,9,10,11,28,29,30,31\}$
10.	$y = \{4,5,7,8,9,10,11,16,17,18,19,24,25\}$
11.	$y = \{0,1,6,7,12,13,18,19,24,25,26,27\}$
12.	$y = \{3,8,10,12,13,14,15,16,17,18,19\}$
13.	$y = \{4,5,6,7,9,11,16,17,18,19,20,21\}$
14.	$y = \{4,5,8,9,12,13,19,28,29,30,31\}$
15.	$y = \{0,1,9,12,13,14,15,17,21,25,26\}$
16.	$y = \{4,5,8,9,14,15,17,21,25,29\}$
17.	$y = \{2,4,5,6,7,10,12,13,16,17,30,31\}$
18.	$y = \{1,5,8,10,14,15,16,17,20,21,30,31\}$
19.	$y = \{0,2,4,6,8,9,10,11,23,28,29,30,31\}$
20.	$y = \{2,3,6,7,8,10,14,15,28,30,31\}$

21.	$y = \{0,1,2,3,10,11,16,20,21,22,23,24\}$
22.	$y = \{1,3,5,7,10,11,16,20,21,24,26,27,30\}$
23.	$y = \{10,11,16,17,19,20,21,26,27,28,30\}$
24.	$y = \{0,3,7,8,11,15,16,19,20,23,27,28,31\}$
25.	$y = \{0,1,2,3,5,7,10,11,16,20,21,24,26,27,30\}$

Лабораторная работа №4 ИССЛЕДОВАНИЕ РАБОТЫ ТРИГГЕРОВ

Цель работы: Исследовать работу триггеров

Содержание работы

Триггер – это устройство, способное формировать два устойчивых значения выходного сигнала и изменять эти значения под действием входного управляющего сигнала. Триггер может использоваться как элемент хранения 1 бита двоичной информации.

В настоящее время существует много разновидностей триггеров. Они могут классифицироваться по типу информационных входов, по типу запуска, по моменту реакции на входной сигнал, по виду активного сигнала.

По моменту реакции на входной сигнал триггеры подразделяются на асинхронные и синхронные. Асинхронный триггер изменяет свое состояние непосредственно в момент изменения сигнала на его информационных входах. Синхронный триггер изменяет свое состояние лишь в строго определенные (тактовые) моменты времени, соответствующие действию активного сигнала на его синхронизирующем входе C , и не реагирует на любые изменения информационных сигналов при пассивном значении сигнала на входе C .

По виду активного логического сигнала, действующего на информационных входах, триггеры различают на статические – управляемые уровнем, и динамические – управляемые перепадом входного сигнала. При этом входя могут быть прямыми и инверсными. Для переключения триггера на его прямой вход необходимо подать сигнал x , а на инверсный – сигнал \bar{x} .

Одноступенчатые триггеры

Асинхронный RS-триггер имеет два информационных входа: R – вход сброса (Reset) и S – вход установки (Set). Простейший триггер может

быть реализован на элементах «И-НЕ» или «ИЛИ-НЕ» (рис.2.6).

RS-триггер, реализованный на элементах «ИЛИ-НЕ», имеет прямые входы, а на элементах «И-НЕ» – инверсные. Условное графическое обозначение асинхронных *RS*-триггеров с прямыми и инверсными входами показано на рис.2.6.в и г соответственно.

Принцип работы рассмотрим на примере триггера с прямыми входами.

Для данного триггера активными сигналами являются уровни логической единицы.

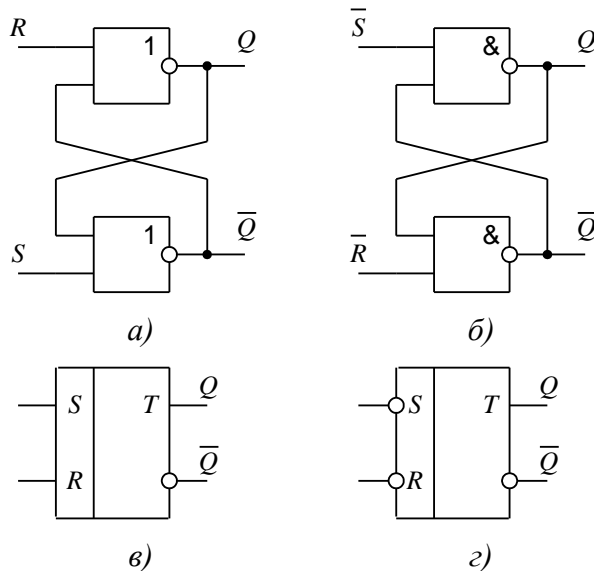


Рис.2.6. *RS*-триггеры

На входах *S* и *R* может быть четыре комбинации набора нулей и единиц. Если на обоих входах присутствует уровень логического нуля (не активный уровень), то состояние выходов триггера остается неизменным.

При подаче на вход установки *S* логической единицы триггер устанавливается в единичное состояние (на выходе *Q* устанавливается уровень логической единицы, а на выходе \bar{Q} – уровень логического нуля). При подаче на вход сброса *R* логической единицы триггер переключается (на выходе *Q* – уровень

логического нуля, а на выходе \bar{Q} – уровень логической единицы). Если на оба входа подать активный уровень логической единицы, то состояние триггера будет не определено. Эта комбинация является запрещенной.

Для триггера с инверсными входами активными сигналами являются уровни логического нуля. Переключение триггера будет осуществляться подачей логического нуля на соответствующий вход. Два нуля на входах является запрещенной комбинацией.

Принцип работы триггера можно также отобразить с помощью таблицы состояний (табл. 2.1, 2.2.) и временной диаграммы (рис.2.7).

Таблица 2.1.

Таблица 2.2.

Таблица состояний RS -триггера
с прямыми входами

S	R	Q_n	\overline{Q}_n
0	0	Q_{n-1}	\overline{Q}_{n-1}
0	1	0	1
1	0	1	0
1	1	Не определено	Не определено

Таблица состояний RS -триггера
с инверсными входами

\overline{S}	\overline{R}	Q_n	\overline{Q}_n
0	0	Не определено	Не определено
0	1	1	0
1	0	0	1
1	1	Q_{n-1}	\overline{Q}_{n-1}

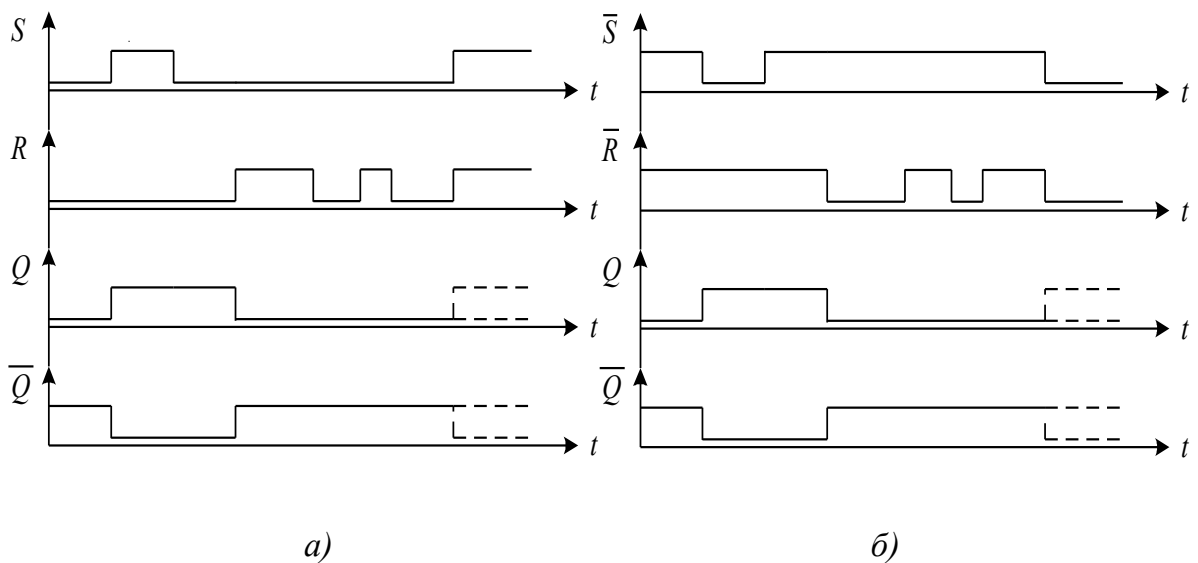


Рис.2.7. Временная диаграмма работы RS -триггера с прямыми входами (а)
и инверсными входами (б)

Синхронный RS -триггер получается из асинхронного введением дополнительной логической схемы, которая разрешает переключение триггера только при наличии дополнительного сигнала синхронизации (рис.2.8).

В триггер введён дополнительный управляющий вход C , разрешающий ввод сигналов R и S . Временная диаграмма работы синхронного RS -триггера показана на рис.2.9.

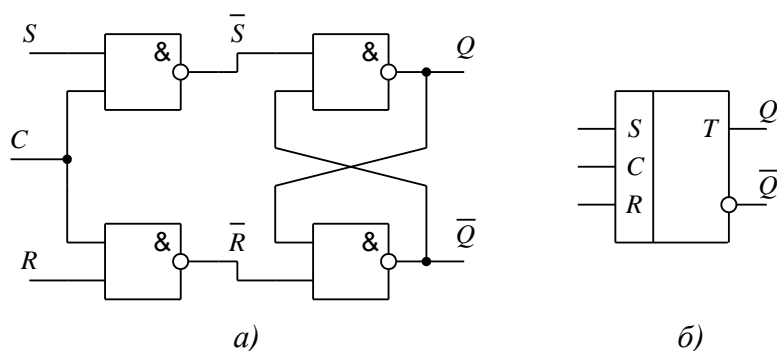


Рис.2.8. Синхронный RS -триггер

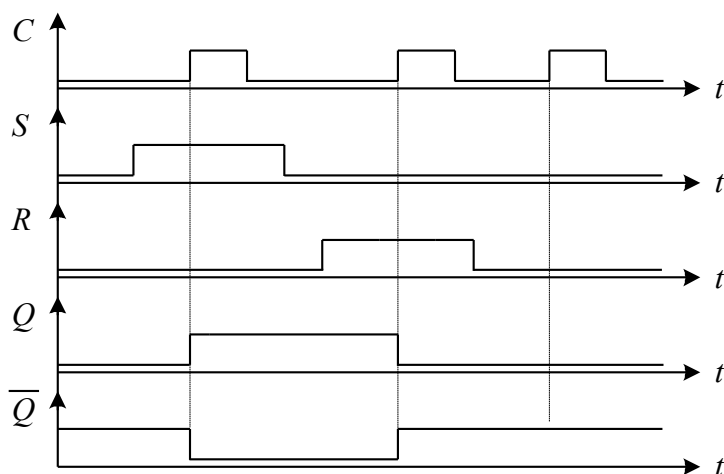


Рис.2.9. Временная диаграмма работы синхронного RS -триггера

D -триггер обычно имеет только один информационный вход D . Информация с этого входа переписывается на выход Q триггера только по сигналу синхронизации C , таким образом, это синхронный триггер. Так как информация на выходе D -триггера остается неизменной вплоть до прихода очередного импульса синхронизации, данный триггер называют триггером с запоминанием информации или триггером-защелкой. Структурная схема и условное обозначение D -триггера показаны на рис.2.10 а) и б) соответственно.

На рис.2.11 показана временная диаграмма работы D -триггера. Если на входе синхронизации C установлена логическая единица (момент времени t_1), то информация с входа D передается на выход Q . В момент времени t_2 на вход C подали логический ноль и на выходе триггера установится то значение, которое присутствовало на входе D , в данном случае логическая единица. В момент времени t_3 подан импульс синхронизации и на выходе Q триггера установится то значение, которое присутствует на входе D , т.е. логический ноль. С приходом еще одного импульса синхронизации

ции (t_4) состояние триггера не изменилось, так как на входе D по-прежнему логический ноль.

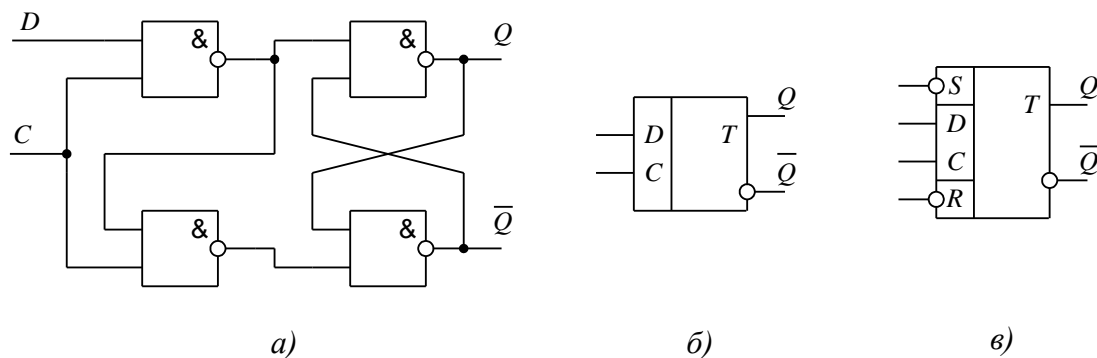


Рис.2.10. D -триггер

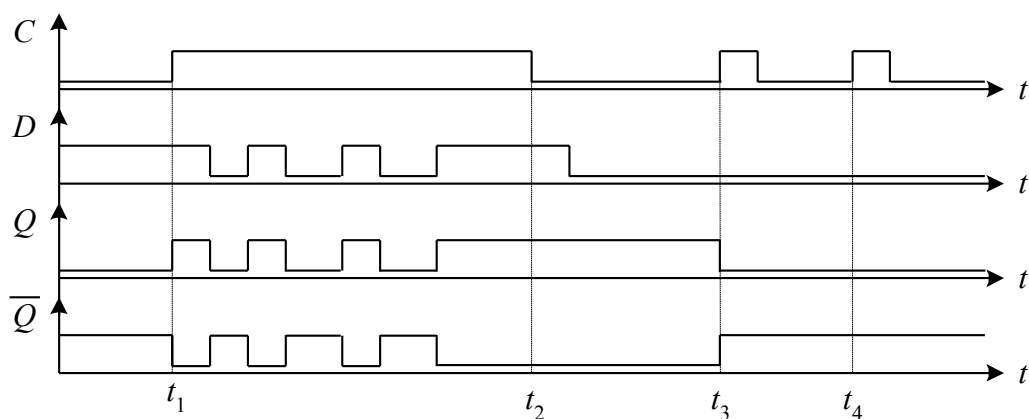


Рис.2.11. Временная диаграмма работы D -триггера

D -триггер может быть снабжен дополнительными входами асинхронной установки R и S . Подача активных сигналов на эти входы соответственно сбрасывает в ноль и устанавливает в единицу выход триггера независимо от состояния сигналов на входах C и D .

Такую организацию имеет D -триггер К555ТМ2 (см. рис.2.10.в). В одном корпусе микросхемы содержится два таких триггера. У него входы сброса и установки – инверсные.

Двухступенчатые триггеры

Для надёжной и чёткой работы триггерных ячеек в многоразрядных цифровых устройствах применяют двухступенчатые триггеры, называемые master-slave («мастер» - «помощник»). Структурная схема и временная диаграмма работы синхронного двухступенчатого RS -триггера показана на рис. 2.12.

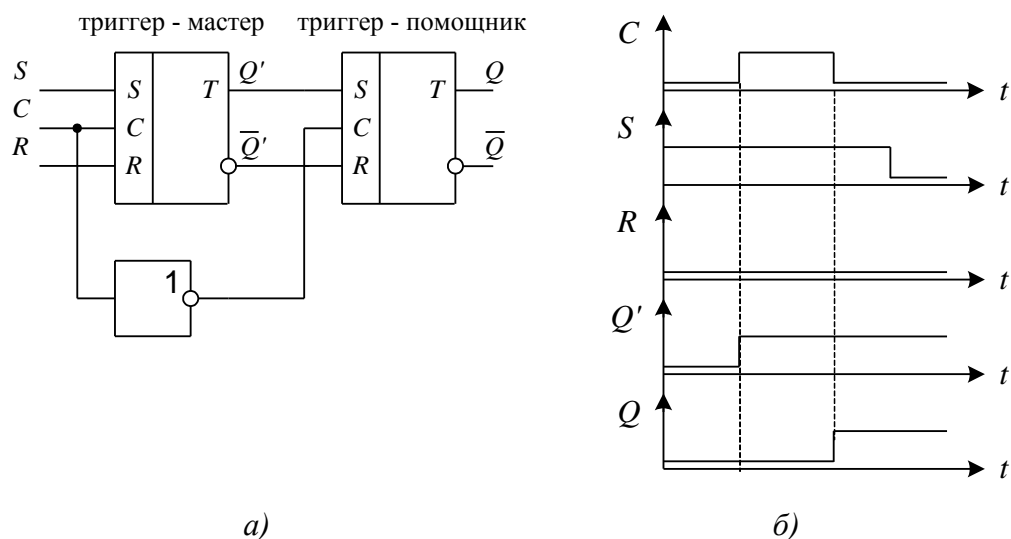


Рис.2.12. Двухступенчатый RS-триггер

По переднему фронту тактового импульса C переключается выход триггера-мастера. Этот же импульс через инвертор передается на вход C триггера-помощника, и данные переписываются в него по заднему фронту. Таким образом, триггером управляет полный тактовый импульс (передний и задний фронты).

T-триггер или счетный триггер изменяет своё состояние на противоположное с приходом каждого входного импульса. Имеет только один вход T . Основное его назначение это деление частоты тактовой последовательности, подаваемой на вход в два раза. Структурная схема, условное обозначение и временная диаграмма работы T-триггера показаны на рис.2.13.

Использование двухступенчатых триггеров позволяет обеспечить высокую надежность. На схемах двухступенчатые триггеры обозначаются двойной буквой (TT).

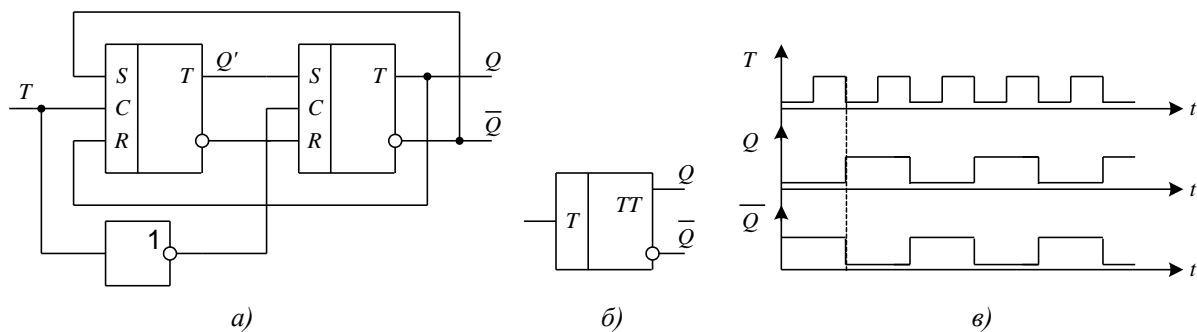


Рис.2.13. T-триггер

JK-триггеры являются наиболее универсальными, так как на их основе могут быть построены любые из рассмотренных триггеров.

JK-триггер строится по двухступенчатой схеме (рис.2.14). Вход J – вход установки, вход K – вход сброса. C – вход синхронизации (тактовый вход). Комбинация двух единиц на входах J и K в отличие от RS -триггеров не является запрещенной. При этих сигналах триггер работает как счетный T -триггер, т.е. меняет свое состояние на обратное по каждому импульсу на входе C . Временная диаграмма работы триггера показана на рис.2.15.

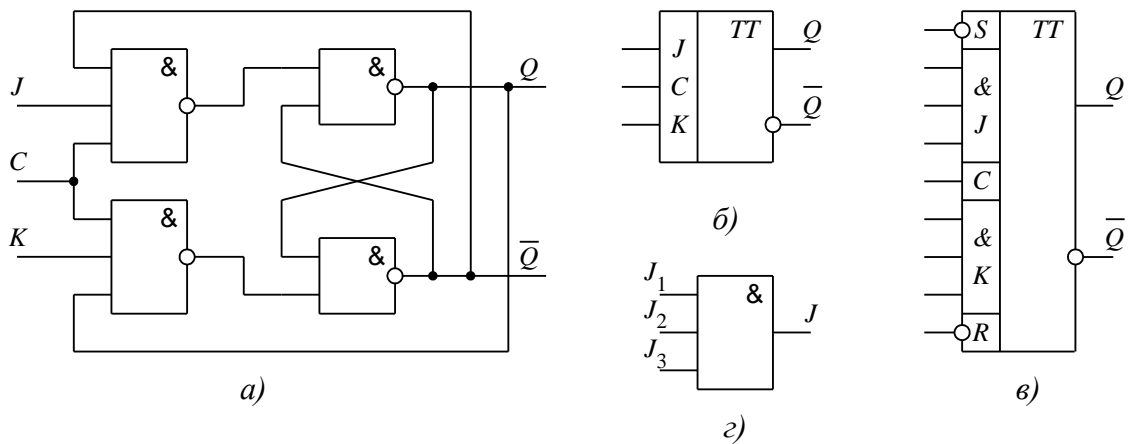


Рис.2.14. JK-триггер

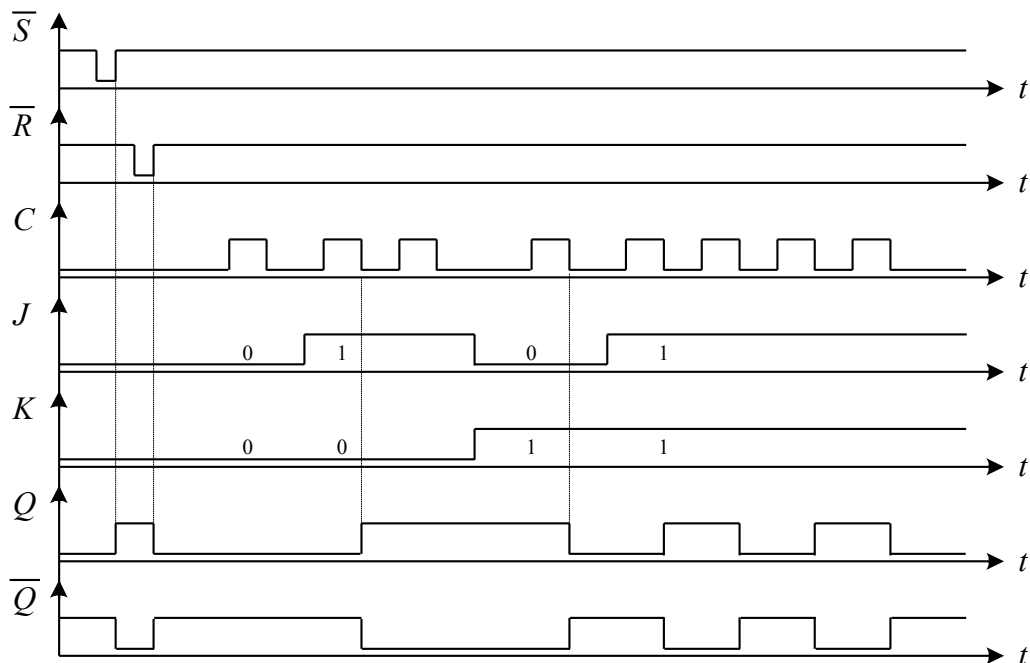


Рис.2.15.Временная диаграмма работы JK-триггера

JK-триггер также как и любой другой может быть снабжен дополнительными входами асинхронной установки *R* и *S*. Например, *JK*-триггер К555ТВ1 (см. рис.2.14.в) содержит эти входы, которые являются инверсными. Кроме того, этот триггер имеет по три входа *J* и *K*, которые объединены через логический элемент «И» (см. рис.2.14.г).

Триггеры с динамическим управлением

Все рассмотренные типы триггеров являются триггерами со статическим управлением. Это накладывает определенные требования на вид сигнала синхронизации. Так как активным логическим уровнем на входе синхронизации рассмотренных ранее триггеров является сигнал $C = 1$, то на интервале действия этого сигнала они беспрепятственно воспринимают любое изменение сигналов на своих информационных входах. Поэтому для записи определенной информации сигнал на информационных входах триггера должен оставаться неизменным на всем интервале действия активного логического сигнала на входе синхронизации. На практике такое требование приводит к дополнительным трудностям при проектировании цифровых устройств и их усложнению.

От указанного недостатка свободны триггеры с так называемым динамическим управлением. Суть такого управления заключается в том, что в качестве активного логического сигнала выступает не сам статический уровень, а его изменение. Другими словами, переключение триггера происходит в течение короткого промежутка времени вблизи фронта или среза импульса синхронизации.

Если триггер реагирует на фронт импульса, т. е. на перепад сигнала от логического 0 к логической 1, то считают, что он снабжен прямым динамическим входом. Если же триггер реагирует на срез импульса, т. е. на перепад сигнала от логической 1 к логическому 0, то считают, что он снабжен инверсным динамическим входом. Обозначение на принципиальных электрических схемах таких входов показано на рис.2.16.

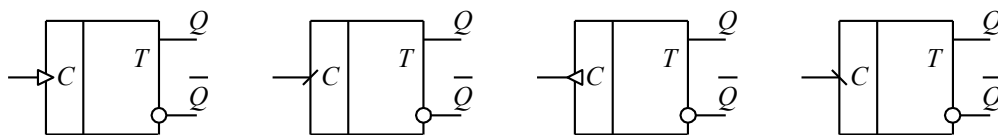


Рис.2.16. Триггеры с динамическим управлением

Порядок выполнения работы

1. Моделировать заданные триггеры в системе схемотехнического моделирования Electronics Workbench.
2. Составить таблицы истинности, временные диаграммы работы.
3. Сделать выводы по работе

Контрольные вопросы.

1. Описать работу асинхронного RS - триггера.
2. Описать работу синхронного RS - триггера.
3. Описать работу динамического D - триггера.
4. Описать работу статического D - триггера
5. Описать работу JK триггера

Лабораторная работа №5

ИССЛЕДОВАНИЕ РАБОТЫ ПАРАЛЛЕЛЬНОГО РЕГИСТРА

Цель работы: Исследовать работу параллельного регистра

Содержание работы

Регистром называется последовательное устройство, предназначенное для записи, хранения и сдвига информации, представленной в виде многоразрядного двоичного кода. Одна из основных характеристик – разрядность регистра – количество одновременно запоминаемых двоичных единиц.

В соответствии с данным определением в общем случае регистр может выполнять следующие микрооперации над кодовыми словами:

- 1) установка в исходное состояние (запись нулевого кода);
- 2) запись входной информации в последовательной форме;
- 3) запись входной информации в параллельной форме;
- 4) хранение информации;
- 5) сдвиг хранимой информации вправо или влево;
- 6) выдача хранимой информации в последовательной форме;
- 7) выдача хранимой информации в параллельной форме.

Любой N -разрядный регистр состоит из N однотипных ячеек, выходной сигнал каждой из которых ассоциируется с весовым коэффициентом соответствующего разряда двоичного кода. Каждая ячейка представляет

собой триггер, как элемент памяти. Таким образом регистр состоит из набора разрядных ячеек, (набора элементов памяти) и некоторой комбинационной схемы, преобразующей входные воздействия и состояния триггеров в выходные сигналы регистра.

Регистры могут быть классифицированы по различным признакам. Рассмотрим основные из них.

По способу приема информации регистры подразделяют на:

- параллельные (статические), в которые информация записывается и считывается только в параллельной форме;
- последовательные (сдвигающие), в которые информация записывается и считывается только в последовательной форме;
- последовательно-параллельные, в которые информация записывается или считывается как в параллельной, так и в последовательной формах.

По числу каналов передачи информации регистры подразделяют на:

- парафазные, в которых информация записывается и считывается в прямом (Q) и обратном (\overline{Q}) кодах;
- однофазные, в которых информация записывается и считывается либо в прямом (Q), либо в обратном (\overline{Q}) коде.

По способу тактирования регистры подразделяют на:

- одноктактные, управляемые одной управляющей последовательностью импульсов;
- многотактные, управляемые несколькими управляющими последовательностями импульсов.

Параллельный регистр

Параллельный регистр предназначен для выполнения только 1-й, 3-й, 4-й и 7-й из перечисленных микроопераций над кодовыми словами, т. е. обрабатывает информацию только в параллельной форме. Поэтому образующие его разрядные схемы не связаны между собой.

Простейший параллельный регистр может быть выполнен на RS -триггерах (рис. 2.18). Он содержит N триггеров, входы синхронизации которых объединены между собой. На его входы X_i , \overline{X}_i информация подается в прямом и обратном кодах. Запись информации осуществляется подачей импульса записи на вход C_1 . С выходов Q_i , информация снимается в прямом коде, подачей логической единицы на вход C_2 и обратном – с выходов \overline{Q}_i подачей логической единицы на вход C_3 . Следовательно, соглас-

но приведенной выше классификации, это одноктактный регистр с парафазными входами и парафазными выходами. Запись информации в такой регистр выполняется за один такт синхронизации.

Если для записи в данном регистре используется только прямой или обратный входной код, то запись информации выполнится за два такта синхронизации. По первому такту необходимо сбросить или установить все триггеры регистра (подачей на соответствующие входы активного логического уровня), а по второму – записать в регистр новую информацию.

Если в данной структуре *RS*-триггеры заменить на *D*-триггеры (рис.2.19), получим одноктактный регистр с однофазным входом. Очевидно, что быстродействие такого регистра при использовании однофазного входного сигнала будет в два раза выше, так как для записи информации необходим только один импульс синхронизации.

Выходные элементы регистров, как правило, выполняют с тремя вы-

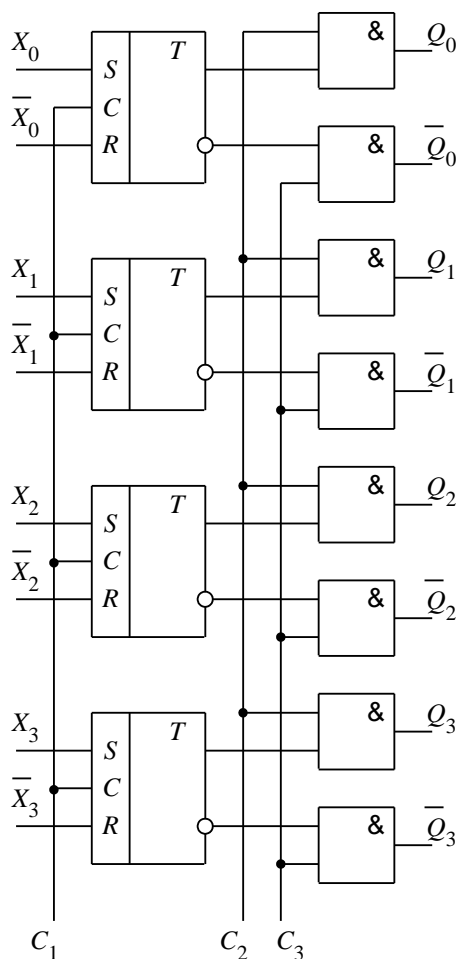


Рис.2.18. Параллельный регистр на *RS*-триггерах

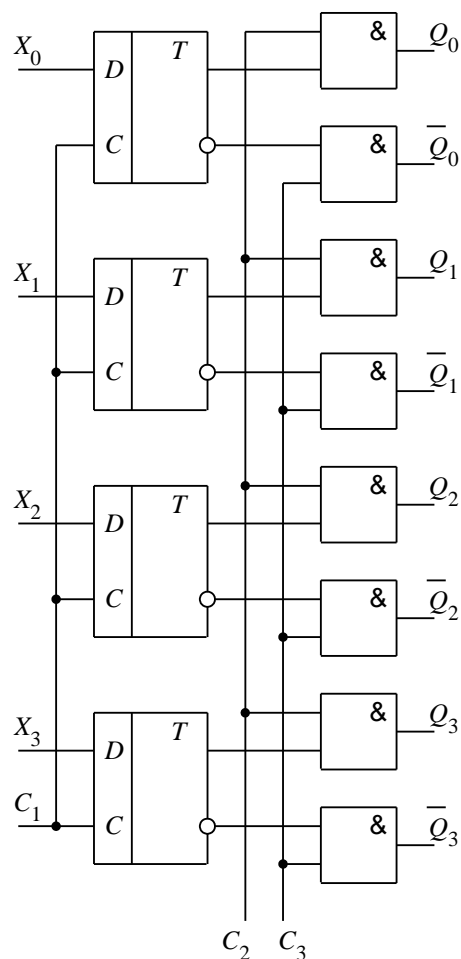


Рис.2.19. Параллельный регистр на *D*-триггерах

ходными состояниями (0, 1, Z), которые в отличие от обычного логического элемента способны формировать на выходе, кроме сигналов лог. 0 и лог. 1, так называемое высокоимпедансное состояние, при котором выход триггера отключается от вывода Q_i разрядной схемы. Такими выходами обладают регистры К1533ИР22 и К1533ИР23. Это 8-ми разрядные регистры. Регистр ИР22 – регистр-защелка данных. Его условное обозначение приведено на рис.2.20. Если на входе PE напряжение высокого уровня (лог. 0), то данные от параллельных входов D -триггеров отображаются на выходах Q . Подачей на вход PE напряжения низкого уровня разрешается запись в триггеры новых данных.

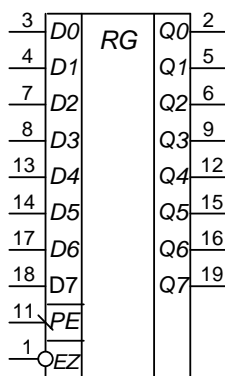


Рис.2.20. Регистр ИР22

Управляющий вход EZ предназначен для перевода выходов регистра в высокоимпедансное состояние (состояние Z). При $EZ = 1$ выходы триггеров отключены, т.е. находятся в Z состоянии, а при $EZ = 0$ данные появляются на выходе. Данный режим необходим для объединения выходов нескольких регистров.

Регистр ИР23 аналогичен регистру ИР22, но имеет восемь тактируемых триггеров, записи данных в которые осуществляется по импульсу синхронизации, поэтому вход PE заменен на вход S . Вход синхронизации S является инверсным.

Порядок выполнения работы

1. Моделировать параллельный регистр в системе схемотехнического моделирования Electronics Workbench.
2. Составить таблицу истинности, временную диаграмму работы.
3. Сделать выводы по работе

Контрольные вопросы.

1. Что называется регистром
2. Какие микрооперации выполняют регистры
3. Классификация регистров по способу приема информации
4. Классификация регистров по числу каналов
5. Классификация регистров по способу тактирования
6. Что такое высокоимпедансное состояние

Лабораторная работа №6

ИССЛЕДОВАНИЕ РАБОТЫ СДВИГАЮЩЕГО РЕГИСТРА

Цель работы: Исследовать работу сдвигающего регистра

Содержание работы

Сдвигающий регистр

Параллельный (сдвигающий) регистр является, как правило, универсальным и может выполнять все доступные для регистров микрооперации. Для этого разрядные схемы, входящие в его состав, соединены между собой. Рассмотрим построение такого регистра на примере одноклапчатого сдвигающего регистра с возможностью параллельной выдачи информации (рис. 2.21). Ввод чисел осуществляется в последовательном двоичном коде на вход D . Регистр реализован на D -триггерах.

C – вход синхронизации. По импульсу на этом входе выполняется запись данных в первый триггер. В свою очередь за этот такт предыдущая информация первого триггера переписывается (сдвигается) во второй, из второго – в третий и т.д. Таким образом осуществляется сдвиг информации на один разряд. Выходные данные регистра появляются на выходах Q_i .

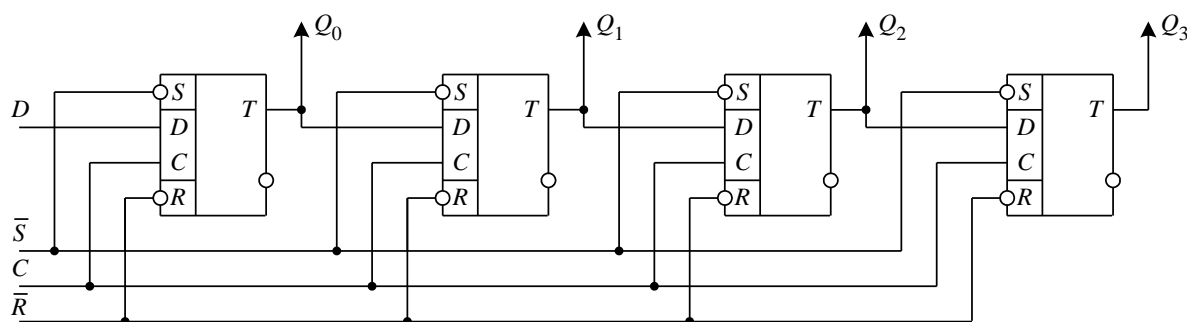


Рис. 2.21. Сдвигающий регистр

Асинхронные входы \bar{S} и \bar{R} предназначены для принудительной установки и сброса всех разрядов регистра. На рис 2.22 показана временная диаграмма работы регистра при записи в него двоичного числа 1100. Запись осуществляется начиная со старшего разряда и выполняется за 4 такта.

На рис.2.23 показано условное обозначение сдвигающего регистра на примере микросхемы К555ИР8.

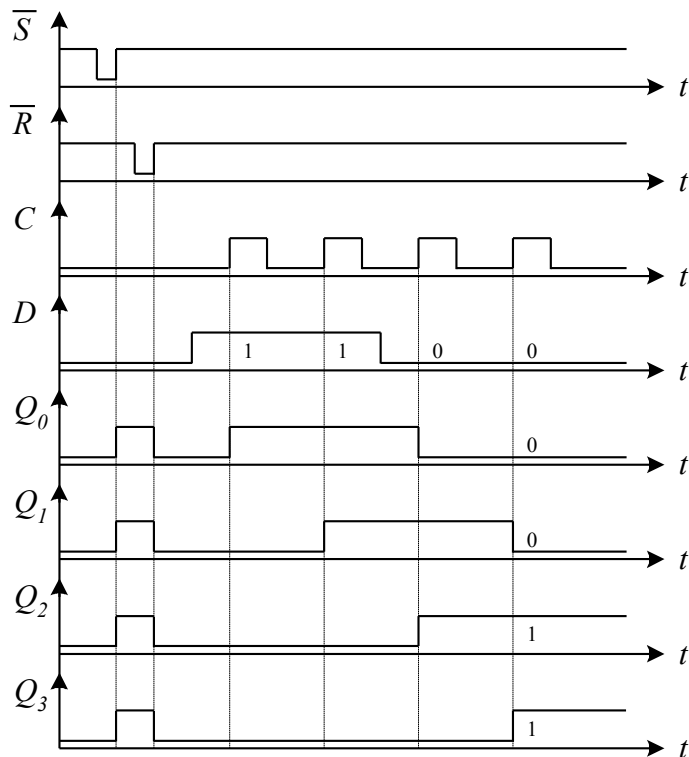


Рис. 2.22. Временная диаграмма работы сдвигающего регистра

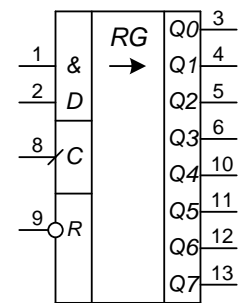


Рис. 2.23. Регистр K555IP8

Порядок выполнения работы

1. Моделировать сдвигающий регистр в системе схемотехнического моделирования Electronics Workbench.
2. Составить таблицу истинности, временную диаграмму работы.
3. Сделать выводы по работе

Контрольные вопросы.

1. Что называется сдвигающим регистром
2. Понятие «сдвиг слова информации влево»
3. Понятие «сдвиг слова информации вправо»

Лабораторная работа №7 РЕАЛИЗАЦИЯ СЧЕТЧИКОВ С ЗАДАНЫМ КОЭФФИЦИЕНТОМ ПЕРЕСЧЕТА

Цель работы: Исследовать работу счетчика с заданным коэффициентом пересчета

Содержание работы

На практике часто используются счетчики как делители частоты с коэффициентом отличным от 2^n . Наиболее часто используются счетчики с модулем счета 10, т.е. двоично-десятичные счетчики. При построении таких счетчиков в основном используется метод управляемого сброса.

При этом методе принудительно формируется сигнал сброса триггеров счетчика при появлении на его выходе кода, совпадающего с требуемым модулем счета.

На рис.3.1 показана схема преобразования четырехразрядного двоичного счетчика в двоично-десятичный. Для этого на входы дополнительного логического элемента «И» необходимо подать комбинацию выходных сигналов триггеров, соответствующую коду 1010, т.е. $Q_3\bar{Q}_2Q_1\bar{Q}_0$. В этом случае при появлении на выходе счетчика кода 1010 элемент «И» сформирует сигнал сброса и на выходе счетчика установится нулевой код. Временные диаграммы на рис. 3.2 поясняют принцип работы двоично-десятичного счетчика.

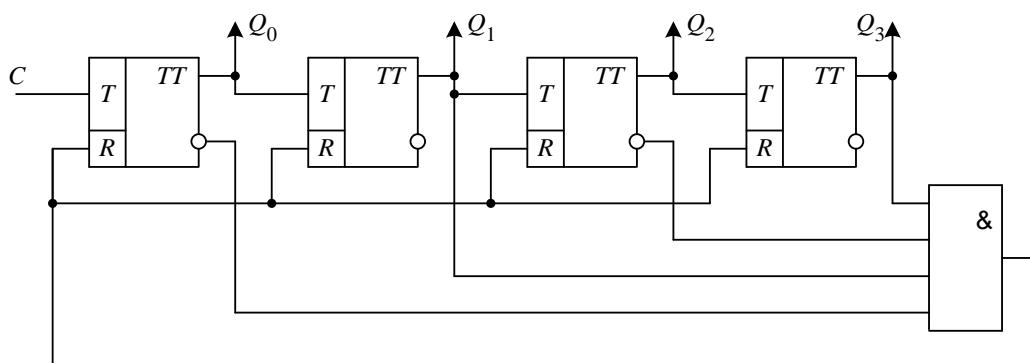


Рис. 3.1. Двоично-десятичный счетчик

Решение этой задачи можно упростить. Так при проектировании на основе двоичного счетчика двоично-десятичного число входов дополнительного элемента может быть уменьшено до двух, на которые достаточно

подать значения Q_3 и Q_1 . Например, из двоичного счетчика К555ИЕ5 можно организовать двоично-десятичный счетчик в соответствии со схемой, приведенной на рис. 3.3.

Используя метод управляемого сброса на основе двоичных счетчиков можно реализовать любой модуль счета.

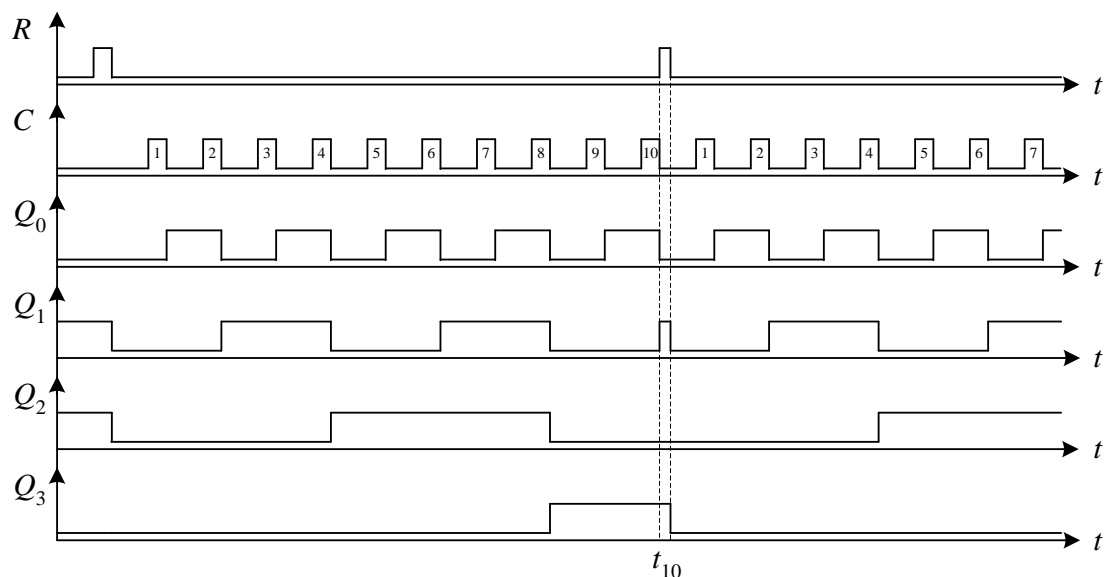


Рис. 3.2. Временные диаграммы двоично-десятичного счетчика

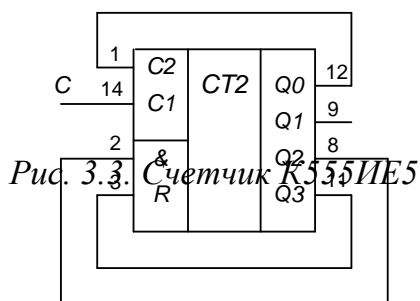


Рис. 3.3.

Промышленностью выпускается широкая номенклатура двоично-десятичных счетчиков как асинхронных, так и синхронных. Счетчик К555ИЕ2 является двоично-десятичным и по своей структуре аналогичен счетчику ИЕ5. Точно также парой реверсивного асинхронного двоичного счетчика ИЕ7 является двоично-десятичный счетчик ИЕ6, а для синхронного реверсивного двоичного счетчика ИЕ17 выпускается аналогичный двоично-десятичный счетчик ИЕ16.

В обозначении двоично-десятичного счетчика вместо символа $CT2$ ставится символ $CT2/10$.

Порядок выполнения работы

Задание. Составить функциональную схему счетчика с заданным коэффициентом пересчета. Реализовать данную схему на цифровой микро-

схеме указанной в таблице (по вариантам). Начертить временные диаграммы, поясняющие принцип работы спроектированного устройства.

Провести исследование в системе схемотехнического моделирования *Electronics Workbench* функциональной схемы и схемы, реализованной на указанном элементе. Сделать соответствующие выводы.

Контрольные вопросы

1. Каково назначение и состав триггерных устройств?
2. Назовите основные параметры и признаки классификации счетчиков.
3. Опишите способы связи между разрядными схемами счетчиков. Чем они различаются между собой?
4. Каким образом повышается быстродействие счетчиков?
5. Как осуществляется предварительная установка счетчиков?
6. Как представляется двоичная информация в параллельном и последовательном коде?

Задания к выполнению лабораторной работы

Вариант	Коэффициент пересчета, N	Микросхема	Вариант	Коэффициент пересчета, N	Микросхема
1	8	K555IE2	13	13	K1533IE17
2	9	K555IE5	14	14	K1533IE18
3	10	K555IE7	15	8	K1531IE9
4	11	K555IE10	16	9	K1531IE7
5	12	K555IE18	17	10	K1531IE10
6	13	K555IE17	18	11	K1531IE17
7	14	K555IE7	19	12	K1531IE18
8	8	K555IE6	20	13	K1531IE5
9	9	K1533IE10	21	14	K1531IE18
10	10	K1533IE18	22	9	K1531IE16
11	11	K1533IE7	23	10	K1531IE5
12	12	K1533IE5	24	11	K1531IE18

Лабораторная работа №8

ИССЛЕДОВАНИЕ РАБОТЫ СУММАТОРА

Цель работы: Исследовать работу сумматора

Содержание работы

Сумматоры

Сумматором называется комбинационное логическое устройство, предназначенное для выполнения операции арифметического сложения чисел, представленных в двоичном коде.

Сумматоры являются одним из основных узлов арифметико-логического устройства.

Классификация сумматоров

Классификация сумматоров может быть выполнена по различным признакам. Рассмотрим наиболее часто встречающиеся из них.

По числу выводов различают: полусумматоры, одноразрядные сумматоры, многоразрядные сумматоры.

Различают комбинационные сумматоры – устройства, не имеющие собственной памяти, и накапливающие сумматоры, снабженные собственной внутренней памятью, в которой аккумулируются результаты выполненной операции. При этом каждое очередное слагаемое прибавляется к уже имевшемуся в устройстве значению.

По способу тактирования различают синхронные и асинхронные сумматоры. В синхронных сумматорах время выполнения операции арифметического суммирования двух кодов не зависит вида самих кодов и всегда остается постоянным. В асинхронных сумматорах время выполнения операции зависит от вида слагаемых. Поэтому по завершении выполнения суммирования необходимо вырабатывать специальный сигнал завершения операции.

В зависимости от используемой системы счисления различают двоичные, двоично-десятичные и другие типы сумматоров.

Двоичный полусумматор

Полусумматором называется устройство, предназначенное для сложения двух одноразрядных кодов, имеющее два входа и два выхода и формирующее из сигналов входных слагаемых сигналы суммы и переноса в старший разряд.

Логические условия работы полусумматора согласно его определению определим в виде таблицы истинности (табл.2.3). В таблице обозначе-

но: x_1, x_2 – слагаемые, S – сумма, P – значение переноса в старший разряд.

Логические уравнения для суммы и для значения переноса записываются в виде:

$$S = \bar{x}_1 \cdot x_2 + x_1 \cdot \bar{x}_2;$$

$$P = x_1 \cdot x_2.$$

Выражение для суммы представляет собой логическую функцию сумма по модулю 2 и реализуется на элементе «исключающее ИЛИ» (см. табл.1.2): $S = x_1 \oplus x_2$. Таким образом, структурная схема полусумматора и его условное обозначение показаны на рис.2.37.

Таблица 2.3 Таблица истинности полусумматора

x_1	x_2	P	S	СДНФ переноса	СДНФ суммы
0	0	0	0		
0	1	0	1		$\bar{x}_1 \cdot x_2$
1	0	0	1		$x_1 \cdot \bar{x}_2$
1	1	1	0	$x_1 \cdot x_2$	

Одноразрядный сумматор

Одноразрядным сумматором называется устройство, предназначенное для сложения двух одноразрядных кодов, имеющее три входа и два выхода, и формирующее из сигналов входных слагаемых и сигнала переноса из младших разрядов сигналы суммы и переноса в старший разряд.

В таблице 2.4. записаны логические условия работы сумматора в виде таблицы истинности. В таблице обозначено: P_{i-1} – значение переноса из младшего разряда, x_1, x_2 – слагаемые, S – сумма, P – значение переноса в старший разряд.

Логические уравнения для суммы и для значения переноса записываются в виде:

$$P = \bar{P}_{i-1} \cdot x_1 \cdot x_2 + P_{i-1} \cdot \bar{x}_1 \cdot x_2 + P_{i-1} \cdot x_1 \cdot \bar{x}_2 + P_{i-1} \cdot x_1 \cdot x_2;$$

$$S = \bar{P}_{i-1} \cdot \bar{x}_1 \cdot x_2 + \bar{P}_{i-1} \cdot x_1 \cdot \bar{x}_2 + P_{i-1} \cdot \bar{x}_1 \cdot \bar{x}_2 + P_{i-1} \cdot x_1 \cdot x_2.$$

Если выполнить преобразования полученных логических уравнений, используя законы алгебры логики, то получим минимизированные уравнения для значения переноса и суммы:

$$P = x_1 \cdot x_2 + P_{i-1} \cdot x_1 + P_{i-1} \cdot x_2;$$

$$S = x_1 \cdot x_2 + P_{i-1} \cdot (x_1 \oplus x_2).$$

На основе полученных уравнений строится структурная схема сумматора (рис.2.38.а). Там же показано его условное обозначение (б).

Таблица истинности сумматора

P_{i-1}	x_1	x_2	ДЭ суммы чисел	P	S	СДНФ переноса	СДНФ суммы
0	0	0	0	0	0		
0	0	1	1	0	1		$\bar{P}_{i-1} \cdot \bar{x}_1 \cdot x_2$
0	1	0	1	0	1		$\bar{P}_{i-1} \cdot x_1 \cdot \bar{x}_2$
0	1	1	2	1	0	$\bar{P}_{i-1} \cdot x_1 \cdot x_2$	
1	0	0	1	0	1		$P_{i-1} \cdot \bar{x}_1 \cdot \bar{x}_2$
1	0	1	2	1	0	$P_{i-1} \cdot \bar{x}_1 \cdot x_2$	
1	1	0	2	1	0	$P_{i-1} \cdot x_1 \cdot \bar{x}_2$	
1	1	1	3	1	1	$P_{i-1} \cdot x_1 \cdot x_2$	$P_{i-1} \cdot x_1 \cdot x_2$

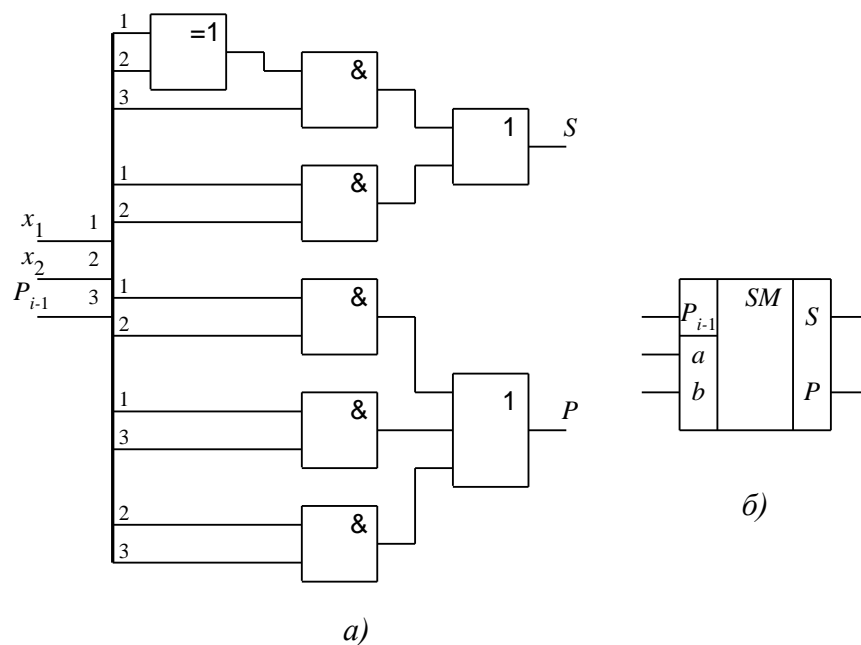


Рис.2.38. Одноразрядный сумматор

Порядок выполнения работы

1. Моделировать одноразрядный сумматор в системе схемотехнического моделирования Electronics Workbench.
2. Составить таблицу истинности, временную диаграмму работы.
3. Сделать выводы по работе

Лабораторная работа №9 ИССЛЕДОВАНИЕ РАБОТЫ ДЕШИФРАТОРА

Цель работы: Исследовать работу дешифратора

Содержание работы

Дешифратор – комбинационная схема преобразования двоичного кода на входе в сигнал только на одном выходе, номер которого соответствует входному двоичному коду. Например, входной код 1001 должен сделать активным выход с номером 9. На всех остальных выходах дешифратора сигналы должны быть нулевыми. Таким образом, дешифратор выполняет операцию обратную шифратору. Также различают полные и неполные дешифраторы.

Рассмотрим синтез полного дешифратора, имеющего два входа. Соответственно число выходов равно 2^n , то есть 4. Составим таблицу истинности дешифратора, согласно его определению (табл.2.6). В таблице введена дополнительная входная переменная E , о назначении которой будет сказано ниже.

Таблица 2.6

Таблица истинности дешифратора

A_1	A_0	E	Y_0	Y_1	Y_2	Y_3
*	*	0	0	0	0	0
0	0	1	1	0	0	0
0	1	1	0	1	0	0
1	0	1	0	0	1	0
1	1	1	0	0	0	1

Запишем логические уравнения для выходных переменных Y :

$$\begin{aligned} Y_0 &= \overline{A_0} \wedge \overline{A_1}; \\ Y_1 &= A_0 \wedge \overline{A_1}; \\ Y_2 &= \overline{A_0} \wedge A_1; \\ Y_3 &= A_0 \wedge A_1. \end{aligned} \tag{2.1}$$

Как видно из таблицы при любом значении входных переменных A логическая единица всегда присутствует на одном из выходов. Для того чтобы запретить появление единицы на выходе, введен дополнительный вход E – разрешение выхода. Если на этом входе присутствует логический

ноль, то независимо от значений входных переменных A на всех выходах присутствует сигнал логического нуля. Этот вход имеет назначение, аналогичное входу EZ регистра (см. рис.2.20).

Структурная схема и условное обозначение дешифратора показано на рис.2.47.(а) и (б).

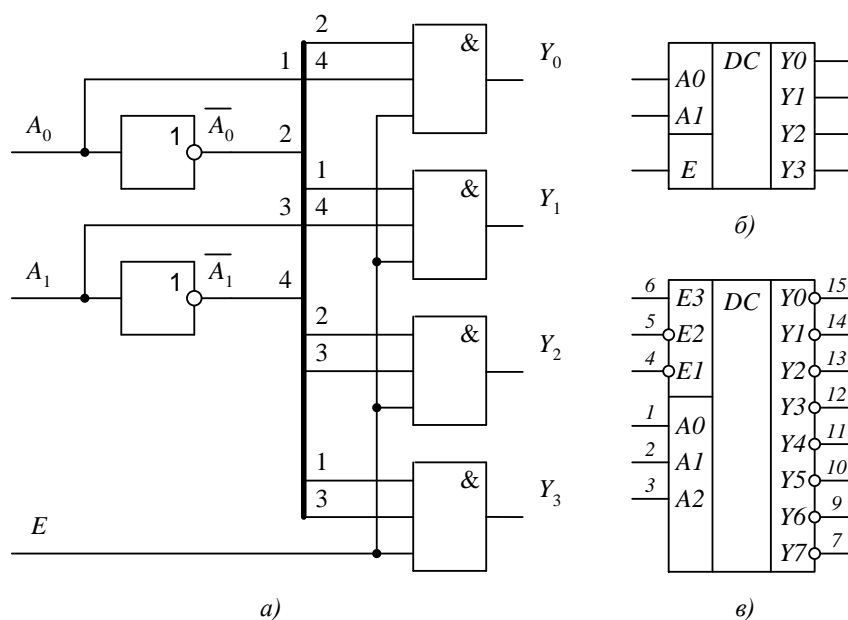


Рис.2.47. Дешифратор

Микросхема К555ИД7 (рис. 2.47.в) – дешифратор, позволяющий преобразовать трехразрядный двоичный код, поступивший на входы $A0...A2$ в напряжение низкого логического уровня, появляющееся на одном из восьми выходов $Y0...Y7$. Дешифратор имеет три входа разрешения дешифрации $E0...E2$.

Существует несколько логических структур дешифраторов. Их основное отличие в быстродействии. Наиболее быстродействующим является дешифратор, непосредственно реализующий систему уравнений (2.1). Такой дешифратор называется одноступенчатым или параллельным. Его структурная схема имеет вид, показанный на рис. 2.47.а. Основной недостаток такого дешифратора – это значительное увеличение числа логических элементов при увеличении его разрядности.

Существуют также дешифраторы пирамидальной структуры и многоступенчатые дешифраторы. Эти дешифраторы по числу необходимых логических элементов проще одноступенчатых, но и обладают меньшим быстродействием. Их преимущества проявляются при значительном увеличении

разрядности, и нашло применение при построении микросхем памяти.

Порядок выполнения работы

1. Моделировать дешифратор в системе схемотехнического моделирования Electronics Workbench.
2. Составить таблицу истинности, временную диаграмму работы.
3. Сделать выводы по работе

Контрольные вопросы.

1. Принцип работы дешифратора
2. Условно-графическое обозначение дешифратора
3. Таблица истинности дешифратора

ПРИЛОЖЕНИЕ. СИСТЕМА СХЕМОТЕХНИЧЕСКОГО МОДЕЛИРОВАНИЯ *ELECTRONICS WORKBENCH 5.0*.

Приложение Electronics Workbench (EWB) представляет собой средство программной разработки и имитации электрических цепей. Программа Electronics Workbench [Ошибка! Источник ссылки не найден., Ошибка! Источник ссылки не найден.] удобна для создания и моделирования электрических схем, тем, что в ней имеются контрольно-измерительные приборы, которые по внешнему виду и управлению приближены к промышленным аналогам, необходимая элементная база, а также возможность создания библиотеки элементов. Кроме того, данный программный продукт имеет интуитивно понятный интерфейс, позволяющий, при условии компьютерной грамотности и знаний в области электротехники и электроники, приступить к работе без дополнительных затрат времени на изучение данного продукта.

В программе EWB выполняются следующие стандартные операции:

- Параметры компонентов схем, измерительных приборов, источников сигналов, источников питания и др. – задаются в окне, появляющемся после двойного щелчка левой кнопкой мыши при наведении курсора на компонент, прибор и т.д.
- Выделение элемента схемы: курсор наводится на элемент и производится щелчок левой кнопкой мыши.
- Вызов контекстного меню: выделяется элемент и затем щелчком правой кнопки мыши вызывается контекстное меню со списком команд.

Для работы с программным комплексом Electronics Workbench V.5.0 необходим IBM - совместимый персональный компьютер с процессором I 486 (рекомендуется Pentium) и операционной системой Windows 9x, NT, 2000/XP.

Для начала работы с программным пакетом необходимо загрузить систему установить Electronics Workbench, если это не было сделано ранее. Затем средствами Windows запустить исполняемый файл *WEWB32.EXE*. Далее можно произвести настройки интерфейса пользователя, если это необходимо.

1. ИНТЕРФЕЙС ELECTRONICS WORKBENCH

Интерфейс пользователя состоит из полосы меню, панели инструментов и рабочей области.

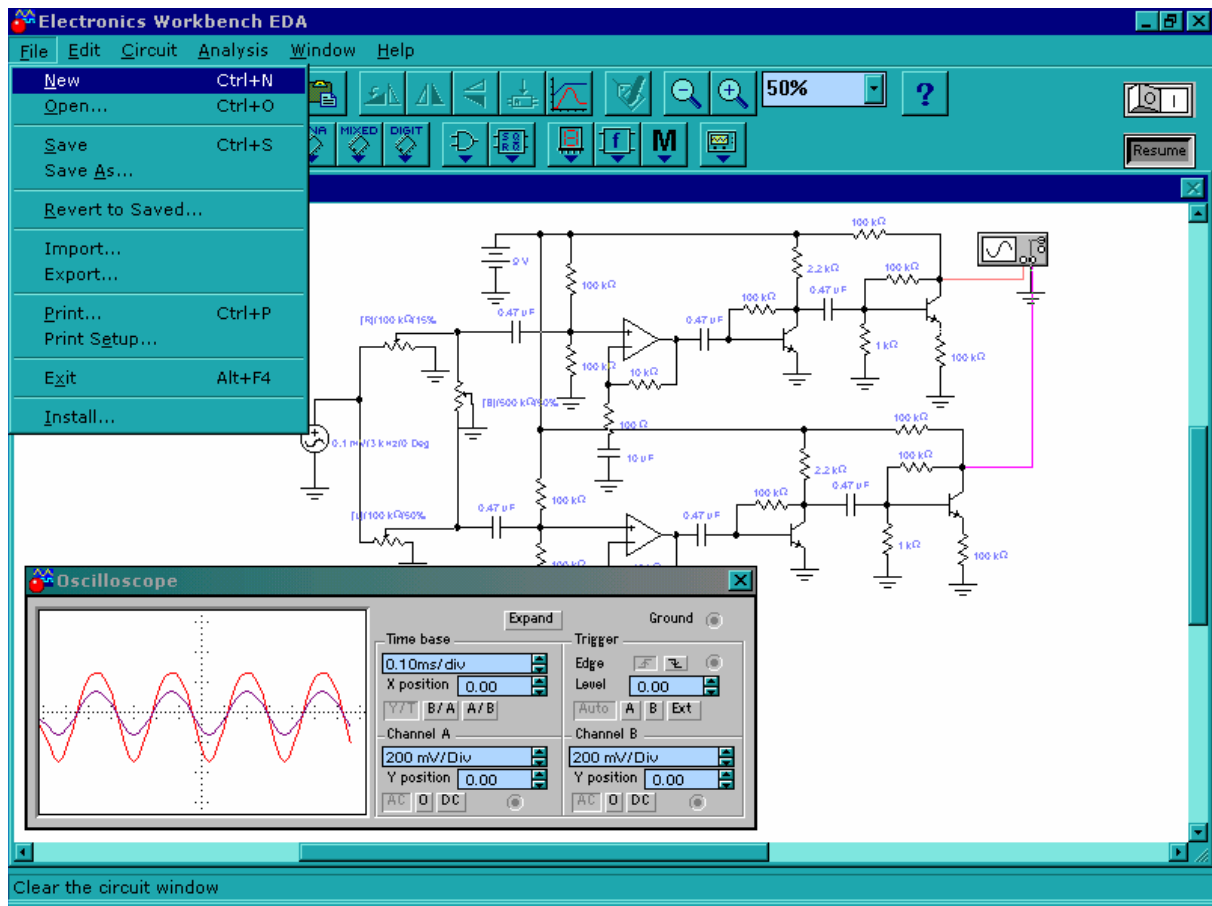


Рис.11. Внешний вид экрана компьютера при работе с программой EWB

Полоса меню состоит из следующих компонент: меню работы с файлами (File), меню редактирования (Edit), меню работы с цепями (Circuit), меню анализа схем (Analysis), меню работы с окнами (Window), меню работы с файлами справок (Help).

Панель инструментов состоит из “быстрых кнопок”, имеющих аналогии в меню, кнопок запуска и приостановки схем, набора радиоэлектронных аналоговых и цифровых деталей, индикаторов, элементов управления и инструментов.

1.2 Меню File

Меню File позволяет осуществить операции работы с файлами.

<u>N</u>ew	Ctrl+N
<u>O</u>pen...	Ctrl+O
<u>S</u>ave	Ctrl+S
Sa<u>v</u>e <u>A</u>s...	
<u>R</u>evert to Saved...	
I<u>m</u>port...	
E<u>x</u>port...	
<u>P</u>rint...	Ctrl+P
P<u>r</u>int <u>S</u>etup...	
P<u>r</u>ogram <u>O</u>ptions...	
E<u>x</u>it	Alt+F4
I<u>n</u>stall...	

Рис. П2. Внешний вид меню File

1.2.1 File/New

Операцию также можно вызвать одновременным нажатием клавиш CTRL+N.

Данная операция предназначена для закрытия текущей схемы и создания новой. При этом создается безымянное окно, которое может использоваться для создания схемы. Если перед этим вы проделали какие-либо изменения текущей схемы, вам будет предложено сохранить текущую схему перед ее закрытием. При запуске Electronics workbench операция выполняется автоматически. По умолчанию схема именуется как Default.ewb.

1.2.2 File/Open

Операцию также можно вызвать одновременным нажатием клавиш CTRL+O.

Операция предназначена для открытия уже существующего файла

схемы. Отображает стандартное диалоговое окно открытия файла, в котором необходимо выбрать диск и каталог, содержащий файл схемы, который вы хотите открыть. Открывать можно только файлы с расширениями .ca, .ca3, .cd3, .ca4 и .Ewb.

1.2.3 File/Save

Операцию также можно вызвать одновременным нажатием клавиш CTRL+S.

Сохраняет текущий файл схемы. Отображается стандартное диалоговое окно сохранения файла, в котором необходимо выбрать диск и каталог, где вы хотите сохранить схему и название файла. Расширения .Ewb добавляются к имени файла автоматически. Например, схема с именем Mysir, будет сохранена как Mysir.ewb.

1.2.4 File/Save as

Команда аналогична операции Save, но сохраняет текущую схему с новым именем файла, оставляя первоначальную схему неизменной.

Используйте эту команду, чтобы безопасно экспериментировать на копии схемы, без изменения оригинала.

1.2.5 File/Revert to Saved (Revert)

Эта команда восстанавливает схему к виду, который она имела в момент последнего сохранения.

1.2.6 File/Import

Команда преобразует нестандартные файлы схем (расширение .net или .cir) и преобразовывает их к стандартному виду Electronics Workbench.

1.2.7 File/Export

Сохраняет файл схемы с одним из следующих расширений: .net, .scr, .cmp, .cir, .plc.

1.2.8 File/Print

Операцию также можно вызвать одновременным нажатием клавиш CTRL+P.

Команда предназначена для полной или частичной распечатки схемы и/или приборов. Для выполнения операции необходимо выбрать элементы, которые будут напечатаны, в порядке, в котором вы хотите их напечатать.

1.2.9 File/Print Setup (Windows)

Эта операция предназначена для настройки принтера. Отображает стандартное диалоговое окно Print Setup, из которого Вы можете выбрать установленный принтер и определять ориентацию изображения, бумажный

размер, бумажный источник и другие параметры. Для схем, которые по ширине больше чем по высоте, используйте альбомную ориентацию. Если схема слишком велика для печати на одном листе, печать будет автоматически производиться на нескольких страницах.

1.2.10 File/Exit

Операцию также можно вызвать одновременным нажатием клавиш ALT+F4.

Операция предназначена для завершения работы с пакетом Electronics Workbench. Если Вы не сохранили изменения в схеме, то будет сделан запрос на сохранение.

1.2.11 File/Install (Windows)

Операция предназначена для установки добавочных компонент Electronics workbench. Для ее выполнения будет запрошен диск, содержащий дополнительные компоненты.

1.3 Меню Edit

Меню Edit позволяет осуществить операции редактирования.

Cu<u>t</u>	Ctrl+X
C<u>o</u>py	Ctrl+C
<u>P</u>aste	Ctrl+V
<u>D</u>elete	Del
S<u>e</u>lect <u>A</u>ll	Ctrl+A
<hr/>	
C<u>o</u>py as B<u>i</u>tmap	
<u>S</u>how C<u>l</u>ipboard	

Рис. ПЗ. Внешний вид меню Edit

1.3.1 Edit/Cut

Операцию также можно вызвать одновременным нажатием клавиш CTRL+X.

Команда используется для удаления выбранных компонент, схем или текста. При этом выбранное помещается в буфер обмена, откуда его можно вставлять в нужное место. Команда не сработает, если выбор включает в себя инструментальные пиктограммы.

1.3.2 Edit/Сopy

Операцию также можно вызвать одновременным нажатием клавиш CTRL+C.

Команда предназначена для копирования выбранных компонент, схемы или текста. Копия помещается в буфер обмена. Затем вы можете использовать команду Paste, чтобы вставить копию в нужном месте. Операция также не выполнится, если выбор включает инструментальные пиктограммы.

1.3.3 Edit/Paste

Операцию также можно вызвать одновременным нажатием клавиш CTRL+V.

Команда помещает содержание Буфера обмена в активное окно (содержание остается в Буфере обмена). Для успешного выполнения операции Буфер должен содержать компоненты Electronics Workbench или текст. Содержимое Буфера обмена может вставляться только в окна, способные содержать подобную информацию. Например, Вы не можете вставить компонент электрической схемы в окно описания.

1.3.4 Edit/Delete

Операцию также можно вызвать нажатием клавиши DEL.

Эта команда полностью удаляет выбранные компоненты или текст. Используйте команду Delete с осторожностью. Удаленная информация не может быть восстановлена.

1.3.5 Edit/Select All

Команда выбирает все элементы в активном окне (окно схемы, окно подсхемы или окно описания). Если прибор – часть выбора, команды Edit/Copy и Edit/Paste становятся недоступными. Для того чтобы выбрать все, кроме нескольких элементов, используйте команду Select All, и затем снимите выделение с лишних элементов, нажимая CTRL с левой кнопкой мыши.

1.3.6 Edit/Copy as Bitmap

Команда предназначена для копирования растрового изображения элементов в Буфер обмена. Вы можете использовать эти изображения в текстовых процессорах или программах обработки изображений.

Чтобы скопировать растровое изображение элементов необходимо:

- а) выбрать Edit/Copy as Bitmap (курсор изменится на crosshair),
- б) нажать и удерживать кнопку мыши, перемещая курсор, чтобы сформировать прямоугольник, включающий необходимые для копирования элементы,
- в) отпустить кнопку мыши.

1.3.7 Edit/Show Clipboard

Команда отображает содержание Буфера обмена. Буфер обмена - временное место хранения для компонентов или текста, которые Вы хотите поместить позже в другом месте в схеме. Вы можете также использовать Буфер обмена, чтобы передать информацию от Electronics workbench к другой прикладной программе. Буфер обмена может содержать графику (компоненты или схемы) и текст. Если активное окно не может содержать тип информации, которая находится на Буфере обмена, или если Буфер обмена пуст, команда Edit/Paste будет не доступна. Например, если Буфер обмена содержит компоненты, а текущим является окно описания, команда Paste будет недоступна. Чтобы закрыть Буфер обмена, дважды щелкните меню Control(Windows).

1.4 Меню Circuit

Меню Circuit позволяет осуществить операции работы с цепями.

R otate	Ctrl+R
F lip Horizontal	
F lip Vertical	
C omponent Properties...	
<hr/>	
C reate Subcircuit...	Ctrl+B
Z oom In	Ctrl++
Z oom Out	Ctrl+-
<hr/>	
S chematic Options...	
R estrictions...	Ctrl+I

Рис. П4. Внешний вид меню Circuit

1.4.1 Circuit/Rotate

Операцию также можно вызвать одновременным нажатием клавиш CTRL+R

Команда позволяет вращать выбранные компоненты на 90 градусов по часовой стрелке. Текст, связанный с компонентом (метки, значения и информация о модели), может быть повторно установлен, но при выполнении команды не вращается. В случае необходимости, провода, приложенные к компоненту, перенаправляются автоматически. Когда Вы вращаете амперметр и вольтметр, вращаются только их терминалы.

1.4.2 Circuit/Flip Vertical

Команда зеркально отражает выбранную схему по вертикали в окне схемы. Обратите внимание, любые провода, приложенные к зеркально отражаемому компоненту, перенаправляются по мере необходимости. Текст, связанный с компонентом (метки, значения и информация о модели), может быть повторно установлен, но не отражается.

1.4.3 Circuit/Flip Horizontal

Команда зеркально отражает выбранную схему по горизонтали в окне схемы. Любые провода, приложенные к зеркально отражаемому компоненту, перенаправляются по мере необходимости. Текст, связанный с компонентом (метки, значения и информация о модели), может быть повторно установлен, но не отражается.

1.4.4 Circuit/Component Properties

Команда предназначена для изменения свойств выбранного компонента. Также выводится при двойном нажатии на компоненте. При вызове с помощью всплывающего меню, после нажатия правой кнопкой мыши, назначаются заданные по умолчанию свойства для всех выбранных компонентов, впоследствии используемых в этой схеме. Это не воздействует на уже размещенные компоненты.

При выполнении команды открывается диалоговое окно *Circuit/Component Properties*, закладки которого зависят от типа выбранного компонента.

Возможны следующие типы закладок:

- Label,
- Value,
- Models,
- Schematic Options,
- Fault,
- Node,
- Display,
- Analysis Setup.

1.4.4.1 Закладка Label (Свойства компонента)

Закладку также можно вызвать одновременным нажатием клавиш CTRL+L.

Используйте эту закладку, чтобы установить или заменить метку компонента и идентификатор (компоненты типа соединителей, заземлений, измерителей не имеют идентификаторов).

Если Вы вращаете или зеркально отражаете компонент, метка может быть установлена повторно. Если, в результате, провод проходит через метку, Вы можете сдвинуть метку направо, добавляя несколько пробелов перед меткой.

Чтобы вставить общую информацию в схему, введите текст в окно описания, доступное из меню Window.

Обратите внимание, идентификаторы назначаются системой, уникально идентифицируя компонент. Вы можете изменять их в случае необходимости, но они должны оставаться уникальными. Идентификаторы не могут быть удалены.

1.4.4.2 Закладка Value Tab (Свойства компонента)

Закладку также можно вызвать одновременным нажатием клавиш CTRL+U.

Поля на этой закладке различаются в зависимости от компонента.

1.4.4.3 Закладка Models (Свойства компонента)

Закладку также можно вызвать одновременным нажатием клавиш CTRL+M.

Используйте эту закладку, чтобы выбрать модель, используемую для компонента и для редактирования, добавления или удаления моделей или библиотек. Компоненты по умолчанию «идеальны», что для большинства схмотехнических моделирований может быть достаточным. Однако, если вы хотите увеличить точность результатов теста, используйте «реальную» модель.

1.4.4.4 Закладка Schematic Options (Свойства компонента)

Закладка используется, чтобы установить цвет провода.

1.4.4.5 Закладка Fault (Свойства компонента)

Закладку также можно вызвать одновременным нажатием клавиш CTRL+F.

Используйте эту закладку, чтобы назначить неисправность на терминал компонента.

Leakage - помещает значение сопротивления, определенное в смежных полях, параллельно с выбранными терминалами. Это заставляет ток течь мимо терминалов вместо того, чтобы пройти их.

Short - помещает очень низкое сопротивление между двумя терминалами, так что компонент не имеет никакого измеримого эффекта на схеме.

Open - помещает очень высокое сопротивление на терминале, как будто проводное соединение на терминал было разбито.

1.4.4.6 Закладка Node (Свойства компонента)

Закладка используется для изменения свойств узла.

Node ID - назначенное системой имя узла.

Use as Testpoint - определяет, должен ли узел рассматриваться как тестовая точка.

Set Node Color - отменяет набор цветов для отдельных проводов.

1.4.4.7 Закладка Display (Свойства компонента)

Закладка используется для отображения/скрытия тех или иных элементов Electronics Workbench.

Когда выбрано Use Schematic Options используются настройки параметров дисплея из закладки Show/Hide диалогового окна Circuit/Schematic Options.

Show labels, Show models, Show reference ID - когда не выбрано Use Schematic Options, используются параметры дисплея как они были определены.

1.4.4.8 Закладка Setup (Свойства компонента)

Закладка используется для настройки параметров элементов, таких как рабочая температура.

Use global temperature - если выбрано, используется набор температур установленный в Analysis/Analysis Options. Если не выбрано, используются те температуры, которые были определены.

Set initial conditions - устанавливает начальные значения для компонента.

Некоторые компоненты отображают дополнительные параметры на этой закладке, для использования вместе с параметрами, описанными в техническом справочнике Electronics Workbench.

1.4.5 Circuit/Create Subcircuit

Команду также можно вызвать одновременным нажатием клавиш CTRL+B.

Команда объединяет выбранные элементы схемы в подсхему, в действительности создавая интегральную схему.

Подсхема может содержать так много компонентов, как требуется. Любая подача проводов к другим компонентам или соединителям в схеме станет терминалами на пиктограмме подсхемы.

Чтобы создать подсхему:

а) выберите элементы, которые нужно использовать для подсхемы.

б) выберите Circuit/Create Subcircuit, и завершите диалог, который появляется:

Copy from Circuit - помещает копию выбранных компонентов в подсхему. Первоначальные компоненты остаются, поскольку они находятся в окне схемы.

Move from Circuit - удаляет выбранные компоненты из схемы, так что они появляются только в подсхеме.

Replace in Circuit, помещает выбранные компоненты в подсхему и заменяет выбранные компоненты в схеме прямоугольником, помеченным именем подсхемы.

Выбранные компоненты появляются в новом окне, окне подсхемы. Имя новой подсхемы добавляется к списку доступных подсхем, который отображается, когда пиктограмма подсхемы перемещается из инструментальной панели Favorites. Подсхема доступна только для текущей схемы.

1.4.6 Circuit/Zoom

Команда отображает подменю выбора для увеличения или уменьшения размера дисплея окна схемы.

1.4.7 Circuit/Schematic Options

Команда предназначена для управления всем дисплеем схемы. Изменения относятся только к текущей схеме.

В окне команды выводится следующий набор закладок:

-Grid,

-Show/Hide,

-Display,

-Value.

1.4.7.1 Закладка Grid

Закладка управляет дисплеем и использованием сетки, лежащей в основе окна схемы. Использование сетки упрощает выравнивание элементов в схеме. Вы можете использовать сетку без ее отображения. Отображение сетки осуществляется на заднем плане окна схемы. Сетку удобно использовать при расстановке объектов.

1.4.7.2 Закладка Show/Hide

Закладка управляет дисплеем информации в окне схемы. Ее параметры полезно использовать, когда нужно скрыть объект.

1.4.7.3 Закладка Display

Закладка управляет шрифтом, используемым для меток и ссылок на идентификаторы.

1.4.7.4 Закладка Value

Закладка управляет шрифтом, используемым для значений и моделей.

1.5 Меню Analysis

Меню Analysis позволяет выполнить различные анализы. Внешний вид меню приведен на рис. П.5. Перед выполнением каждого из них пользователю будет предложено заполнить параметров анализа. Анализ будет выполнен только в том случае, когда это возможно для данной схемы.

A ctivate	Ctrl+G
R esume	F9
S top	Ctrl+T
<hr/>	
A nalysis Options...	Ctrl+Y
<hr/>	
D C Operating Point	
A C Frequency...	
T ransient...	
<hr/>	
F ourier...	
N oise...	
D istortion...	
<hr/>	
P arameter Sweep...	
T emperature Sweep...	
P ole- Z ero...	
T ransfer Function...	
<hr/>	
S ensitivity...	
W orst Case...	
M onte Carlo...	
<hr/>	
D isplay Graphs	

Рис. П5. Внешний вид меню Analysis

1.5.1 Analysis/Activate

Команду также можно вызвать одновременным нажатием клавиш CTRL+G.

Команда активизирует схему (включает переключатель питания). Активизация схемы начинает последовательность математических операций, чтобы вычислить значения для тестовых точек в схеме.

Переключатель питания остается включенным, пока Вы не останавливаете или не приостанавливаете моделирование.

1.5.2 Analysis/Pause and Analysis/Resume

Команду также можно вызвать нажатием клавиши F9.

Команда временно прерывает или продолжает моделирование (управляется кнопкой Pause/Resume). Приостановка полезна, если вы хотите рассмотреть форму волны (форму кривой, форму сигнала) или сделать изменения в инструментальных настройках. (Имитация простых схем может оказаться слишком быстрой для приостановки.)

1.5.3 Analysis/Stop

Команду также можно вызвать одновременным нажатием клавиш CTRL+T.

Команда вручную останавливает моделирование. Имеет тот же самый эффект как щелчок переключателя питания.

Обратите внимание, что выключение энергии стирает данные и инструментальные следы и сбрасывает все значения к начальным.

1.5.4 Analysis/Analysis Options

Команду также можно вызвать одновременным нажатием клавиш CTRL+Y.

Electronics Workbench позволяет Вам управлять многими аспектами моделирования, типа сброса терпимости ошибки, выбор методов моделирования и просмотра результатов. Эффективность моделирования также зависит от параметров, которые Вы выбираете. Большинство параметров имеет значения по умолчанию.

Чтобы рассмотреть или изменить любые из параметров, выберите Analysis/Analysis Options.

1.6 Window Menu

Меню Window позволяет осуществить операции работы с окнами.

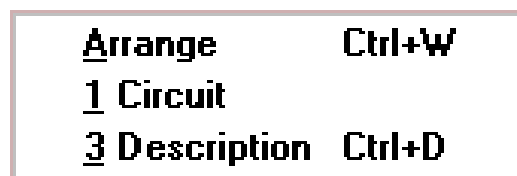


Рис. Пб. Внешний вид меню Window

1.6.1 Window/Arrange

Команду также можно вызвать одновременным нажатием клавиш CTRL+W. Команда аккуратно расставляет открытые окна.

1.6.2 Window/Circuit

Команда переносит окно схемы на передний план.

1.6.3 Window/Description

Команду также можно вызвать одновременным нажатием клавиш CTRL+D.

Команда открывает окно описания. (Если окно описания уже открыто, переносит его на передний план.) Вы можете напечатать комментарии или указания в окне описания, а также вставить текст из другой прикладной программы или описания схемы.

1.7 Меню Help

Меню Help предоставляет вызов файла-справки. Вызов справки также можно осуществить нажатием клавиши F1.

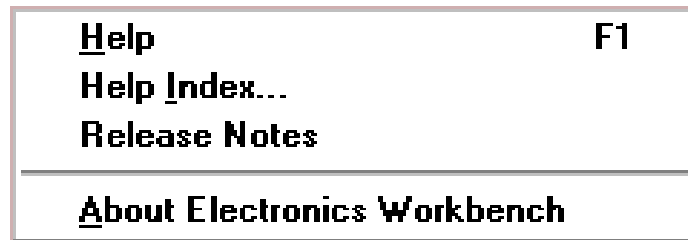


Рис. П7. Внешний вид меню Help

2. ЭЛЕМЕНТНАЯ БАЗА ELECTRONICS WORKBENCH

2.1. Источники сигналов и источники питания

Источники постоянного напряжения и тока

На рис.П8 представлены источники напряжения и тока, применяемые в программе EWB для питания электронных схем.

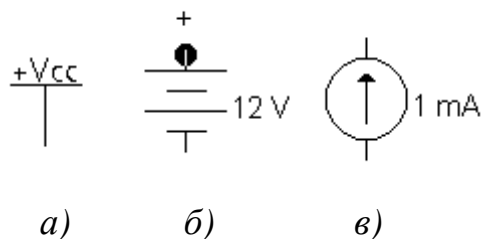


Рис. П8. Источники напряжения и тока

Источник постоянного напряжения VCC применяется для питания цифровых схем. Батарея используется для питания аналоговых и цифровых схем. На рис. П8.в показан источник постоянного тока.

Источники переменного напряжения и тока

Такие источники применяются в качестве входных сигналов в электронных схемах. На рис. П9 приведены различные источники сигналов.

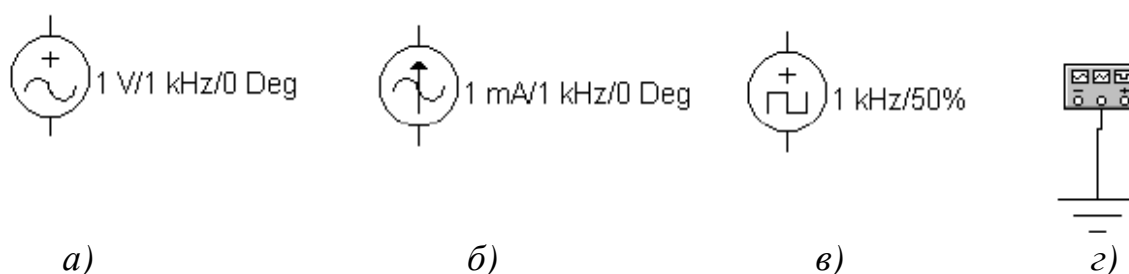


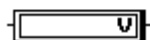
Рис. П9. Источники переменного напряжения и тока


В источнике переменного напряжения (рис. П9,а) задается эффективное значение напряжения, частота и фаза сигнала. В источнике переменного синусоидального тока (рис. П9,б) задается эффективное значение тока, частота и фаза сигнала. В источнике прямоугольных импульсов (рис. П9,в) задается амплитуда, частота и коэффициент заполнения импульсов.


Коэффициент заполнения равен $\frac{t_{\text{и}}}{T} 100\%$, где $t_{\text{и}}$ – длительность входного импульса, T – период колебаний. Величина коэффициента заполнения обратна скважности. Коэффициент заполнения проставляется в строке Duty Cycle. Функциональный генератор (рис. П9,г) имеет два противофазных выхода и может генерировать сигналы синусоидальной, треугольной или прямоугольной формы.

2.2. Индикаторные приборы


Для индикации сигналов в программе EWB имеется ряд приборов:

 Вольтметр. Измеряет в режиме DC постоянное напряжение и в режиме AC – переменное. Утолщенная линия вывода соответствует отрицательному потенциалу.

 Амперметр. Имеет режимы AC и DC. (На схемах применены обозначения амперметра и вольтметра согласно ГОСТ).

 Цифровой индикатор. Подключается к выводам двоично-десятичного счетчика. Левый вывод подсоединяется к старшему разряду.

 Светодиод.

 Плавкий предохранитель



Логический пробник

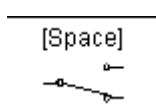


Звуковая сигнализация



Десятисегментный светодиодный индикатор

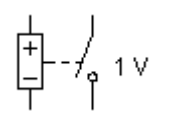
2.3. Коммутационные устройства



Однополюсный тумблер. Переключается клавишей «пробел» (Space)



Реле времени с программируемым временем переключения.



Выключатель, срабатывающий в заданном диапазоне входных напряжений.

2.4. Пассивные и активные компоненты

Пассивные компоненты представлены резисторами, конденсаторами, индуктивностями, трансформаторами. Активные приборы представлены как дискретными компонентами (диоды, биполярные транзисторы, полевые транзисторы с управляющим р-п-переходом, МДП-транзисторы), так и аналоговыми и цифровыми микросхемами.

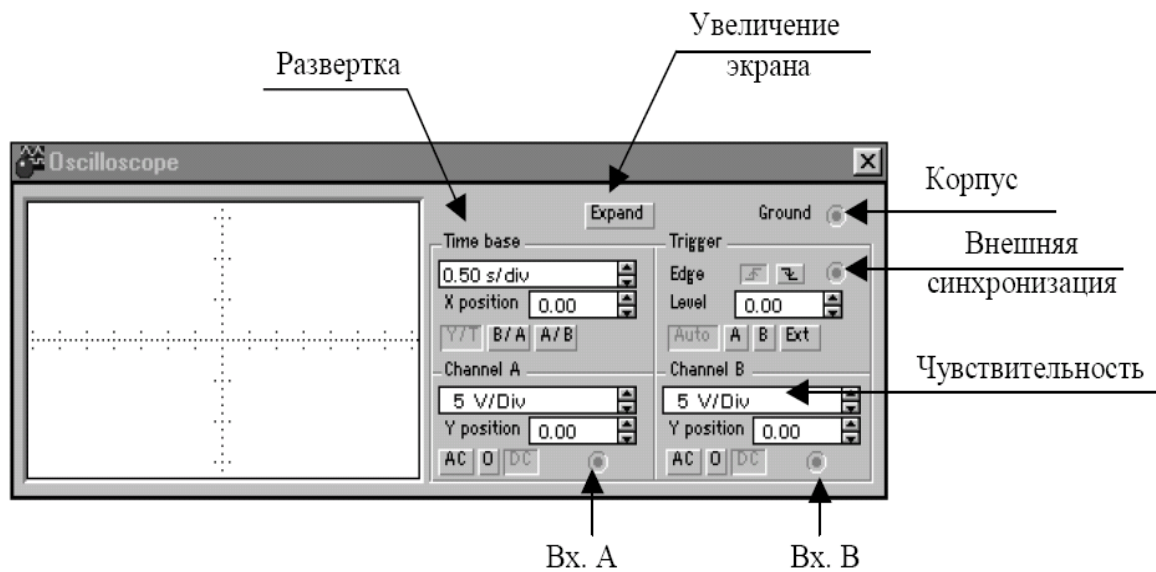
2.5. Контрольно-измерительные приборы



Мультиметр (Multimeter) измеряет действующие или постоянные значения напряжений и токов, сопротивления и ослабления (затухания). Кнопка Setting служит для установки параметров мультиметра.

Двухлучевой осциллограф (Oscilloscope)

Лицевая панель осциллографа приведена на рисунке.

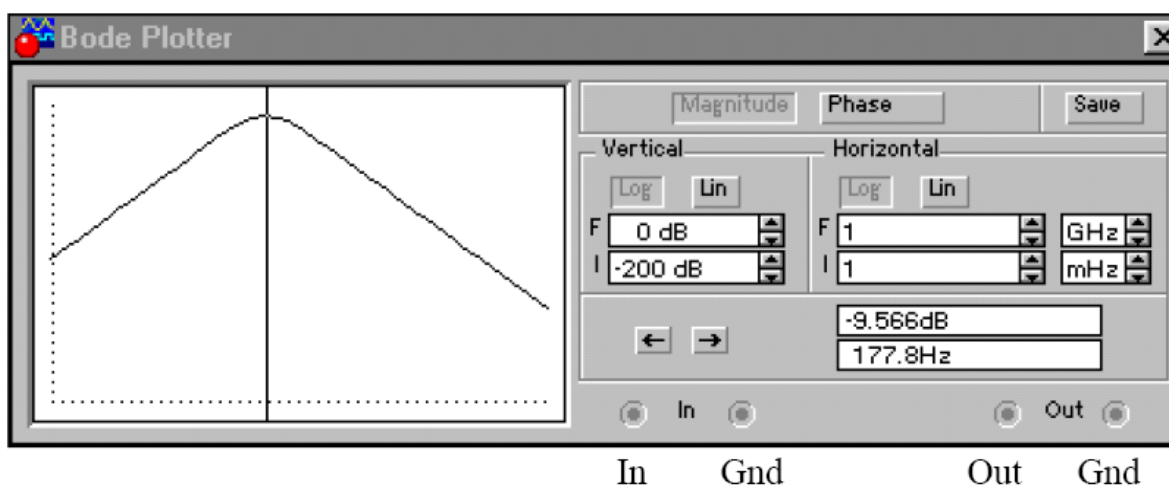


Осциллограф имеет два канала (CHANNEL A и B) с отдельной регулировкой чувствительности от 10 мкВ/дел до 5 кВ/дел и регулировкой смещения по вертикали (YPOS). Режим по входу выбирается кнопками AC (наблюдается только переменный сигнал) и DC (наблюдается переменная и постоянная составляющие сигнала). Обычный режим развертки (по вертикали – напряжение сигнала, по горизонтали – время) выбирается кнопкой Y/T. В режиме B/A по вертикали откладывается напряжение канала B, по горизонтали – канала A. В режиме Y/T длительность развертки (Time Base) может быть задана в пределах от 0,1 нс/дел до 1с/дел. Развертка может иметь ждущий режим (Trigger) с запуском (Edge) по переднему или заднему фронту запускающего сигнала при регулируемом уровне (Level) запуска. Режимы запуска развертки выбираются либо Auto (от канала A или B), от канала A, от канала B или от внешнего источника (Ext). При нажатии на кнопку Expand экран осциллографа увеличивается. Появляются две визирные линии, с помощью которых можно измерять напряжение, временные интервалы и их приращения. Возврат к исходному состоянию осциллографа осуществляется нажатием на кнопку Reduce.

Измеритель амплитудно-частотных и фазочастотных характеристик (Bode Plotter)

Измеритель предназначен для анализа АЧХ (при нажатой кнопке

Magnitude) и ФЧХ (при нажатой кнопке Phase) в логарифмическом или линейном масштабе (кнопки Log и Lin). Настройка измерителя заключается в выборе пределов измерения коэффициента передачи по вертикальной оси и вариации частоты по горизонтальной оси (F- максимальное значение, I- минимальное).



Считывание показаний АЧХ-ФЧХ производится с помощью визирной линии, перемещаемой мышью или кнопками ← и →. Входы измерителя Вх и Вых подключаются ко входу и выходу исследуемого устройства, соответственно.

Генератор слова (Word Generator)

Генератор слова (кодový генератор) предназначен для генерации шестнадцати 8-разрядных двоичных слова.

Логический анализатор (Logic Analyser)

Логический анализатор предназначен для отображения на экране монитора шестнадцати 8-разрядных кодовых последовательностей одновременно в восьми точках схемы.

Логический преобразователь (Logic Converter)

Логический преобразователь имеет восемь входов (А, В, С, D ... Н) и один выход (OУТ), экран для отображения таблицы истинности исследуемой схемы, экран-строку для отображения ее булева выражения. Логический преобразователь имеет следующие варианты использования:

- логический анализ устройств с одним выходом;
- синтез логических устройств по таблице истинности;
- синтез логического устройства по булеву выражению.

3. ПОРЯДОК ПРОВЕДЕНИЯ РАБОТЫ ДЛЯ РАЗРАБОТКИ ПРИНЦИПИАЛЬНОЙ ЭЛЕКТРИЧЕСКОЙ СХЕМЫ

1. Запустите Electronics Workbench.

2. Подготовьте новый файл для работы. Для этого необходимо выполнить следующие операции из меню: File/New и File/Save as. При выполнении операции Save as будет необходимо указать имя файла и каталог, в котором будет храниться схема. Рекомендуется называть схему по фамилии исполнителя.

3. Перенесите необходимые элементы из заданной преподавателем схемы на рабочую область Electronics Workbench. Для этого необходимо выбрать раздел на панели инструментов (Sources, Basic, Diodes, Transistors, Analog Ics, Mixed Ics, Digital Ics, Logic Gates, Digital, Indicators, Controls, Miscellaneous, Instruments), в котором находится нужный вам элемент, затем перенести его на рабочую область.

4. Соедините контакты элементов и расположите элементы в рабочей области для получения необходимой вам схемы. Для соединения двух контактов необходимо щелкнуть по одному из контактов основной кнопкой мыши и, не отпуская клавишу, довести курсор до второго контакта. В случае необходимости можно добавить дополнительные узлы (разветвления). Нажатием на элементе правой кнопкой мыши можно получить быстрый доступ к простейшим операциям над положением элемента, таким как вращение (rotate), разворот (flip), копирование/вырезание (copy/cut), вставка (paste).

5. Проставьте необходимые номиналы и свойства каждому элементу. Для этого нужно дважды щелкнуть мышью на элементе.

6. Когда схема собрана и готова к запуску, нажмите кнопку включения питания на панели инструментов. В случае серьезной ошибки в схеме (замыкание элемента питания накоротко, отсутствие нулевого потенциала в схеме) будет выдано предупреждение.

7. Произведите анализ схемы, используя инструменты индикации. Вывод терминала осуществляется двойным нажатием клавиши мыши на элементе. В случае надобности можно пользоваться кнопкой Pause.

8. При необходимости произведите доступные анализы в разделе меню Analysis.

Для удобства размещения компонентов можно сделать видимой сетку по команде Circuit / Schematic Options / Show Grid. Компоненты электри-

ческой схемы, измерительные приборы, источники сигналов и питания извлекаются из соответствующих меню при нажатии левой кнопки мыши (ЛКМ) и устанавливаются на экране. Соединение элементов производится в автоматическом режиме: курсор подводится к выводу элемента, появляется точка, затем, нажимая и удерживая в нажатом состоянии ЛКМ, перемещением мышки прокладывается прямолинейная цепь до другого вывода элемента, на котором также появляется точка. ЛКМ отпускается. Цепь прорисовывается в ортогональном режиме и состоит из горизонтальных и вертикальных отрезков, которые огибают установленные элементы схемы.

Цепи можно редактировать следующим образом:

- Участки цепи можно переместить. Для этого курсор подводится к участку цепи. Нажимая и удерживая ЛКМ, перемещением мышки изменяем положение цепи. Аналогично перемещаются и узлы схемы.

- Цепи можно окрасить в любой цвет. Для этого цепь выделяется щелчком ЛКМ, и затем в контекстном меню выбирается команда Wire Properties. После чего в диалоговом окне в секции Schematic Options нажимаем кнопку Setwire Color и в следующем окне выбираем из палитры цвет проводника. Рекомендуется окрашивать в разные цвета цепи, подводимые ко входам осциллографа, так как графикам, отображаемым на экране осциллографа, присваивается цвет подсоединенных к его входам цепей.

- Удаление цепи. Удаляемая цепь выделяется и нажимается на клавиатуре клавиша Del или выбирается в контекстном меню команда Delete. После создания схемы сетку можно отключить. Кроме того, можно просмотреть автоматически проставленные номера узлов схемы по команде Circuit / Schematic Options / Show nodes. Номера узлов могут использоваться в последующем для просмотра результатов моделирования в выбранных узлах.

4. МОДЕЛИРОВАНИЕ СХЕМ

1-й способ. Если в схеме установлены измерительные приборы, то она запускается на моделирование включением напряжения питания тумблером, расположенным в правой верхней части экрана. Там же расположена кнопка Stop, с помощью которой можно зафиксировать процесс моделирования в определенном состоянии. На экране осциллографа просматриваются графики сигналов в выбранных узлах. Для лучшего визуального просмотра на осциллографе подбираются необходимые чувствительность по вертикальному каналу и длительность развертки.

2-й способ. При этом способе измерительные приборы (осциллограф и др.) на схеме не устанавливаются. Желательно сделать видимыми номера узлов. Затем назначается вид анализа из меню Analysis. Например, анализ АЧХ выполняется по команде Analysis/ AC Frequency, анализ переходных процессов – по команде Analysis/ Transient, анализ по постоянному току – по команде Analysis/ DC Operating Point и др. Далее в диалоговом окне устанавливаются параметры анализа и узлы, в которых просматриваются результаты моделирования (в поле Nodes for Analysis). Процесс моделирования запускается нажатием на кнопку Simulate. Графики моделирования представляются в окне Analysis Graphs. Окно можно распахнуть на весь экран. Параметры сигналов просматриваются с помощью двух визирных линий, появляющихся после щелчка ЛКМ на значке Toggle Cursors. (Эту команду можно выполнить и из контекстного меню). Визирные линии перемещаются мышкой и устанавливаются в необходимом месте. Параметры сигналов отражаются в динамическом окне.

В качестве примера приведено моделирование транзисторного автогенератора. Для начала разработки необходимо загрузить файл-схему в среду Electronics Workbench, если этот файл уже создан и находится на одном из накопителей компьютера. Это делается посредством выполнения команды меню File/Open либо нажатием на соответствующей «горячей кнопке» на панели инструментов и дальнейшим выбором накопителя, каталога, и имени файла. Если же файл еще не создан необходимо создать его посредством выполнения команды File/New и команды File/Save as. При выполнении первой команды будет создан новый файл-схема и в случае если какая либо схема уже загружена в Electronics Workbench, пользователю будет предложено сохранить предыдущую схему. Вторая команда предназначена для записи файла на накопитель и установки каталога и имени, под которым будет храниться данная схема.

Далее нужно нанести на рабочую область Electronics Workbench модели деталей необходимые для моделирования данной схемы. Это делается посредством нажатия левой кнопкой мыши на нужном наборе деталей, после чего будет выведено дополнительное окно, включающее в себя детали набора, выбором соответствующей детали, при этом на кнопке с рисунком элемента нажимается левая кнопка мыши и элемент переносится на рабочую область (кнопку мыши необходимо держать нажатой до выбора места расположения элемента).

Для моделирования транзисторного автогенератора необходимо со-

брать схему, представленную на рис. П10. Для этого нужно нанести все компоненты схемы на рабочую область Electronics Workbench и соединить все контакты проводниками. Модель транзистора находится в наборе деталей Transistors, а источник питания в наборе Sources. После соединения моделей деталей в схему необходимо настроить параметры каждого компонента путем двойного нажатия на нем левой клавишей мыши и заполнением окон параметров. После настройки параметров можно попытаться включить источник питания путем нажатия клавиши переключения питания и проверить наблюдением за панелью осциллографа, выходит ли генератор в режим генерации. Если же на выходе не появляется сигнал переменного напряжения, то нужно повторить расчет параметров схемы и изменить их соответствующим образом.

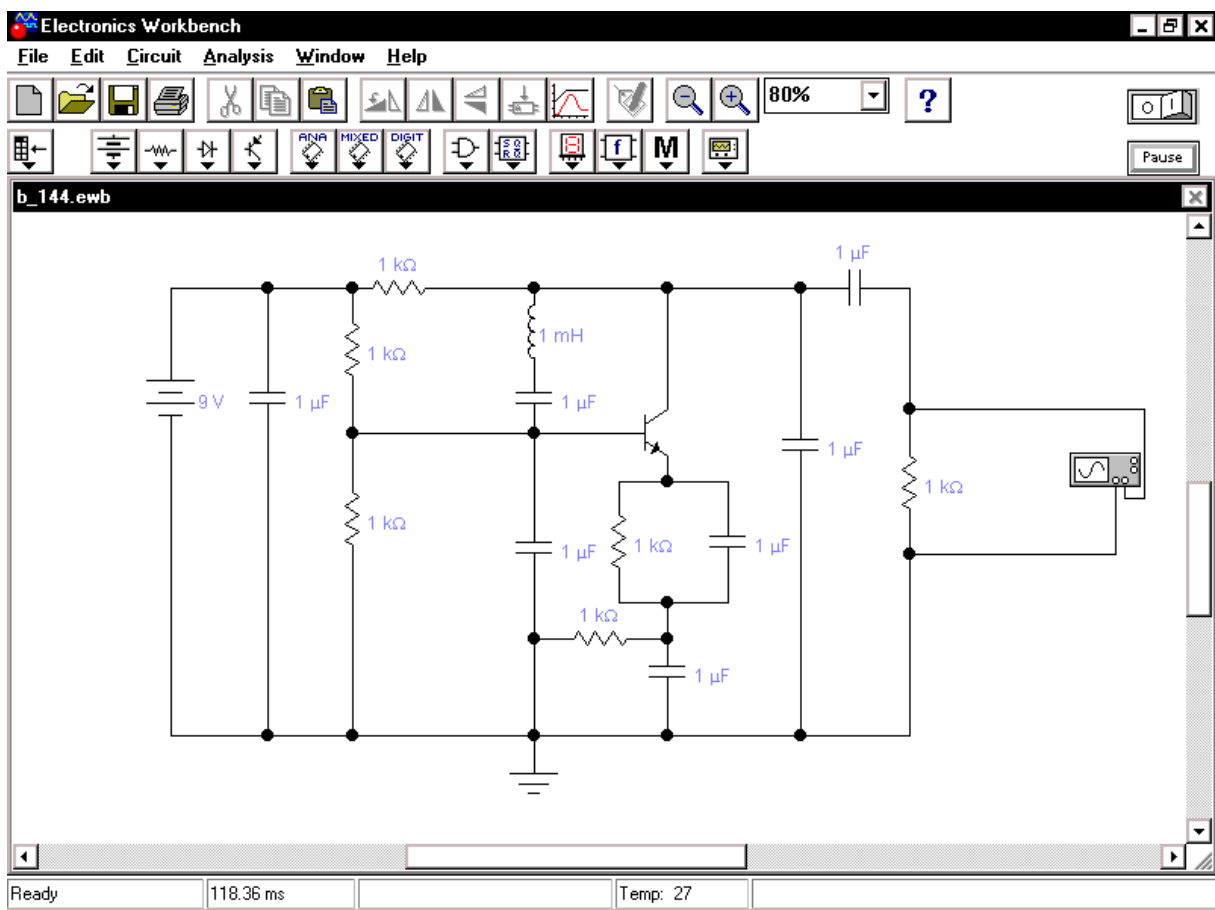


Рис. П10. Модель транзисторного автогенератора

За сигналом на выходе генератора удобно наблюдать, используя расширенное окно терминала осциллографа. На рис. П11 показан момент начала генерации сигнала и момент установки стабильного режима тран-

зисторного автогенератора. Для более детального изучения можно пользоваться полосами прокрутки и изменениями параметров терминала.

Для получения более точной модели можно заменить компоненты реальными моделями существующих, т.е. например, заменить идеальный транзистор моделью реально существующего транзистора. Electronics Workbench включает в себя достаточно большое количество реальных моделей деталей широко известных производителей.

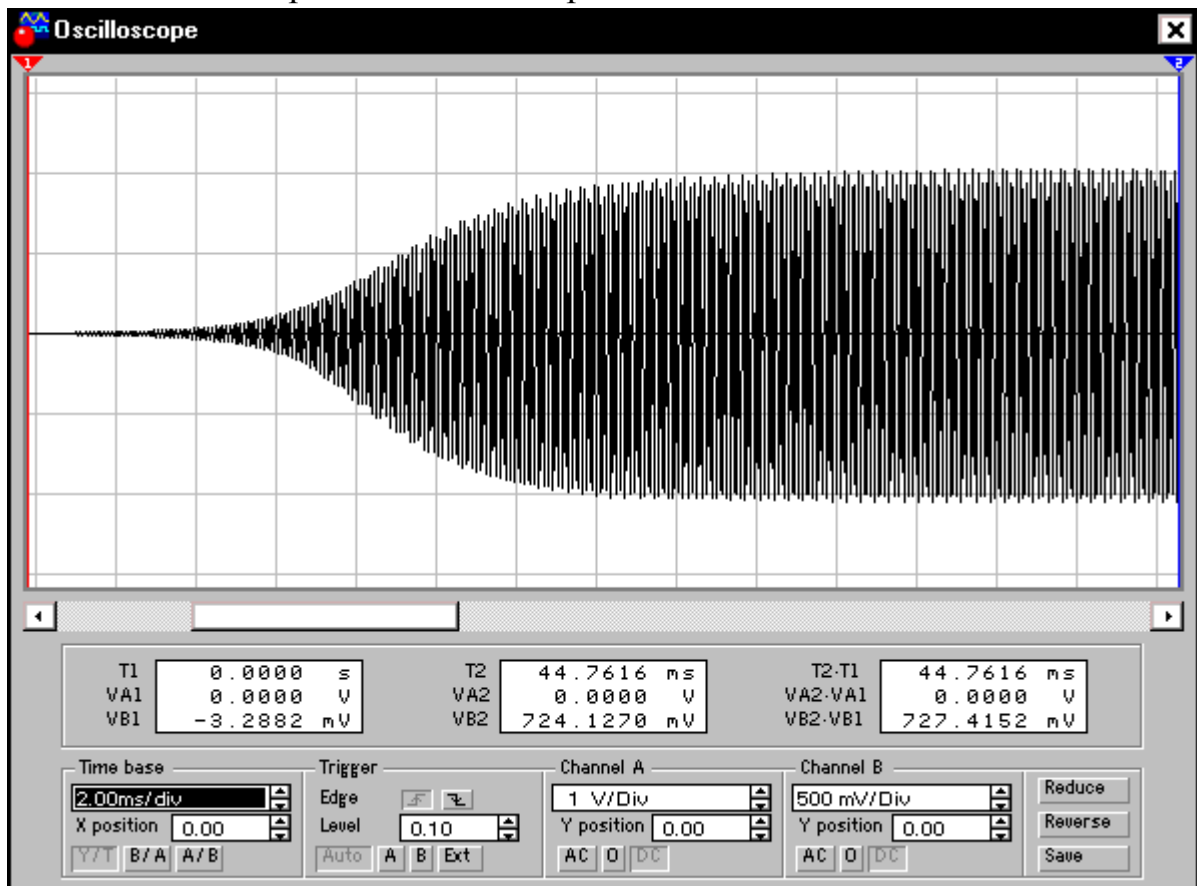


Рис. III.1. Сигнал на выходе транзисторного автогенератора

После завершения работы с программным комплексом нужно закрыть программу, предварительно сохранив схему, если это необходимо.

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. Электронная техника: в 2 ч. Ч. 2: Схемотехника электронных схем [Электронный ресурс]: учебник / Фролов В.А. - М.: УМЦ ЖДТ, 2013.
2. Электротехника и электроника: курсовые работы с методическими указаниями и примерами / А.Л. Марченко, Ю.Ф. Опачий - М.: НИЦ ИНФРА-М, 2015. - 126 с. - (Высшее образование: Бакалавриат (МАТИ)). - ISBN 978-5-16-103340-1 (online)
3. Основы схемотехники аналого-цифровых устройств [Электронный ресурс]: учебное пособие по курсу "Схемотехника ЭВМ" / Аверченков О.Е. - М.: ДМК Пресс, 2012.
4. Анализ результатов схемотехнического моделирования в пакетах Multisim 10 и MATLAB [Электронный ресурс]: Метод. указания / А. М. Бонч-Бруевич. - М.: Издательство МГТУ им. Н. Э. Баумана, 2013.
5. Электроника и микросхемотехника [Электронный ресурс] : учеб. пособие / С.Н. Чижма. - М.: УМЦ ЖДТ, 2012.
6. Мишулин Ю.Е., Немонтов В.А. Цифровая схемотехника: учеб. пособие. / Владим. гос. ун-т, Владимир, 2006. – 142 с. ISBN 5-89368-649-7.
7. Аналоговая и цифровая электроника (Полный курс): Учебник для вузов / Ю.Ф. Опачий, О.П. Глудкин, А.И. Гуров; Под ред. О.П. Глудкина. – М.: Горячая линия – Телеком, 2002. – 768 с., ил. ISBN 5-93517-002-7.