

Министерство науки и высшего образования Российской Федерации
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Владимирский государственный университет
имени Александра Григорьевича и Николая Григорьевича Столетовых»
(ВлГУ)



УТВЕРЖДАЮ
Проректор
по образовательной деятельности

А.А. Панфилов

« 29 » 06 2019 г.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ
ВЫЧИСЛИТЕЛЬНАЯ ТЕХНИКА
(наименование дисциплины)

Направление подготовки: 11.03.02 - Инфокоммуникационные технологии и системы связи

Профиль/программа подготовки: Связь, информационные и коммуникационные технологии

Уровень высшего образования: бакалавриат

Форма обучения: очная подготовка

Семестр	Трудоемкость зач. ед./ час.	Лекции, час.	Практич. занятия, час.	Лаборат. работы, час.	СРС, час.	Форма промежу- точного кон- троля (экз./зачет)
4	4/144	18	-	36	90	Зачет с оценкой
Итого	4/144	18	-	36	90	Зачет с оценкой

Владимир 2019

ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

Целями освоения дисциплины "Вычислительная техника" являются: усвоение студентами особенностей функционирования вычислительных средств, современных методов проектирования и оптимизации арифметически-логических блоков ЭВМ,

Задачи: Формирование у студентов практических навыков проектирования и моделирования цифровых логических устройств.

2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОПОП ВО

Дисциплина «Вычислительная техника» относится к дисциплинам обязательной части (Б.1.О.22).

Пререквизиты дисциплины: «Высшая математика», "Физика", «Информационные технологии в инфокоммуникационных системах», «Компьютерные сети».

3. ПЛАНИРУЕМЫЕ РЕЗУЛЬТАТЫ ОБУЧЕНИЯ ПО ДИСЦИПЛИНЕ

Планируемые результаты обучения по дисциплине, соотнесенные с планируемыми результатами освоения ОПОП

Код формируемых компетенций	Уровень освоения компетенции	Планируемые результаты обучения по дисциплине, характеризующие этапы освоения компетенций (показатели освоения компетенции)
1	2	3
УК-1 Способен осуществлять поиск, критический анализ и синтез информации, применять системный подход для решения поставленных задач.	Частичное освоение	Знать: логические основы цифровой техники, методы минимизации логических функций, варианты схемной реализации логических элементов. Уметь: представлять логические функции в табличной и аналитической форме, получать минимальное выражение для логической функции в заданном базисе Владеть: навыками чтения и изображения схем, навыками работы с контрольно-измерительной аппаратурой, навыками проектирования схем.
ОПК-2 Способен самостоятельно проводить экспериментальные исследования и использовать основные приемы обработки и представления полученных данных	Частичное освоение	Знать: серии ИМС, схемы и функционирование цифровых устройств (ЦУ) комбинационного типа, методы синтеза ЦА, схемы и функционирование ЦУ последовательного типа, Уметь: анализировать функционирование типовых цифровых схем, выполнять синтез цифрового автомата заданного типа. Владеть: навыками разработки алгоритмов и программ решения задач управления на основе микроконтроллера, отладки программ, разработанных на языке Ассемблера, средствами отладчика.
ОПК-3 Способен применять методы поиска, хранения, обработки и представления в требуемом формате информации из различных источников и баз данных, соблюдая при этом основные требования информационной безопасности.	Частичное освоение	Знать: классификацию ЭВМ, структурную организацию, организацию памяти в МПС, микроконтроллеры, программирование типовых задач на языке Ассемблера Уметь: составлять алгоритмы функционирования МПС для конкретных задач, выполнять оценку проектных решений на основе выбранных критериев Владеть: навыками практической работы с современными универсальными пакетами прикладных компьютерных программ.

4. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

Общая трудоемкость дисциплины составляет 4 зачетных единицы, 144 часа.

Таблица 2.

№ п/п	Раздел (тема) дисциплины	Семестр	Неделя семестра	Виды учебной работы, включая самостоятельную работу студентов и трудоемкость (в часах)					Объем учебной работы, с применением интерактивных методов (в часах / %)	Формы текущего контроля успеваемости (по неделям семестра), форма промежуточной аттестации (по семестрам)
				Лекции	Практические занятия	Лабораторные работы	СРС	КП / КР		
1.	Введение. Логические основы цифровой техники. Системы счисления.	4	1	2		4	10		2/33	
2.	Логические функции. Принципы аппаратурной реализации таблицы истинности.	4	2	2		4	10		4/66	
3.	Запоминающие устройства. Построение шинных формирователей. Масочные ПЗУ, ППЗУ, РПЗУ, ЭСПЗУ, FLASH-память.	4	3-4	2		4	10		2/33	Рейтинг-контроль №1
4.	Триггеры. Регистры. Статические ОЗУ. Динамические оперативные запоминающие устройства.	4	5-8	2		4	10		4/66	
5.	Принцип работы микропроцессора. Виды двоичных кодов. Целочисленные двоичные коды. Запись десятичных чисел. Представление чисел в двоичном коде с плавающей запятой. Запись текстов двоичным кодом.	4	9-10	2		4	10		2/33	
6.	Построение арифметикологических устройств. Понятие команд микропроцессора. Типовые структуры операционного блока микропроцессора. Понятие микропрограммирования. Системная шина микропроцессора.	4	11-12	2		4	10		4/66	Рейтинг-контроль №2
7.	Назначение микропроцессорных систем. Разновидности микропроцессорных	4	13-14	2		4	10		2/33	

	устройств. Универсальные процессоры. Микроконтроллеры. Сигнальные процессоры. Архитектура фон Неймана и гарвардская архитектура. Понятие внутренней и внешней тактовой частоты. Кэш память.									
8.	Принципы работы микропроцессорной системы. Подключение ОЗУ и ПЗУ к системной шине микропроцессора. Дешифратор адреса. Понятие адресного пространства и распределения памяти мик- ро- процессорного устройства.	4	15-16	2		4	10		4/66	
9.	Подключение внешних устройств к микропроцессору. Принципы построения параллельного порта. Принципы построения последовательных портов. Принципы построения таймеров	4	17-18	2		4	10		3/50	Рейтинг-контроль №3.
Итого 4 семестра			18	18		36	90		27/50	Зачет с оценкой
Всего			18	18		36	90		27/50	Зачет с оценкой

**Содержание лекционных занятий по дисциплине:
(4 семестр)**

Раздел 1. Введение.

Тема 1. Логические основы цифровой техники.

Тема 2. Системы счисления.

Раздел 2. Логические функции.

Тема 1. Принципы аппаратурной реализации.

Тема 2. Таблицы истинности.

Раздел 3. Запоминающие устройства.

Тема 1. Построение шинных формирователей.

Тема 2. Масочные ПЗУ, ППЗУ, РПЗУ, ЭСПЗУ, FLASH-память.

Раздел 4. Триггеры.

Тема 1. Триггеры. Регистры. Статические ОЗУ.

Тема 2. Динамические оперативные запоминающие устройства.

Раздел 5. Построение арифметико-логических устройств.

Тема 1. Виды двоичных кодов. Целочисленные двоичные коды. Запись десятичных чисел.

Тема 2. Представление чисел в двоичном коде с плавающей запятой . Запись текстов двоичным кодом.

Раздел 6. Принцип работы микропроцессора..

Тема 1. Понятие команд микропроцессора. Типовые структуры операционного блока микропроцессора.

Тема 2. Понятие микропрограммирования. Системная шина микропроцессора.

Раздел 7. Назначение микропроцессорных систем.

Тема 1. Разновидности микропроцессорных устройств. Универсальные процессоры.
Тема 2. Микроконтроллеры. Сигнальные процессоры. Архитектура фон Неймана и гарвардская архитектура. Понятие внутренней и внешней тактовой частоты. Кэш память.
Раздел 8. Принципы работы микропроцессорной системы.
Тема 1. Подключение ОЗУ и ПЗУ к системной шине микропроцессора. Дешифратор адреса.
Тема 2. Понятие адресного пространства и распределения памяти микропроцессорного устройства.
Раздел 9. Подключение внешних устройств к микропроцессору.
Тема 1. Принципы построения параллельного порта.
Тема 2. Принципы построения последовательных портов.

**Содержание лабораторных занятий по дисциплине:
(4 семестр)**

Раздел 1. Логические основы цифровой техники.
Тема 1. Системы счисления.
Раздел 2. Логические функции.
Тема 1. Таблицы истинности.
Раздел 3. Запоминающие устройства.
Тема 1. Построение шинных формирователей.
Раздел 4. Триггеры.
Тема 1. Триггеры. Регистры. Статические ОЗУ.
Раздел 5. Построение арифметико-логических устройств.
Тема 1. Представление чисел в двоичном коде с плавающей запятой. Запись текстов двоичным кодом.
Раздел 6. Принцип работы микропроцессора..
Тема 1. Понятие микропрограммирования. Системная шина микропроцессора.
Раздел 7. Назначение микропроцессорных систем.
Тема 1. Микроконтроллеры.
Раздел 8. Принципы работы микропроцессорной системы.
Тема 1. Подключение ОЗУ и ПЗУ к системной шине микропроцессора.
Раздел 9. Подключение внешних устройств к микропроцессору.
Тема 1. Принципы построения последовательных портов.

5. ОБРАЗОВАТЕЛЬНЫЕ ТЕХНОЛОГИИ

В преподавании дисциплины «Вычислительная техника» используются разнообразные образовательные технологии, как традиционные, так и с применением активных и интерактивных методов обучения. Активные и интерактивные методы обучения.

4-й семестр:

- Групповая дискуссия (Раздел №1, темы №1,2; Раздел №3, темы №1,2; Раздел №4, темы №1,2; Раздел №7, темы №1,2)
- Тренинг (Раздел №2, темы №1,2; Раздел №5, темы №1,2; Раздел №6, темы №1,2, Раздел №9, темы №1,2)
- Разбор конкретных ситуаций (Раздел №7, темы №1,2; Раздел №8, темы №1,2)

6. ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ ТЕКУЩЕГО КОНТРОЛЯ УСПЕВАЕМОСТИ, ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ПО ИТОГАМ ОСВОЕНИЯ ДИСЦИПЛИНЫ И УЧЕБНО-МЕТОДИЧЕСКОЕ ОБЕСПЕЧЕНИЕ САМОСТОЯТЕЛЬНОЙ РАБОТЫ СТУДЕНТОВ

6.1. Текущий контроль.

6.1.1. Вопросы рейтинг – контроля №1

1. Системы счисления.
2. Логические функции.
3. Принципы аппаратурной реализации таблицы истинности.
4. Сумматоры по модулю два.
5. Построение многоразрядных арифметических сумматоров.
6. Построение декодеров.
7. Построение мультиплексоров.
8. Построение шинных формирователей.
9. Масочные ПЗУ, ППЗУ, РПЗУ, ЭСПЗУ, FLASH-память.

6.1.2. Вопросы рейтинг – контроля №2

10. Триггеры.
11. Регистры.
12. Статические ОЗУ.
13. Динамические оперативные запоминающие устройства.
14. Целочисленные двоичные коды.
15. Запись десятичных чисел.
16. Представление чисел в двоичном коде с плавающей запятой.
17. Запись текстов двоичным кодом.
18. Построение арифметико-логических устройств.
19. Понятие команд микропроцессора.
20. Типовые структуры операционного блока микропроцессора.

6.1.3. Вопросы рейтинг – контроля №3

21. Понятие микропрограммирования.
22. Виды двоичных кодов.
23. Системная шина микропроцессора.
24. Назначение микропроцессорных систем.
25. Разновидности микропроцессорных устройств.
26. Универсальные процессоры.
27. Микроконтроллеры.
28. Сигнальные процессоры.
29. Архитектура фон Неймана и гарвардская архитектура.
30. Понятие внутренней и внешней тактовой частоты.
31. Кэш память.

6.2. Вопросы к зачету с оценкой

Таблица 3.

1	Логические основы цифровой техники.
2	Построение арифметико-логических устройств.
1	Системы счисления.
2	Понятие команд микропроцессора.

1	Логические функции.
2	Типовые структуры операционного блока микропроцессора.
1	Принципы аппаратурной реализации таблицы истинности.
2	Понятие микропрограммирования.
1	Запоминающие устройства.
2	Системная шина микропроцессора.
1	Построение шинных формирователей.
2	Назначение микропроцессорных систем.
1	Масочные ПЗУ, ППЗУ, РПЗУ, ЭСПЗУ, FLASH-память.
2	Разновидности микропроцессорных устройств.
1	Триггеры.
2	Универсальные процессоры.
1	Регистры.
2	Микроконтроллеры.
1	Статические ОЗУ.
2	Сигнальные процессоры.
1	Динамическое ОЗУ.
2	Архитектура фон Неймана и гарвардская архитектура.
1	Принцип работы микропроцессора.
2	Понятие внутренней и внешней тактовой частоты.
1	Виды двоичных кодов.
2	Кэш память.
1	Целочисленные двоичные коды.
2	Подключение ОЗУ и ПЗУ к системной шине микропроцессора.
1	Запись десятичных чисел. Представление чисел в двоичном коде с плавающей запятой . Запись текстов двоичным кодом.
2	Дешифратор адреса. Понятие адресного пространства и распределения памяти микропроцессорного устройства.
1	Представление чисел в двоичном коде с плавающей запятой .
2	Подключение внешних устройств к микропроцессору. Принципы построения параллельного порта. Принципы построения последовательных портов.
1	Запись текстов двоичным кодом.
2	Принципы построения таймеров

6.3. Тесты контроля СРС

1. С помощью сдвигового регистра из 8-ми разрядов можно построить ГПСЧ с периодом
 - а) 255 тактов
 - б) 256 тактов
 - в) 257 тактов
 - г) 254 тактов
2. С помощью двух сдвиговых регистров из 8-ми разрядов можно построить коды Голда с базисом
 - а) 255
 - б) 256
 - в) 257
 - г) 254
3. Сколько разрядов у сдвигового регистра должно быть, чтобы преобразовать последовательный код в параллельный в виде байтов?
 - а) 4
 - б) 8
 - в) 16
 - г) 2
4. На входах RS тригера: $R=1$, $S=0$. Выходной сигнал тригера равен:
 - а) 1
 - б) 0
 - в) не определено
 - г) режим памяти
5. На входах RS тригера: $R=1$, $S=1$. Выходной сигнал тригера равен:
 - а) 1
 - б) 0
 - в) не определено
 - г) режим памяти
6. Мультиплексор с тремя адресными входами имеет
 - а) 16 входов
 - б) 4 входа
 - в) 2 входа
 - г) 8 входов
7. Мультиплексор с 16-ю входами имеет
 - а) 3 адресных входа
 - б) 4 адресных входа
 - в) 2 адресных входа
 - г) 5 адресных входов
8. Сколько требуется простейших двухвходовых мультиплексоров для построения мультиплексора на 8 входов?
 - а) 6
 - б) 5
 - в) 7
 - г) 8
9. По какому принципу функционирует ОЗУ типа FIFO
 - а) последний вошел-первый вышел

- б) первый вошел-первый вышел
 - в) зависит от адресации
 - г) зависит от размера FIFO
- 10.** По какому принципу функционирует ОЗУ типа FIFO
- а) последний вошел-первый вышел
 - б) первый вошел-первый вышел
 - в) зависит от адресации
 - г) зависит от размера FIFO
- 11.** Ассемблер это язык
- а) высокого уровня
 - б) низкого уровня
 - в) среднего уровня
 - г) искусственного интеллекта
- 12.** 16-ти разрядная шина данных позволяет осуществлять адресацию памяти в объеме
- а) 128Кб
 - б) 64Кб
 - в) 32Кб
 - г) 16Кб

Фонд оценочных средств для проведения аттестации уровня сформированности компетенций обучающихся по дисциплине оформляется отдельным документом.

7. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

7.1. Книгообеспеченность

Наименование литературы, автор, название, вид издания, издательство	Год издания	Книгообеспеченность	
		Количество экземпляров в библиотеке ВлГУ в соответствии с ФГОС ВО	Наличие в электронной библиотеке ВлГУ
Основная литература			
1. Вычислительная техника, сети и телекоммуникации Учебное пособие для вузов / Гребешков А.Ю. - М. : Горячая линия - Телеком, 2015.	2015	22	+
2. Техническое обслуживание средств вычислительной техники [Электронный ресурс] / Логинов М.Д., Логинова Т.А. - М. : БИНОМ, 2013.	2013		http://www.studentlibrary.ru/book/ISBN9785996322954.html
3. Эксплуатационное обслуживание информационных систем [Электронный ресурс] : учебник / Дружинин Г.В., Сергеева И.В. - М. : УМЦ ЖДТ, 2013. -	2013		Режим доступа: http://www.studentlibrary.ru/book/ISBN9785999400352.html
Дополнительная литература			
1. Схемотехника: аппаратура и программы [Электронный ресурс] / Аверченков О.Е. - М. : ДМК Пресс, 2014.	2014		Свободный доступ URL: http://www.studentlibrary.ru/book/ISBN9785940744023.html
2. Основы компьютерной графики [Электронный ресурс] : учебное пособие / Г.Х. Гумерова. - Казань : Издательство КНИТУ, 2013. -	2013		Свободный доступ URL: http://www.studentlibrary.ru/book/ISBN9785788214597.html

Периодические издания:

Отечественные журналы:

- Радиотехника;
- Радиотехника и электроника;
- Приборы и техника эксперимента;
- Цифровая обработка сигналов.

Реферативные журналы:

- Радиотехника;
- Электроника.

Зарубежные журналы:

- IEEE Transactions on Communications;
- IEEE Transactions on Signal Processing;
- IEEE Transactions on Instrumentation and Measurement.

в) интернет-ресурсы:


1. Журнал "Проектирование и технология электронных средств" - <http://ptes.vlsu.ru>
2. Журнал "Радиотехника" - <http://radiotec.ru/catalog.php?cat=jr11>
3. <http://mexalib.com/view/15117>
4. <http://www.studentlibrary.ru>

8. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

Материально-техническое обеспечение дисциплины включает:

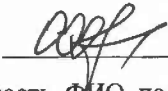
- кафедральные мультимедийные средства (ауд. 301-3 и 335-3);
- наборы слайдов по всем лекциям (от 15 до 25 слайдов по каждой лекции);
- оснащенная компьютерами для проведения лабораторных работ лаборатория (ауд. 410 -3, ауд. 228-3)

Рабочая программа дисциплины составлена в соответствии с требованиями ФГОС ВО по направлению 11.03.02 - Инфокоммуникационные технологии и системы связи.

Рабочую программу составил к.т.н. доцент  Самойлов С.А.
(ФИО, подпись)

Рецензент:

Генеральный директор ОАО ВКБ «Радиосвязи»

к.т.н.  Богданов А.Е.
(место работы, должность, ФИО, подпись)

Программа рассмотрена и одобрена на заседании кафедры радиотехники и радиосистем

Протокол № 18 от 26.06.19 года

Заведующий кафедрой  Никитин О.Р.
(ФИО, подпись)

Рабочая программа рассмотрена и одобрена на заседании учебно-методической комиссии направления 11.03.01 - Радиотехника

Протокол № 7 от 27.06.19 года

Председатель комиссии  Никитин О.Р.
(ФИО, подпись)

ЛИСТ ПЕРЕУТВЕРЖДЕНИЯ РАБОЧЕЙ ПРОГРАММЫ ДИСЦИПЛИНЫ

Рабочая программа одобрена на 20/21 учебный год

Протокол заседания кафедры № 1 от 21.03.19 года

Заведующий кафедрой  Никитин О.Р.

Рабочая программа одобрена на _____ учебный год

Протокол заседания кафедры № _____ от _____ года

Заведующий кафедрой _____ Никитин О.Р.

Рабочая программа одобрена на _____ учебный год

Протокол заседания кафедры № _____ от _____ год

Заведующий кафедрой _____ Никитин О.Р.