

0015

Министерство образования и науки Российской Федерации
Федеральное государственное бюджетное образовательное учреждение
высшего профессионального образования
«Владимирский государственный университет
имени Александра Григорьевича и Николая Григорьевича Столетовых»
(ВлГУ)

УТВЕРЖДАЮ

Проректор
по учебно-методической работе

А.А. Нанфилов



« 07 » 04 2015 г.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ
ВЫЧИСЛИТЕЛЬНАЯ ТЕХНИКА И ИНФОРМАЦИОННЫЕ ТЕХНОЛОГИИ
(наименование дисциплины)

Направление подготовки: 11.03.02 - Инфокоммуникационные технологии и системы связи

Профиль/программа подготовки

Уровень высшего образования: бакалавриат

Форма обучения: очная подготовка

Семестр	Трудоемкость зач. ед./ час.	Лекции, час.	Практич. занятия, час.	Лаборат. работы, час.	СРС, час.	Форма промежу- точного контро- ля (экз./зачет)
5	3/108	18	-	18	72	Зачет
5	2/72	-	-	-	72	переаттестация
Итого	5/180	18	-	18	144	Зачет

Владимир 2015

1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

Целями освоения дисциплины "Вычислительная техника и информационные технологии" являются:

1. Усвоение студентами особенностей функционирования вычислительных средств, современных методов проектирования и оптимизации арифметически-логических блоков ЭВМ,
2. Ознакомление с основными принципами организации вычислительного процесса и внутреннего устройства вычислительного процессора;
3. Формирование у студентов практических навыков проектирования и моделирования цифровых логических устройств.
4. Подготовка в области инфокоммуникационных систем для разных сфер профессиональной деятельности специалистов:
 - проектной;
 - производственно-технологической;
 - экспериментально-исследовательской;
 - организационно-управленческой;
 - сервисно-эксплуатационной.

2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОПОП ВО

Дисциплина «Вычислительная техника и информационные технологии» относится к обязательным дисциплинам вариативной части (Б.1.В.ОД.10).

Взаимосвязь с другими дисциплинами

Дисциплина «Вычислительная техника и информационные технологии» непосредственно связана с дисциплинами «Высшая математика», "Физика", «Информационные технологии в инфокоммуникационных системах», «Компьютерные сети» и опирается на освоенные при изучении данных дисциплин знания и умения.

3. КОМПЕТЕНЦИИ ОБУЧАЮЩЕГОСЯ, ФОРМИРУЕМЫЕ В РЕЗУЛЬТАТЕ ОСВОЕНИЯ ДИСЦИПЛИНЫ (МОДУЛЯ)

В результате освоения дисциплины «Вычислительная техника и информационные технологии» обучающийся должен обладать следующими **профессиональными компетенциями (ОК и ПК)**:

- способностью иметь навыки самостоятельной работы на компьютере и в компьютерных сетях, осуществлять компьютерное моделирование устройств, систем и процессов с использованием универсальных пакетов прикладных компьютерных программ (ОПК-4);
- способностью применять современные теоретические и экспериментальные методы исследования с целью создания новых перспективных средств электросвязи и информатики (ПК-17).

В результате освоения дисциплины обучающийся должен демонстрировать следующие результаты образования:

1) **Знать:** логические основы цифровой техники, методы минимизации логических функций, варианты схемной реализации логических элементов, серии ИМС, схемы и функционирование цифровых устройств (ЦУ) комбинационного типа, методы синтеза ЦА, схемы и функционирование ЦУ последовательного типа, классификация ЭВМ, структурную организацию, организацию памяти в МПС, микроконтроллеры, программирование типовых задач на языке Ассемблера (ОПК-4);

2) **Уметь:** представлять логические функции в табличной и аналитической форме, получать минимальное выражение для логической функции в заданном базисе, анализировать функционирование типовых, выполнять синтез цифрового автомата заданного типа, составлять алгоритмы функционирования МПС для конкретных задач, выполнять оценку проектных решений на основе выбранных критериев (ОПК-4);

3) **Владеть:** навыками чтения и изображения схем, навыками работы с контрольно-измерительной аппаратурой, навыками проектирования схем, навыками разработки алгоритмов и программ решения задач управления на основе микроконтроллера, отладки программ, разработанных на языке Ассемблера, средствами отладчика, навыками практической работы с современными универсальными пакетами прикладных компьютерных программ (ПК-17).

4. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)

Общая трудоемкость дисциплины составляет 5 зачетных единиц, 180 часов.

Таблица 2.

№ п/п	Раздел (тема) дисциплины	Семестр	Неделя семестра	Виды учебной работы, включая самостоятельную работу студентов и трудоемкость (в часах)					Объем учебной работы, с применением интерактивных методов (в часах / %)	Формы текущего контроля успеваемости (по неделям семестра), форма промежуточной аттестации (по семестрам)
				Лекции	Практические занятия	Лабораторные работы	Контрольные работы	СРС		
1.	Введение. Логические основы цифровой техники. Системы счисления.	5						36		переаттестация
2.	Логические функции. Принципы аппаратурной реализации таблицы истинности.	5						36		переаттестация
3.	Запоминающие устройства. Построение шинных формирователей. Масочные ПЗУ, ППЗУ, РПЗУ, ЭСПЗУ, FLASH-память.	5	1-4	4		4		12	2/25	Рейтинг-контроль №1
4.	Триггеры. Регистры. Статические ОЗУ. Динамические оперативные запоминающие устройства.	5	5-8	4		4		10	4/50	
5.	Принцип работы микро-	5	9-	2		2		10	1/25	

	процессора. Виды двоичных кодов. Целочисленные двоичные коды. Запись десятичных чисел. Представление чисел в двоичном коде с плавающей запятой. Запись текстов двоичным кодом.		10								
6.	Построение арифметикологических устройств. Понятие команд микропроцессора. Типовые структуры операционного блока микропроцессора. Понятие микропрограммирования. Системная шина микропроцессора.	5	11-12	2		2	к/р	10		2/50	Рейтинг-контроль №2
7.	Назначение микропроцессорных систем. Разновидности микропроцессорных устройств. Универсальные процессоры. Микроконтроллеры. Сигнальные процессоры. Архитектура фон Неймана и гарвардская архитектура. Понятие внутренней и внешней тактовой частоты. Кэш память.	5	13-14	2		2		10		2/50	
8.	Принципы работы микропроцессорной системы. Подключение ОЗУ и ПЗУ к системной шине микропроцессора. Дешифратор адреса. Понятие адресного пространства и распределения памяти микропроцессорного устройства.	5	15-16	2		2		10		2/50	
9.	Подключение внешних устройств к микропроцессору. Принципы построения параллельного порта. Принципы построения последовательных портов. Принципы построения таймеров	5	17-18	2		2		10		2/50	Рейтинг-контроль №3, Зачет.
Итог 5 семестра			18	18		18		144		15/42	Зачет, переподготовка
Всего			18	18		18		144		15/42	Зачет, переподготовка

5. ОБРАЗОВАТЕЛЬНЫЕ ТЕХНОЛОГИИ

5.1. Активные и интерактивные формы обучения

С целью формирования и развития профессиональных навыков студентов в учебном процессе используются активные и интерактивные формы проведения занятий в сочетании с внеаудиторной работой: (лабораторные занятия, контрольные аудиторские работы, индивидуальные домашние работы). Объем занятий, проводимых в интерактивных формах, составляет 15 часов, контрольные работы 2 часа (на лекционных занятиях).

5.2. Самостоятельная работа студентов

Самостоятельная (внеаудиторная) работа студентов включает закрепление теоретического материала при подготовке к выполнению и защите лабораторных заданий, а также при выполнении курсовой работы и индивидуальной домашней работы. Основа самостоятельной работы - изучение литературы по рекомендованным источникам и конспекту лекций, анализ теоретических положений применительно к заданию на лабораторные работы.

5.3. Мультимедийные технологии обучения

Все лекционные занятия проводятся в виде презентаций в мультимедийной аудитории с использованием компьютерного проектора и представлением от 15 до 20 слайдов по каждой лекции. Студентам предоставляется компьютерный курс лекций.

5.4. Лекции приглашенных специалистов

В рамках учебного курса предусмотрены встречи с представителями российских и зарубежных компаний, выступления и лекции специалистов, в частности:

- доктора технических наук, профессора Нижегородского государственного университета имени Н.И. Лобачевского И.Я. Орлова;
- доктора технических наук, профессора Ярославского государственного университета имени П.Г. Демидова Ю.А. Брюханова.

5.5. Рейтинговая система обучения

Рейтинг-контроль проводится три раза за семестр. Он предполагает оценку суммарных баллов по следующим составляющим: активность на контрольных занятиях; качество выполнения домашних рейтинговых заданий и лабораторных работ.

6. ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ ТЕКУЩЕГО КОНТРОЛЯ УСПЕВАЕМОСТИ, ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ПО ИТОГАМ ОСВОЕНИЯ ДИСЦИПЛИНЫ И УЧЕБНО-МЕТОДИЧЕСКОЕ ОБЕСПЕЧЕНИЕ САМОСТОЯТЕЛЬНОЙ РАБОТЫ СТУДЕНТОВ

6.1. Текущий контроль.

6.1.1. Вопросы рейтинг – контроля №1

1. Системы счисления.

2. Логические функции.
3. Принципы аппаратурной реализации таблицы истинности.
4. Сумматоры по модулю два.
5. Построение многоразрядных арифметических сумматоров.
6. Построение декодеров.
7. Построение мультиплексоров.
8. Построение шинных формирователей.
9. Масочные ПЗУ, ППЗУ, РПЗУ, ЭСПЗУ, FLASH-память.

6.1.2. Вопросы рейтинг – контроля №2

10. Триггеры.
11. Регистры.
12. Статические ОЗУ.
13. Динамические оперативные запоминающие устройства.
14. Целочисленные двоичные коды.
15. Запись десятичных чисел.
16. Представление чисел в двоичном коде с плавающей запятой.
17. Запись текстов двоичным кодом.
18. Построение арифметико-логических устройств.
19. Понятие команд микропроцессора.
20. Типовые структуры операционного блока микропроцессора.

6.1.3. Вопросы рейтинг – контроля №3

21. Понятие микропрограммирования.
22. Виды двоичных кодов.
23. Системная шина микропроцессора.
24. Назначение микропроцессорных систем.
25. Разновидности микропроцессорных устройств.
26. Универсальные процессоры.
27. Микроконтроллеры.
28. Сигнальные процессоры.
29. Архитектура фон Неймана и гарвардская архитектура.
30. Понятие внутренней и внешней тактовой частоты.
31. Кэш память.

6.2. Вопросы к зачету

Таблица 3.

1	Логические основы цифровой техники.
2	Построение арифметико-логических устройств.
1	Системы счисления.
2	Понятие команд микропроцессора.
1	Логические функции.
2	Типовые структуры операционного блока микропроцессора.
1	Принципы аппаратурной реализации таблицы истинности.
2	Понятие микропрограммирования.
1	Запоминающие устройства.
2	Системная шина микропроцессора.
1	Построение шинных формирователей.

2	Назначение микропроцессорных систем.
1	Масочные ПЗУ, ППЗУ, РПЗУ, ЭСПЗУ, FLASH-память.
2	Разновидности микропроцессорных устройств.
1	Триггеры.
2	Универсальные процессоры.
1	Регистры.
2	Микроконтроллеры.
1	Статические ОЗУ.
2	Сигнальные процессоры.
1	Динамическое ОЗУ.
2	Архитектура фон Неймана и гарвардская архитектура.
1	Принцип работы микропроцессора.
2	Понятие внутренней и внешней тактовой частоты.
1	Виды двоичных кодов.
2	Кэш память.
1	Целочисленные двоичные коды.
2	Подключение ОЗУ и ПЗУ к системной шине микропроцессора.
1	Запись десятичных чисел. Представление чисел в двоичном коде с плавающей запятой . Запись текстов двоичным кодом.
2	Дешифратор адреса. Понятие адресного пространства и распределения памяти микропроцессорного устройства.
1	Представление чисел в двоичном коде с плавающей запятой .
2	Подключение внешних устройств к микропроцессору. Принципы построения параллельного порта. Принципы построения последовательных портов.
1	Запись текстов двоичным кодом.
2	Принципы построения таймеров

6.3. Задания для контрольных работ

1. Разработать приемник сигналов по интерфейсу RS-232
2. Разработать передатчик сигналов по интерфейсу RS-232
3. Разработать приемник сигналов по шине данных SPI
4. Разработать передатчик сигналов по шине данных SPI
5. Разработать кодер Хеминга
6. Разработать декодер Хеминга
7. Разработать сверточный кодер.
8. Разработать перемежитель данных 8x8.
9. Разработать перемежитель данных 4x16.

10. Разработать ГПСП с периодом не менее 255.
11. Разработать кодер Голда с ансамблем 257.
12. Разработать схему управления адресным ОЗУ.
13. Разработать схему управления ОЗУ типа FIFO.
14. Разработать схему управления ОЗУ типа LIFO.
15. Разработать схему управления кодеком АНА4011с.
16. Разработать музыкальный автомат.
17. Разработать генератор сигналов ШИМ.
18. Разработать перемножитель двоичных чисел.
19. Разработать делитель двоичных чисел.
20. Разработать часы со светодиодной индикацией.

6.4. Задания для переаттестации

1. Результат логической операции "И" над двумя операндами в таблице истинности имеет
 - а) три единицы
 - б) две единицы
 - в) одну единицу
 - г) все нули
2. Результат логической операции "ИЛИ" над двумя операндами в таблице истинности имеет
 - а) три единицы
 - б) две единицы
 - в) одну единицу
 - г) все нули
3. Результат логической операции "Исключающее ИЛИ" над двумя операндами в таблице истинности имеет
 - а) три единицы
 - б) две единицы
 - в) одну единицу
 - г) все нули
4. Четырехразрядный счетчик позволяет поделить частоту
 - а) на 33
 - б) на 31
 - в) на 32
 - г) на 64
5. Состояние четырехразрядного счетчика 0110. После трех тактовых сигналов его состояние будет
 - а) 1111
 - б) 0000
 - в) 1001
 - г) 1010
7. Двоичное число #10101010, это десятичное
 - а) 24
 - б) 152
 - в) 250
 - г) 170

8. Шестнадцатеричное число #A0, это десятичное
- а) 24
 - б) 160
 - в) 250
 - г) 170
9. Десятичное число #165 это двоичное
- а) 11100011
 - б) 10100101
 - в) 01011010
 - г) 01010101
10. Десятичное число #192 это шестнадцатеричное
- а) AA
 - б) EB
 - в) C0
 - г) E8

6.5. Тесты контроля СРС

1. С помощью сдвигового регистра из 8-ми разрядов можно построить ГПСП с периодом
- а) 255 тактов
 - б) 256 тактов
 - в) 257 тактов
 - г) 254 тактов
2. С помощью двух сдвиговых регистров из 8-ми разрядов можно построить коды Голда с базисом
- а) 255
 - б) 256
 - в) 257
 - г) 254
3. Сколько разрядов у сдвигового регистра должно быть, чтобы преобразовать последовательный код в параллельный в виде байтов?
- а) 4
 - б) 8
 - в) 16
 - г) 2
4. На входах RS тригера: $R=1$, $S=0$. Выходной сигнал тригера равен:
- а) 1
 - б) 0
 - в) не определено
 - г) режим памяти
5. На входах RS тригера: $R=1$, $S=1$. Выходной сигнал тригера равен:
- а) 1
 - б) 0
 - в) не определено
 - г) режим памяти
6. Мультиплексор с тремя адресными входами имеет
- а) 16 входов

- б) 4 входа
 - в) 2 входа
 - г) 8 входов
7. Мультиплексор с 16-ю входами имеет
- а) 3 адресных входа
 - б) 4 адресных входа
 - в) 2 адресных входа
 - г) 5 адресных входов
8. Сколько требуется простейших двухвходовых мультиплексоров для построения мультиплексора на 8 входов?
- а) 6
 - б) 5
 - в) 7
 - г) 8
9. По какому принципу функционирует ОЗУ типа FIFO
- а) последний вошел-первый вышел
 - б) первый вошел-первый вышел
 - в) зависит от адресации
 - г) зависит от размера FIFO
10. По какому принципу функционирует ОЗУ типа FIFO
- а) последний вошел-первый вышел
 - б) первый вошел-первый вышел
 - в) зависит от адресации
 - г) зависит от размера FIFO
11. Ассемблер это язык
- а) высокого уровня
 - б) низкого уровня
 - в) среднего уровня
 - г) искусственного интеллекта
12. 16-ти разрядная шина данных позволяет осуществлять адресацию памяти в объеме
- а) 128Кб
 - б) 64Кб
 - в) 32Кб
 - г) 16Кб

7. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

а) основная литература (библиотека ВлГУ):

1. Вычислительная техника, сети и телекоммуникации [Электронный ресурс] : Учебное пособие для вузов / Гребешков А.Ю. - М. : Горячая линия - Телеком, 2015. - <http://www.studentlibrary.ru/book/ISBN9785991204927.html>

2. Техническое обслуживание средств вычислительной техники [Электронный ресурс] / Логинов М.Д., Логинова Т.А. - М. : БИНОМ, 2013. - <http://www.studentlibrary.ru/book/ISBN9785996322954.html>

3. Основы компьютерной графики [Электронный ресурс] : учебное пособие / Г.Х. Гумерова. - Казань : Издательство КНИТУ, 2013. - <http://www.studentlibrary.ru/book/ISBN9785788214597.html>

б) дополнительная литература:

1. Эксплуатационное обслуживание информационных систем [Электронный ресурс] : учебник / Дружинин Г.В., Сергеева И.В. - М. : УМЦ ЖДТ, 2013. - <http://www.studentlibrary.ru/book/ISBN9785999400352.html>

2. Схемотехника: аппаратура и программы [Электронный ресурс] / Аверченков О.Е. - М. : ДМК Пресс, 2012. - <http://www.studentlibrary.ru/book/ISBN9785940744023.html>

3. Основы технологии микромонтажа интегральных схем [Электронный ресурс] / Белоус А.И., Емельянов В.А. - М. : ДМК Пресс, 2013. - <http://www.studentlibrary.ru/book/ISBN9785940748649.html>

в) периодические издания:

Отечественные журналы:

- Радиотехника;
- Радиотехника и электроника;
- Приборы и техника эксперимента;
- Цифровая обработка сигналов.

Реферативные журналы:

- Радиотехника;
- Электроника.

Зарубежные журналы:

- IEEE Transactions on Communications;
- IEEE Transactions on Signal Processing;

- IEEE Transactions on Instrumentation and Measurement.

в) интернет-ресурсы:

1. Журнал "Проектирование и технология электронных средств" - <http://ptes.vlsu.ru>
2. Журнал "Радиотехника" - <http://radiotec.ru/catalog.php?cat=jr11>
3. <http://mexalib.com/view/15117>
4. <http://www.studentlibrary.ru>

8. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)


Материально-техническое обеспечение дисциплины включает:

- кафедральные мультимедийные средства (ауд. 301-3 и 335-3);
- наборы слайдов по всем лекциям (от 15 до 25 слайдов по каждой лекции);
- оснащенная компьютерами для проведения лабораторных работ лаборатория (ауд. 504 -3, ауд. 410-3)

Примечания:

1. Общее число подготовленных слайдов более 200.
2. Слайды ежегодно редактируются и модернизируются в соответствии с развитием технической и методической базы.

Рабочая программа дисциплины составлена в соответствии с требованиями ФГОС ВО по направлению 11.03.02 - Инфокоммуникационные технологии и системы связи.

Рабочую программу составил к.т.н. доцент  Самойлов С.А.
(ФИО, подпись)

Рецензент:

Генеральный директор ОАО ВКБ «Радиосвязи»

к.т.н.  Богданов А.Е.
(место работы, должность, ФИО, подпись)

Программа рассмотрена и одобрена на заседании кафедры радиотехники и радиосистем

Протокол № 13 от 6.04.15 года

Заведующий кафедрой  Никитин О.Р.
(ФИО, подпись)

Рабочая программа рассмотрена и одобрена на заседании учебно-методической комиссии направления 11.03.01 - Радиотехника

Протокол № 10 от 7.04.15 года

Председатель комиссии  Никитин О.Р.
(ФИО, подпись)

ЛИСТ ПЕРЕУТВЕРЖДЕНИЯ РАБОЧЕЙ ПРОГРАММЫ ДИСЦИПЛИНЫ

Рабочая программа одобрена на 15/16 учебный год

Протокол заседания кафедры № 1 от 1.09.15 года

Заведующий кафедрой  Никитин О.Р.

Рабочая программа одобрена на 16/17 учебный год

Протокол заседания кафедры № 1 от 1.09.16 года

Заведующий кафедрой  Никитин О.Р.

Рабочая программа одобрена на 18/18 учебный год

Протокол заседания кафедры № 1 от 20.08.18 год

Заведующий кафедрой  Никитин О.Р.