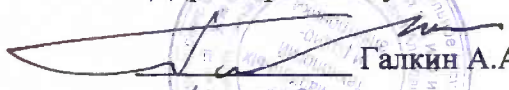


**Министерство науки и высшего образования Российской Федерации
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Владимирский государственный университет
имени Александра Григорьевича и Николая Григорьевича Столетовых»
(ВлГУ)**

Институт информационных технологий и радиоэлектроники

УТВЕРЖДАЮ:

Директор института



Галкин А.А.

« 1 » 09 2021 г.

**РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ
Вычислительная техника**

направление подготовки / специальность

11.03.02 Инфокоммуникационные технологии и системы связи

направленность (профиль) подготовки

Мобильные средства связи

г. Владимир

Год 2021

1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

Целями освоения дисциплины "Вычислительная техника" являются: усвоение студентами особенностей функционирования вычислительных средств, современных методов проектирования и оптимизации арифметически-логических блоков ЭВМ.

Задачи: Формирование у студентов практических навыков проектирования и моделирования цифровых логических устройств.

2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОПОП

Дисциплина «Вычислительная техника» относится к обязательной части.

3. ПЛАНИРУЕМЫЕ РЕЗУЛЬТАТЫ ОБУЧЕНИЯ ПО ДИСЦИПЛИНЕ

Планируемые результаты обучения по дисциплине, соотнесенные с планируемыми результатами освоения ОПОП (компетенциями и индикаторами достижения компетенций)

Формируемые компетенции (код, содержание компетенции)	Планируемые результаты обучения по дисциплине, в соответствии с индикатором достижения компетенции		Наименование оценочного средства
	Индикатор достижения компетенции (код, содержание индикатора)	Результаты обучения по дисциплине	
УК-1. Способен осуществлять поиск, критический анализ и синтез информации, применять системный подход для решения поставленных задач	УК-1.1. Знает принципы сбора, отбора и обобщения информации УК-1.2. Умеет соотносить разнородные явления и систематизировать их в рамках избранных видов профессиональной деятельности УК-1.3. Владеет навыками научного поиска и практической работы с информационными источниками; методами принятия решений	Знает логические основы цифровой техники, методы минимизации логических функций, варианты схемной реализации логических элементов. Умеет представлять логические функции в табличной и аналитической форме, получать минимальное выражение для логической функции в заданном базисе Владеет навыками чтения и изображения схем, навыками работы с контрольно-измерительной аппаратурой, навыками проектирования схем.	Опрос по пройденному теоретическому материалу. Тестовые вопросы.
ОПК-2. Способен самостоятельно проводить экспериментальные исследования и	ОПК-2.1. Знает методы обработки и представления результатов при экспериментальных исследованиях процессов прохождения сигналов через	Знает серии ИМС, схемы и функционирование цифровых устройств (ЦУ) комбинационного типа, методы синтеза ЦА, схемы и	Лабораторные работы с физическим и виртуальным оборудованием. Отчет по практической подготовке.

<p>использовать основные приемы обработки и представления полученных данных</p>	<p>различные радиотехнические структуры. ОПК-2.2. Умеет самостоятельно выполнять наблюдения и измерения при экспериментальных исследованиях в лабораторных условиях ОПК-2.3. Владеет навыками измерения параметров радиотехнических процессов и обработки полученных значений</p>	<p>функционирование ЦУ последовательного типа, Умеет анализировать функционирование типовых цифровых схем, выполнять синтез цифрового автомата заданного типа. Владеет навыками разработки алгоритмов и программ решения задач управления на основе микроконтроллера, отладки программ, разработанных на языке Ассемблера, средствами отладчика.</p>	
<p>ОПК-3. Способен применять методы поиска, хранения, обработки, анализа и представления в требуемом формате информации из различных источников и баз данных, соблюдая при этом основные требования информационной безопасности</p>	<p>ОПК-3.1. Знает современные принципы поиска, хранения, обработки, анализа и представления в требуемом формате информации; ОПК-3.2. Умеет решать задачи обработки данных с помощью современных средств автоматизации; ОПК-3.3. Владеет навыками обеспечения информационной безопасности и навыками использования информационно-коммуникационных технологий при поиске необходимой информации.</p>	<p>Знает классификацию ЭВМ, структурную организацию, организацию памяти в МПС, микроконтроллеры, программирование типовых задач на языке Ассемблера Умеет составлять алгоритмы функционирования МПС для конкретных задач, выполнять оценку проектных решений на основе выбранных критериев Владеет навыками практической работы с современными универсальными пакетами прикладных компьютерных программ.</p>	<p>Лабораторные работы с физическим и виртуальным оборудованием. Отчет по практической подготовке.</p>

4. ОБЪЕМ И СТРУКТУРА ДИСЦИПЛИНЫ

Трудоемкость дисциплины составляет 4 зачетных единиц, 144 часа.

Тематический план форма обучения – очная

№ п/п	Наименование тем и/или разделов/тем дисциплины	Семестр	Неделя семестра	Контактная работа обучающихся с педагогическим работником				Самостоятельная работа	Формы текущего контроля успеваемости, форма промежуточной аттестации (по семестрам)
				Лекции	Практические занятия	Лабораторные работы	в форме практической подготовки		
1	Введение. Логические основы цифровой техники. Системы счисления.	4	1	2		4		10	
2	Логические функции. Принципы аппаратной реализации таблицы истинности.	4	2	2		4	1	10	
3	Запоминающие устройства. Построение шинных формирователей. Масочные ПЗУ, ППЗУ, РПЗУ, ЭСПЗУ, FLASH-память.	4	3-4	2		4		10	Рейтинг-контроль №1
4	Триггеры. Регистры. Статические ОЗУ. Динамические оперативные запоминающие устройства.	4	5-8	2		4	1	10	
5	Принцип работы микропроцессора. Виды двоичных кодов. Целочисленные двоичные коды. Запись десятичных чисел. Представление чисел в двоичном коде с плавающей запятой. Запись текстов двоичным кодом.	4	9-10	2		4		10	
6	Построение арифметико-логических устройств. Понятие команд микропроцессора. Типовые структуры операционного блока микропроцессора. Понятие микропрограммирования. Системная шина микропроцессора.	4	11-12	2		4	1	10	Рейтинг-контроль №2

7	Назначение микропроцессорных систем. Разновидности микропроцессорных устройств. Универсальные процессоры. Микроконтроллеры. Сигнальные процессоры. Архитектура фон Неймана и гарвардская архитектура. Понятие внутренней и внешней тактовой частоты. Кэш память.	4	13-14	2		4		10	
8	Принципы работы микропроцессорной системы. Подключение ОЗУ и ПЗУ к системной шине микропроцессора. Дешифратор адреса. Понятие адресного пространства и распределения памяти мик- ропроецессорного устройства.	4	15-16	2		4	1	10	
9	Подключение внешних устройств к микропроцессору. Принципы построения параллельного порта. Принципы построения последовательных портов. Принципы построения таймеров	4	17-18	2		4		10	Рейтинг-контроль №3.
Всего за 4 семестр:				18		36		90	зачет
Наличие в дисциплине КП/КР					-				
Итого по дисциплине:				18		36		90	Зачет

Содержание лекционных занятий по дисциплине

Раздел 1. Введение.

Тема 1. Логические основы цифровой техники.

Тема 2. Системы счисления.

Раздел 2. Логические функции.

Тема 1. Принципы аппаратурной реализации.

Тема 2. Таблицы истинности.

Раздел 3. Запоминающие устройства.

Тема 1. Построение шинных формирователей.

Тема 2. Масочные ПЗУ, ППЗУ, РПЗУ, ЭСПЗУ, FLASH-память.

Раздел 4. Триггеры.

Тема 1. Триггеры. Регистры. Статические ОЗУ.

Тема 2. Динамические оперативные запоминающие устройства.

Раздел 5. Построение арифметико-логических устройств.

Тема 1. Виды двоичных кодов. Целочисленные двоичные коды. Запись десятичных чисел.

Тема 2. Представление чисел в двоичном коде с плавающей запятой . Запись текстов двоичным кодом.

Раздел 6. Принцип работы микропроцессора..

Тема 1. Понятие команд микропроцессора. Типовые структуры операционного блока микропроцессора.

Тема 2. Понятие микропрограммирования. Системная шина микропроцессора.

Раздел 7. Назначение микропроцессорных систем.

Тема 1. Разновидности микропроцессорных устройств. Универсальные процессоры.

Тема 2. Микроконтроллеры. Сигнальные процессоры. Архитектура фон Неймана и гарвардская архитектура. Понятие внутренней и внешней тактовой частоты. Кэш память.

Раздел 8. Принципы работы микропроцессорной системы.

Тема 1. Подключение ОЗУ и ПЗУ к системной шине микропроцессора. Дешифратор адреса.

Тема 2. Понятие адресного пространства и распределения памяти микропроцессорного устройства.

Раздел 9. Подключение внешних устройств к микропроцессору.

Тема 1. Принципы построения параллельного порта.

Тема 2. Принципы построения последовательных портов.

Содержание лабораторных занятий по дисциплине

Раздел 1. Логические основы цифровой техники.

Тема 1. Системы счисления.

Раздел 2. Логические функции.

Тема 1. Таблицы истинности.

Раздел 3. Запоминающие устройства.

Тема 1. Построение шинных формирователей.

Раздел 4. Триггеры.

Тема 1. Триггеры. Регистры. Статические ОЗУ.

Раздел 5. Построение арифметико-логических устройств.

Тема 1. Представление чисел в двоичном коде с плавающей запятой. Запись текстов двоичным кодом.

Раздел 6. Принцип работы микропроцессора..

Тема 1. Понятие микропрограммирования. Системная шина микропроцессора.

Раздел 7. Назначение микропроцессорных систем.

Тема 1. Микроконтроллеры.

Раздел 8. Принципы работы микропроцессорной системы.

Тема 1. Подключение ОЗУ и ПЗУ к системной шине микропроцессора.

Раздел 9. Подключение внешних устройств к микропроцессору.

Тема 1. Принципы построения последовательных портов.

5. ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ ТЕКУЩЕГО КОНТРОЛЯ УСПЕВАЕМОСТИ, ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ПО ИТОГАМ ОСВОЕНИЯ ДИСЦИПЛИНЫ И УЧЕБНО-МЕТОДИЧЕСКОЕ ОБЕСПЕЧЕНИЕ САМОСТОЯТЕЛЬНОЙ РАБОТЫ СТУДЕНТОВ

5.1. Текущий контроль успеваемости

Рейтинг-контроль №1

1. С помощью сдвигового регистра из 8-ми разрядов можно построить ГПСЧ с периодом

а) 255 тактов

- б) 256 тактов
 - в) 257 тактов
 - г) 254 тактов
2. С помощью двух сдвиговых регистров из 8-ми разрядов можно построить коды Голда с базисом
- а) 255
 - б) 256
 - в) 257
 - г) 254
3. Сколько разрядов у сдвигового регистра должно быть, чтобы преобразовать последовательный код в параллельный в виде байтов?
- а) 4
 - б) 8
 - в) 16
 - г) 2
4. На входах RS тригера: $R=1$, $S=0$. Выходной сигнал тригера равен:
- а) 1
 - б) 0
 - в) не определено
 - г) режим памяти

Рейтинг-контроль №2

1. На входах RS тригера: $R=1$, $S=1$. Выходной сигнал тригера равен:
- а) 1
 - б) 0
 - в) не определено
 - г) режим памяти
2. Мультиплексор с тремя адресными входами имеет
- а) 16 входов
 - б) 4 входа
 - в) 2 входа
 - г) 8 входов
3. Мультиплексор с 16-ю входами имеет
- а) 3 адресных входа
 - б) 4 адресных входа
 - в) 2 адресных входа
 - г) 5 адресных входов
4. Сколько требуется простейших двухвходовых мультиплексоров для построения мультиплексора на 8 входов?
- а) 6
 - б) 5
 - в) 7
 - г) 8

Рейтинг-контроль №3

1. По какому принципу функционирует ОЗУ типа FIFO
 - а) последний вошел-первый вышел
 - б) первый вошел-первый вышел
 - в) зависит от адресации
 - г) зависит от размера FIFO
2. По какому принципу функционирует ОЗУ типа FIFO
 - а) последний вошел-первый вышел
 - б) первый вошел-первый вышел
 - в) зависит от адресации
 - г) зависит от размера FIFO
3. Ассемблер это язык
 - а) высокого уровня
 - б) низкого уровня
 - в) среднего уровня
 - г) искусственного интеллекта
4. 16-ти разрядная шина данных позволяет осуществлять адресацию памяти в объеме
 - а) 128Кб
 - б) 64Кб
 - в) 32Кб
 - г) 16Кб

1.

5.2. Промежуточная аттестация по итогам освоения дисциплины

Вопросы к зачету с оценкой.

Таблица 3.

1	Логические основы цифровой техники.
2	Построение арифметико-логических устройств.
1	Системы счисления.
2	Понятие команд микропроцессора.
1	Логические функции.
2	Типовые структуры операционного блока микропроцессора.
1	Принципы аппаратурной реализации таблицы истинности.
2	Понятие микропрограммирования.
1	Запоминающие устройства.
2	Системная шина микропроцессора.
1	Построение шинных формирователей.
2	Назначение микропроцессорных систем.
1	Масочные ПЗУ, ППЗУ, РПЗУ, ЭСПЗУ, FLASH-память.

2	Разновидности микропроцессорных устройств.
1	Триггеры.
2	Универсальные процессоры.
1	Регистры.
2	Микроконтроллеры.
1	Статические ОЗУ.
2	Сигнальные процессоры.
1	Динамическое ОЗУ.
2	Архитектура фон Неймана и гарвардская архитектура.
1	Принцип работы микропроцессора.
2	Понятие внутренней и внешней тактовой частоты.
1	Виды двоичных кодов.
2	Кэш память.
1	Целочисленные двоичные коды.
2	Подключение ОЗУ и ПЗУ к системной шине микропроцессора.
1	Запись десятичных чисел. Представление чисел в двоичном коде с плавающей запятой . Запись текстов двоичным кодом.
2	Дешифратор адреса. Понятие адресного пространства и распределения памяти микропроцессорного устройства.
1	Представление чисел в двоичном коде с плавающей запятой .
2	Подключение внешних устройств к микропроцессору. Принципы построения параллельного порта. Принципы построения последовательных портов.
1	Запись текстов двоичным кодом.
2	Принципы построения таймеров

5.3. Самостоятельная работа обучающегося.

СРС с лекционными материалами.

Вопросы структурированные к СРС.

1. Системы счисления.
2. Логические функции.
3. Принципы аппаратурной реализации таблицы истинности.
4. Сумматоры по модулю два.
5. Построение многоразрядных арифметических сумматоров.
6. Построение декодеров.
7. Построение мультиплексоров.
8. Построение шинных формирователей.
9. Масочные ПЗУ, ППЗУ, РПЗУ, ЭСПЗУ, FLASH-память.

10. Триггеры.
11. Регистры.
12. Статические ОЗУ.
13. Динамические оперативные запоминающие устройства.
14. Целочисленные двоичные коды.
15. Запись десятичных чисел.
16. Представление чисел в двоичном коде с плавающей запятой.
17. Запись текстов двоичным кодом.
18. Построение арифметико-логических устройств.
19. Понятие команд микропроцессора.
20. Типовые структуры операционного блока микропроцессора.
21. Понятие микропрограммирования.
22. Виды двоичных кодов.
23. Системная шина микропроцессора.
24. Назначение микропроцессорных систем.
25. Разновидности микропроцессорных устройств.
26. Универсальные процессоры.
27. Микроконтроллеры.
28. Сигнальные процессоры.
29. Архитектура фон Неймана и гарвардская архитектура.
30. Понятие внутренней и внешней тактовой частоты.
31. Кэш память.

6. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

6.1. Книгообеспеченность

Наименование литературы: автор, название, вид издания, издательство	Год издания	КНИГООБЕСПЕЧЕННОСТЬ
		Наличие в электронном каталоге ЭБС
Основная литература		
1. Вычислительная техника, сети и телекоммуникации Учебное пособие для вузов / Гребешков А.Ю. - М. : Горячая линия - Телеком, 2015.	2015	https://www.studentlibrary.ru/book/ISBN9785991204927.html
2. Техническое обслуживание средств вычислительной техники [Электронный ресурс] / Логинов М.Д., Логинова Т.А. - М. : БИНОМ, 2013.	2013	http://www.studentlibrary.ru/book/ISBN9785996322954.html
3. Эксплуатационное обслуживание информационных систем [Электронный ресурс] : учебник / Дружинин Г.В., Сергеева И.В. - М. : УМЦ ЖДТ, 2013. -	2013	http://www.studentlibrary.ru/book/ISBN9785999400352.html
Дополнительная литература		
1. Схемотехника: аппаратура и программы [Электронный ресурс] / Аверченков О.Е. - М. : ДМК Пресс, 2014.	2014	http://www.studentlibrary.ru/book/ISBN9785940744023.html
2. Основы компьютерной графики [Электронный ресурс] : учебное пособие / Г.Х. Гумерова. - Казань : Издательство КНИТУ, 2013. -	2013	http://www.studentlibrary.ru/book/ISBN9785788214597.html

6.2. Периодические издания

Отечественные журналы:

- Радиотехника;
- Радиотехника и электроника;
- Приборы и техника эксперимента;
- Цифровая обработка сигналов.

Реферативные журналы:

- Радиотехника;
- Электроника.

Зарубежные журналы:

- IEEE Transactions on Communications;
- IEEE Transactions on Signal Processing;
- IEEE Transactions on Instrumentation and Measurement.

6.3. Интернет-ресурсы

1. Журнал "Проектирование и технология электронных средств" - <http://ptes.vlsu.ru>
2. Журнал "Радиотехника" - <http://radiotec.ru/catalog.php?cat=jr11>
3. <http://mexalib.com/view/15117>
4. [http:// studentlibrary.ru](http://studentlibrary.ru)

7. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

Для реализации учебного процесса по данной дисциплине имеется специальное помещение для проведения занятий лекционного, практического и лабораторного типов, групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации, для самостоятельной работы.

Материально-техническое обеспечение дисциплины включает:

- кафедральные мультимедийные средства (ауд. 301-3, ауд. 335-3);
- оснащенная компьютерами для проведения лабораторных работ лаборатория (ауд. 410а -3)

Рабочую программу составил Самойлов С.А., доцент кафедры РТ и РС

Рецензент

«Владимирское КБ Радиосвязи», Генеральный директор Богданов А.Е.

Программа рассмотрена и одобрена на заседании кафедры РТ и РС

Протокол № 1 от 30.08.21 года

Заведующий кафедрой Никитин О.Р.

Рабочая программа рассмотрена и одобрена

на заседании учебно-методической комиссии направления 11.03.02 Инфокоммуникационные технологии и системы связи

Протокол № 1 от 1.09.21 года

Председатель комиссии Никитин О.Р., заведующий кафедрой

**ЛИСТ ПЕРЕУТВЕРЖДЕНИЯ
РАБОЧЕЙ ПРОГРАММЫ ДИСЦИПЛИНЫ**

Рабочая программа одобрена на 20____ / 20____ учебный года

Протокол заседания кафедры № _____ от _____ года

Заведующий кафедрой _____

Рабочая программа одобрена на 20____ / 20____ учебный года

Протокол заседания кафедры № _____ от _____ года

Заведующий кафедрой _____

Рабочая программа одобрена на 20____ / 20____ учебный года

Протокол заседания кафедры № _____ от _____ года

Заведующий кафедрой _____

ЛИСТ РЕГИСТРАЦИИ ИЗМЕНЕНИЙ

в рабочую программу дисциплины

Вычислительная техника

образовательной программы направления подготовки 11.03.02 Инфокоммуникационные технологии и системы связи, направленность: Мобильные средства связи (бакалавр)

Номер изменения	Внесены изменения в части/разделы рабочей программы	Исполнитель ФИО	Основание (номер и дата протокола заседания кафедры)
1			
2			

Заведующий кафедрой _____ / _____

Подпись

ФИО