

**Министерство науки и высшего образования Российской Федерации
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Владимирский государственный университет
имени Александра Григорьевича и Николая Григорьевича Столетовых»
(ВлГУ)**

Институт информационных технологий и радиоэлектроники

УТВЕРЖДАЮ:

Директор института


Галкин А.А.

2021 г.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ

Микропроцессорные устройства

направление подготовки / специальность

11.03.01 Радиотехника

направленность (профиль) подготовки

Электронные цифровые устройства и системы

г. Владимир

Год 2021

1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

Целями освоения дисциплины "Микропроцессорные устройства:" являются: усвоение методов анализа и синтеза цифровых устройств, изучение основ устройства и программирования средств микропроцессорной техники..

Задачи: подготовка к профессиональной деятельности в областях эксплуатации, проектирования и научной деятельности с применением средств микропроцессорной техники..

2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОПОП

Дисциплина «Микропроцессорные устройства» относится к обязательной части.

3. ПЛАНИРУЕМЫЕ РЕЗУЛЬТАТЫ ОБУЧЕНИЯ ПО ДИСЦИПЛИНЕ

Планируемые результаты обучения по дисциплине, соотнесенные с планируемыми результатами освоения ОПОП (компетенциями и индикаторами достижения компетенций)

Формируемые компетенции (код, содержание компетенции)	Планируемые результаты обучения по дисциплине, в соответствии с индикатором достижения компетенции		Наименование оценочного средства
	Индикатор достижения компетенции (код, содержание индикатора)	Результаты обучения по дисциплине	
ОПК-4. Способен понимать принципы работы современных информационных технологий и использовать их для решения задач профессиональной деятельности	ОПК-4.1. Знает. современные компьютерные технологии для подготовки текстовой и конструкторско-технологической документации ОПК-4.2. Умеет использовать современные интерактивные программные комплексы для разработки систем и устройств ОПК-4.3. Владеет навыками применения современных средств автоматизации разработки и выполнения конструкторской документации	Знать: базовые элементы цифровой и микропроцессорной техники и их обозначения, основные методы. анализа, синтеза и оптимизации логических устройств средствами программирования микроконтроллеров. Уметь: синтезировать схемы на цифровых логических элементах и алгоритмы программ микропроцессорных устройств. выполнять анализ и отладку программ микропроцессорных устройств. Владеть основными компьютерными средствами моделирования электронных устройств, включая микроконтроллеры: средствами	Опрос по пройденному теоретическому материалу. Тестовые вопросы. Лабораторные работы с физическим и виртуальным оборудованием. Отчет по практической подготовке.

		трансляции программ и оформления документации, технологией и средствами программирования микроконтроллеров и ПЛИС.	
--	--	--	--

4. ОБЪЕМ И СТРУКТУРА ДИСЦИПЛИНЫ

Трудоемкость дисциплины составляет 7 зачетных единиц, 252 часа.

Тематический план форма обучения – очная

№ п/п	Наименование тем и/или разделов/тем дисциплины	Семестр	Неделя семестра	Контактная работа обучающихся с педагогическим работником				Самостоятельная работа	Формы текущего контроля успеваемости, форма промежуточной аттестации (по семестрам)
				Лекции	Практические занятия	Лабораторные работы	в форме практической подготовки		
1	Введение	3	1-2	2					
2	Алгебра логики	3	3-4	2	2			10	
3	Синтез логических устройств	3	5-6	2	2	4	1	10	Рейтинг-контроль №1
4	Минимизация логических устройств	3	7-8	2	4	4	1	10	
5	Типовые комбинационные устройства	3	9-10	2	2		1	8	
6	Элементарные логические автоматы	3	11-12	2	2		1	8	Рейтинг-контроль №2
7	Типовые цифровые устройства	3	13-14	2	2	6	1	8	
8	Программируемые интегральные логические схемы	3	15-16	2	2	4	1	8	
9	Языки программирования устройств	3	17-18	2	2		1	8	Рейтинг-контроль №3
Всего за 3 семестр:				18	18	18		54	зачет
10	Основы построения запоминающих устройств	4	1-2	2			1	6	

11	Арифметико-логические устройства	4	3-4	2	2	2	1	8	
12	Архитектура микропроцессоров	4	5-6	2	2		1	8	Рейтинг-контроль №1
13	Периферийные устройства микроконтроллеров	4	7-8	2	2	4	1	8	
14	Память данных микроконтроллера	4	9-10	2	2	4	1	8	
15	Система команд микроконтроллера	4	11-12	2	6	4	1	8	Рейтинг-контроль №2
16	Программно-аппаратные средства отладки	4	13-14	2	2		1	8	
17	Программирование устройств ввода/вывода	4	15-16	2	2	4			
18	Тенденции развития микропроцессорной техники	4	17-18	2					Рейтинг-контроль №3
Всего за 4 семестр:				18	18	18		54	Экзамен (36), КР
Наличие в дисциплине КП/КР					-				
Итого по дисциплине:				36	36	36		108	Зачет, Экзамен (36)

Содержание лекционных занятий по дисциплине

Раздел 1. Введение

Тема 1 Значение и место курса.

Тема 2 Историческая справка развития цифровой и микропроцессорной техники.

Раздел 2. Алгебра логики.

Тема 1. Основы булевой алгебры. Основные понятия и термины.

Тема 2. Основные логические функции одной и двух переменных. Тема 3. Графические обозначения основных логических элементов на электрических схемах

Раздел 3. Синтез логических устройств.

Тема 1. Совершенная дизъюнктивная форма.

Тема 2. Совершенная конъюнктивная форма.

Раздел 4. Минимизация логических устройств (ЛУ).

Тема 1. Метод карт Карно.

Тема 2. Синтез ЛУ в заданном базисе.

Раздел 5. типовые комбинационные устройства.

Тема 1. Шифраторы и дешифраторы.

Тема 2. Мультиплексоры и демультиплексоры.

Тема 3. Семисегментные индикаторы.

Раздел 6. Элементарные логические автоматы.

Тема 1. Основы теории графов логических устройств

Тема 2. Триггеры.

Тема 3. К-триггеры.

Раздел 7. Типовые цифровые устройства.

Тема 1. Регистры.

Тема 2. Двоичные и десятичные счетчики.

Раздел 8. Программируемые интегральные логические схемы.

Тема 1. Ранние логические схемы ПЛМ и ИМЛ.

Тема 2. Современные логические схемы CPLD и FPGA.

Раздел 9. Языки программирования логических устройств.

Тема 1. Основные понятия языка VHDL.

Тема 2. Основные понятия языка System Verilog

Раздел 10. Основы построения запоминающих устройств.

Тема 1. Построение оперативной памяти.

Тема 2. Постоянные запоминающие устройства: масочные, пережигаемые и флеш-накопители.

Раздел 11. Арифметико-логические устройства.

Тема 1. Сумматор одноразрядный и многоразрядный.

Тема 2. Префиксные сумматоры.

Тема 3. Арифметико-логическое устройство.

Раздел 12. Архитектура микропроцессоров.

Тема 1. Принстонская архитектура.

Тема 2. Гарвардская архитектура.

Раздел 13. Периферийные устройства микроконтроллера.

Тема 1. Таймеры.

Тема 2. Параллельные порты ввода-вывода.

Тема 3. Последовательные порты ввода-вывода. Тема 4. Аналоговые порты.

Раздел 14. Память данных микроконтроллера.

Тема 1. Регистры общего назначения.

Тема 2. Регистры специального назначения.

Раздел 15. Система команд микроконтроллера.

Тема 1. Виды трансляции.

Тема 2. Правила записи на языке ассемблера.

Тема 3. Исполняемые команды.

Тема 4. Директивы.

Тема 5. Слово конфигурации микроконтроллера.

Раздел 16. Программно-аппаратные средства отладки.

Тема 1. Отладка программы в среде проектирования программ.

Тема 2. Отладка в среде схемотехнического моделирования.

Тема 3. Аппаратная отладка на эмуляторах и макетах.

Раздел 17. Программирование устройств ввода/вывода.

Тема 1. Программирование портов цифрового ввода/вывода.

Тема 2. Программирование тактовых генераторов.

Раздел 18. Тенденции развития микропроцессорной техники.

Тема 1. Новые структуры микроконтроллеров.

Тема 2. Многомагистральные специальные процессоры с матричной структурой шин.

Содержание практических занятий по дисциплине

Раздел 2. Алгебра логики.

Тема 1. Логические функции одной и двух переменных.

Тема 2. Обозначения базовых логических устройств.

Раздел 3. Синтез логических устройств.

Тема 1 Синтез в СДНФ.

Тема 2 Синтез в СКНФ.

Раздел 4. Минимизация логических устройств.

Тема 1. Минимизация логических устройств в СДНФ.

Тема 2. Минимизация логических устройств в СДИФ.

Раздел 5. Типовые комбинационные устройства.

Тема 1. Шифраторы и дешифраторы.

Тема 2. Мультиплексоры и демультиплексоры.

Раздел 6. Элементарные логические автоматы

Тема1. Триггеры.

Тема 2. К-триггеры.

Раздел 7. Типовые цифровые устройства.

Тема 1. Регистры.

Тема 2. Двоичные и десятичные счетчики.

Раздел 8. Программируемые интегральные логические схемы.

Тема1. Языки проектирования логических устройств.

Раздел 9. Языки программирования устройств.

Тема 1. Основные понятия языка VHDL.

Тема 2. Основные понятия языка System Verilog

Раздел 11. Арифметико-логические устройства.

Тема 1. Среда проектирования программ микроконтроллеров.

Раздел 12. Архитектура микропроцессоров.

Тема 1. Архитектура ARM.

Тема 2. Архитектура процессора Миландр на основе Cortex M3,

Раздел 13. Периферийные устройства микроконтроллера.

Тема 1.. Трансляция программ.

Тема 2.. Исполняемые команды и директивы.

Раздел 14. Память данных микроконтроллера.

Тема 1. Регистры общего назначения.

Тема 2. Регистры специального назначения.

Раздел 15. Система команд микроконтроллера.

- Тема 1. Исполняемые команды(инструкции).
- Тема 2. Директивы управления процессом трансляции.

Раздел 16. Программно-аппаратные средства отладки.

- Тема 1. Отладка программы в среде проектирования программ.
- Тема 2. Отладка в среде схемотехнического моделирования.
- Тема 3. Аппаратная отладка на эмуляторах и макетах.

Раздел 17. Программирование устройств ввода/вывода.

- Тема 1. Регистры управления вводом/выводом.
- Тема 2. Особенности реализации ввода/вывода.

Содержание лабораторных занятий по дисциплине

Раздел 3. Синтез логических устройств.

- Тема1. Виртуальные инструменты анализа логических устройств.
- Тема 2. Синтез в СДНФ. построение виртуальных схем синтезированных в СДНФ.
- Тема3. Синтез в СКНФ, построение виртуальных схем синтезированных в СКНФ.

Раздел 4. Минимизация логических устройств.

- Тема 1. Минимизация логических устройств в СДНФ.
- Тема 2. Минимизация логических устройств в СКНФ.

Раздел 7. Типовые цифровые устройства.

- Тема 1. Регистры, моделирование в среде Multisim.
- Тема 2. Двоичные и десятичные счетчики, моделирование в среде Multisim.

Раздел 8. Программируемые интегральные логические схемы.

- Тема 1. Проектирования логических устройств на языке описания аппаратуры.

Раздел 11. Арифметико-логические устройства.

- Тема 1. Среда проектирования программ микроконтроллеров.

Раздел 13. Периферийные устройства микроконтроллера.

- Тема 1.. Трансляция программ.

Раздел 14. Память данных микроконтроллера.

- Тема 1. Использование регистров общего назначения в программах.
- Тема 2. Использование регистров специального назначения в программах.

Раздел 15. Система команд микроконтроллера.

- Тема 1. Исполняемые команды(инструкции).
- Тема 2. Директивы управления процессом трансляции.
- Тема3. Ввод и трансляция простейшей программы.

Раздел 17. Программирование устройств ввода/вывода.

- Тема 1. Применение устройств ввода/вывода на примере виртуальной модели и/или стенда.

Тема2. Особенности программирования ввода/вывода.

5. ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ ТЕКУЩЕГО КОНТРОЛЯ УСПЕВАЕМОСТИ, ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ПО ИТОГАМ ОСВОЕНИЯ ДИСЦИПЛИНЫ И УЧЕБНО-МЕТОДИЧЕСКОЕ ОБЕСПЕЧЕНИЕ САМОСТОЯТЕЛЬНОЙ РАБОТЫ СТУДЕНТОВ

3-й семестр

5.1. Текущий контроль успеваемости

Вопросы рейтинг-контроля №1

1. Алгебра логики.
2. Логические операции и элементы.
3. Логические функции одной и двух переменных.
4. Основные законы булевой алгебры.
5. Анализ комбинационных устройств (без памяти).
6. Транзисторно-транзисторная логика (ТТЛ).
7. Логика на комплементарных МОП транзисторах (КМОП).

Вопросы рейтинг-контроля №2

1. Принцип работы триггера и обобщенная схема.
2. RS-триггеры на основе схем ИЛИ-Не: Схемы. обозначения. Активные и пассивные уровни сигналов. Таблицы истинности. временные диаграммы функционирования.
3. RS-триггеры на основе схем И-Не: схемы, обозначения. Активные и пассивные уровни сигналов. Таблицы истинности, временные диаграммы функционирования.
4. D -триггеры. Схемы. обозначения. активные и пассивные уровни сигналов. таблицы истинности, временные диаграммы функционирования.
5. Счетный T-триггер: схемы. обозначения. активные и пассивные уровни сигналов. таблицы истинности. временные диаграммы функционирования.
6. Двухступенчатые триггеры.
7. JK-триггер.

Вопросы рейтинг-контроля №3

1. Параллельный регистр.
2. Сдвиговые регистры нереверсивные.
3. Сдвиговые регистры реверсивные.
4. Двоичные счётчики.
5. Двоичные счётчики со сквозными групповым переносом.

5.2. Промежуточная аттестация по итогам освоения дисциплины

Вопросы к зачету.

1. Основные законы булевой алгебры.
2. Анализ комбинационных устройств (без памяти).
3. Стандартные формы логических функций.
4. Минимизация логических функций.
5. Синтез комбинационных устройств.
6. Принцип работы триггера. функциональная схема триггера.

7. Триггеры с динамическим управлением: функциональная схема. принцип работы и временные диаграммы.
8. Двухступенчатые триггеры. К-триггер: функциональная схема, принцип работы и временные диаграммы.
9. Параллельные регистры: функциональная схема. принцип работы и временные диаграммы.
10. Сдвиговые регистры: функциональная схема. принцип работы и временные диаграммы.
11. Параллельные регистры: функциональная схема, принцип работы и временные диаграммы.
12. Сдвиговые регистры: функциональная схема. принцип работы и временные диаграммы.
13. Двоичные счетчики с последовательным переносом: функциональная схема. принцип работы и временные диаграммы.
14. Цифровые мультиплексоры и демультимплексоры: функциональная схема, принцип работы и временные диаграммы.

5.3. Самостоятельная работа обучающегося.

СРС с лекционными материалами.

Но- мер	Вопрос	Варианты ответа	О Т в е т
1.	Какое логическое выражение выражает закон де Моргана	$\overline{ab} = \overline{a} + \overline{b}$	
		$a(b + c) = ab + ac$	
		$(a + b)(a + \overline{b}) = a$	
		$a(a + b) = a$	
2.	Какой набор логических функций является минимальным базисом	И, ИЛИ	
		ИЛИ	
		И-НЕ	
		И, ИЛИ, НЕ	
3.	Какая операция является лишней при анализе логической схемы	Составить логические функции для каждого ЛЭ	
		Составить таблицу истинности	
		Упорядочить элемент на схеме	
		Представить результаты анализа в удобной форме	
4.	Основной недостаток минимального базиса	Усложнение схемы и увеличение задержек	
		Малое количество типов элементов	
		Недостаточная номенклатура комплектующих	
		Высокая стоимость	
5.	Какой набор основных логических функций используется в ДИФ	И, ИЛИ	
		ИЛИ	
		И-НЕ	
		И, ИЛИ, НЕ	
6.	Какой набор основных логических функций используется в СКНФ	И, ИЛИ	
		ИЛИ	
		ИЛИ-НЕ	
		И, ИЛИ, НЕ	
7.	Синтез комбинационного устройства в базисе И-НЕ начинают с построения нормальной формы	СКНФ	
		МКНФ	
		СДНФ	
		МДНФ	
8.	Какой вид цифровых микросхем отличается наименьшим тепловыделением	ТТЛ	
		КМОП	
		Эмиттерно-связанная логика	
		Интегральная инжекционная логика	

4-й семестр

5.4. Текущий контроль успеваемости

Вопросы рейтинг-контроля №1

1. Основные операции над байтами.
2. Команды передачи управления.
3. Бит-ориентированные команды.
4. Символьные команды.
5. Основные директивы макроассемблера.
6. Статические запоминающие устройства.
7. Масочные ПЗУ.
8. Программируемые ПЗУ с ультрафиолетовым стиранием и электрически перезаписываемые.
9. Проектирование микропроцессорных устройств.
10. Разработка принципиальной электрической схемы микропроцессорного устройства.

Вопросы рейтинг-контроля №2

1. Классификация микропроцессоров.
2. Фон - неймановская архитектура и функции узлов микроконтроллеров.
3. Гарвардская архитектура и функции узлов микроконтроллеров.
4. Архитектура Cortex M3 -микроконтроллеров и функции их узлов.
5. Стадии подготовки программного обеспечения для микроконтроллеров.
6. Порядок разработки программ для микроконтроллеров.
7. Программирование на MPASM. Особенности подготовки исходного текста и трансляции.

Вопросы рейтинг-контроля №3

1. Особенности написания программ для микропроцессоров.
2. Стадии подготовки программного обеспечения для микроконтроллеров.
3. Электрическая схема и функционирование типового порта ЦВВ.
4. Программирование портов ЦВВ.
5. Процесс настройки тактового генератора.
6. Тактовый генератор с керамическими или кварцевым резонатором.
7. Тактовый генератор с внешней и внутренней времязадающей RC-цепью.
8. Внешний тактовый генератор.

5.5. Промежуточная аттестация по итогам освоения дисциплины

Вопросы к экзамену.

1. Арифметические операции над двоичными числами.
2. Сумматоры и полусумматоры: функциональная схема, логика работы
3. Многоразрядные сумматоры: функциональная схема и принцип работы.
4. Арифметико-логические устройства: функциональная схема и принцип работы.
5. Классификация микропроцессоров.
6. Фон-Неймановская архитектура и функции узлов микроконтроллеров.

7. Гарвардская архитектура и функции узлов микроконтроллеров.
8. Архитектура RISC-микроконтроллеров и функции их узлов.
9. Стадии подготовки программного обеспечения для микроконтроллеров.
10. Порядок разработки программ для микроконтроллеров.
11. Программирование на MPASM, особенности подготовки исходного текста и трансляции.
12. Основные операции над байтами.
13. Команды передачи управления.
14. Бит-ориентированные команды.
15. Символьные команды.
16. Основные директивы макроассемблера.
17. Статические запоминающие устройства.
18. Масочные ПЗУ.
19. Программируемые ПЗУ с ультрафиолетовым стиранием и электрически перезаписываемые.
20. Проектирование микропроцессорных устройств.
21. Разработка принципиальной электрической схемы микропроцессорного устройства.
22. Особенности написания программ для микропроцессоров.
23. Стадии подготовки программного обеспечения для микроконтроллеров.
24. Электрическая схема и функционирование типового порта ЦВВ.
25. Программирование портов ЦВВ.
26. Процесс настройки тактового генератора.
27. Тактовый генератор с керамическим или кварцевым резонатором.
28. Тактовый генератор с внешней и внутренней времязадающей RC-цепью.
29. Внешний тактовый генератор.

5.6. Самостоятельная работа обучающегося.

Но- мер	Вопрос	Варианты ответа	О т в е т
1.	Какое устройство характерно для микроконтроллеров гарвардской архитектуры и отсутствует в архитектуре Фон Неймана	Память данных	
		Шина данных	
		Шина команд	
		Микропрограммное устройство или детектор команд	
2.	К какому устройству микроконтроллера подключаются периферийные устройства	АЛУ	
		Шина данных	
		Шина команд	
		Тактовый генератор	
3.	Какое из устройств микроконтроллера предназначено для асинхронного ввода вывода	Счетчик команд	
		USART	
		SSP	
		АЦП	
4.	Какое устройство микропроцессора реализует выборку следующей команды	Акумулятор	
		Шина данных	
		АЛУ	
		Счетчик команд	
5.	Какие устройства в микропроцессоре позволяют уменьшить число адресов в команде и её разрядность	Память данных и шина данных	
		Счетчик команд и аккумулятор	
		АЛУ и МПУ	
		Память программ и шина команд	
6.	Какой набор внешних устройств обычно необходим для обеспечения работы микроконтроллера	Память данных и шина данных	
		Флэш-память, шина данных	
		ГТИ, МПУ и детектор команд	
		АЛУ, память программ и данных	
7.	Какую общую структуру имеет алгоритм управляющей программы микропроцессора	Блок питания, схема сброса, ГТИ	
		Флэш-память, шина данных	
		Бесконечный цикл со вложенными циклами и логикой	
		Сложную структуру с началом и остановом	
8.	Какие команды могут выполнить проверку условия $(a < b)$ и переход при выполнении	Набор вложенных конечных циклов	
		Линейная структура с началом и остановом	
		Бесконечный цикл со вложенными циклами и логикой	
		Команды пересылки данных	
		Команды пересылки данных	
		Вычитание + проверка знака + go to	
		Сложение + символьная команда + go to	
		Логические команды + go to	
		Команды пересылки данных	

6. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

6.1. Книгообеспеченность

Наименование литературы: автор, название, вид издания, издательство	Год издания	КНИГООБЕСПЕЧЕННОСТЬ	
		Наличие в электронном каталоге ЭБС	
Основная литература			
1. Микропроцессорные системы: Учебник/В.В. Гуров. - М.: НИЦ ИНФРА-М, 2015. - 336 с.:	2015	https://znanium.com/catalog/document?id=379994	
2. Роженцов, А.А. Проектирование встраиваемых систем на микроконтроллерах: лабораторный практикум [Электронный ресурс]: — Йошкар-Ола : ПГТУ (Поволжский государственный технологический университет), 2015. — 120 с	2015	https://e.lanbook.com/book/76522	
3. Давыдов Г.Д. “Цифровые устройства и микропроцессоры”(Электронный ресурс), 2018-5 с.	2018	e.lib.vlsu.ru:80/handle/123456789/7068	
Дополнительная литература			
1. Угрюмов.Е. П. Цифровая схемотехника: учеб. пособие для вузов { Е.П. Угрюмов. — 3-е изд., перераб. и доп. — СПб.: БХВ-Петербург, 2010.	2010	https://www.elec.ru/library/nauchnaya-i-tehnicheskaya-literatura/cifrovaya-shemotehnika/	
2. Микушин, А. В. Цифровые устройства и микропроцессоры: учеб. пособие/А. В. Микушин. А. М. Сажнев.В. И. Сединин. — СПб.: БХВ-Петербург. 2010. — 832 с.: ил. — (Учебная литература для вузов).	2010	http://static1.ozone.ru/multimedia/book_file/1005873252.pdf	

6.2. Периодические издания

Отечественные журналы:

- Радиотехника;
- Радиотехника и электроника;
- Приборы и техника эксперимента;
- Цифровая обработка сигналов.

Реферативные журналы:

- Радиотехника;
- Электроника.

Зарубежные журналы:

- IEEE Transactions on Communications;
- IEEE Transactions on Signal Processing;
- IEEE Transactions on Instrumentation and Measurement.

6.3. Интернет-ресурсы

1. Журнал "Проектирование и технология электронных средств" - <http://ptes.vlsu.ru>
2. Журнал "Радиотехника" - <http://radiotec.ru/catalog.php?cat=jr11>
3. <http://mexalib.com/view/15117>
4. [http:// studentlibrary.ru](http://studentlibrary.ru)

7. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

Для реализации учебного процесса по данной дисциплине имеется специальное помещение для проведения занятий лекционного, практического и лабораторного типов, групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации, для самостоятельной работы.

Материально-техническое обеспечение дисциплины включает:

- кафедральные мультимедийные средства (ауд. 301-3, ауд. 335-3);
- оснащенная компьютерами для проведения практических работ лаборатория (ауд. 410 -3)
- оснащенная макетами для проведения лабораторных работ лаборатория (ауд. 306 -3)

Рабочую программу составил Самойлов С.А., доцент кафедры РТ и РС
Рецензент

«Владимирское КБ Радиосвязи», Генеральный директор Богданов А.Е.

Программа рассмотрена и одобрена на заседании кафедры РТ и РС

Протокол № 1 от 30.08.21 года


Заведующий кафедрой Никитин О.Р.


Рабочая программа рассмотрена и одобрена

на заседании учебно-методической комиссии направления 11.03.01 Радиотехника

Протокол № 1 от 1.09.21 года

Председатель комиссии Никитин О.Р., заведующий кафедрой







**ЛИСТ ПЕРЕУТВЕРЖДЕНИЯ
РАБОЧЕЙ ПРОГРАММЫ ДИСЦИПЛИНЫ**

Рабочая программа одобрена на 20 ____ / 20 ____ учебный года

Протокол заседания кафедры № ____ от ____ года

Заведующий кафедрой _____

Рабочая программа одобрена на 20 ____ / 20 ____ учебный года

Протокол заседания кафедры № ____ от ____ года

Заведующий кафедрой _____

Рабочая программа одобрена на 20 ____ / 20 ____ учебный года

Протокол заседания кафедры № ____ от ____ года

Заведующий кафедрой _____

**ЛИСТ РЕГИСТРАЦИИ ИЗМЕНЕНИЙ
в рабочую программу дисциплины**

Микропроцессорные устройства

образовательной программы направления подготовки 11.03.01 Радиотехника, направленность:
Электронные цифровые устройства и системы (бакалавр)

Номер изменения	Внесены изменения в части/разделы рабочей программы	Исполнитель ФИО	Основание (номер и дата протокола заседания кафедры)
1			
2			

Заведующий кафедрой _____ / _____

Подпись

ФИО