

Министерство науки и высшего образования Российской Федерации
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Владимирский государственный университет
имени Александра Григорьевича и Николая Григорьевича Столетовых»
(ВлГУ)

УТВЕРЖДАЮ

Проректор
по образовательной деятельности



А.А. Панфилов

« 27 » _____ 2019 г.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ

МИКРОПРОЦЕССОРНЫЕ УСТРОЙСТВА

Направление подготовки 11.03.01 Радиотехника

Профиль/программа подготовки Электронные цифровые устройства

Уровень высшего образования бакалавриат

Форма обучения очная

Семестр	Трудоемкость зач. ед./ час.	Лекции, час.	Практич. занятия, час.	Лаборат. работы, час.	СРС, час.	Форма промежуточной аттестации (экзамен/зачет/зачет с оценкой)
3	3/108	18	18	18	54	зачет
4	4/144	18	18	18	54	экзамен (36)
Итого	7/252	36	36	36	108	зачет, экзамен (36)

Владимир 2019

1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

Цель освоения дисциплины – усвоение методов анализа и синтеза цифровых устройств, изучение основ устройства и программирования средств микропроцессорной техники.

Задачи: подготовка к профессиональной деятельности в областях эксплуатации, проектирования и научной деятельности с применением средств микропроцессорной техники.

2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОПОП ВО

Дисциплина "Микропроцессорные устройства" относится к обязательной части.

Пререквизиты дисциплины: иностранный язык, физика, основы теории цепей, материалы и компоненты электронной техники.

3. ПЛАНИРУЕМЫЕ РЕЗУЛЬТАТЫ ОБУЧЕНИЯ ПО ДИСЦИПЛИНЕ

Планируемые результаты обучения по дисциплине, соотнесенные с планируемыми результатами освоения ОПОП

Код формируемых компетенций	Уровень освоения компетенции	Планируемые результаты обучения по дисциплине характеризующие этапы формирования компетенций (показатели освоения компетенции)
1	2	3
ОПК-4 Способен применять современные компьютерные технологии для подготовки текстовой и конструкторско-технологической документации с учетом требований нормативной документации.	Частичное освоение	Знать: базовые элементы цифровой и микропроцессорной техники и их обозначения, основы ЕСКД и ЕСПД. Уметь: синтезировать базовые схемы на цифровых логических элементах и алгоритмы программ микропроцессорных устройств. Владеть: основными компьютерными средствами трансляции программ и оформления документации.
	Неполное освоение	Знать: основные элементы цифровой и микропроцессорной техники, их обозначения и основы ЕСКД и ЕСПД. Основные методы, анализа, синтеза и оптимизации логических устройств, технологией и средствами программирования микроконтроллеров. Уметь: синтезировать схемы на цифровых логических элементах и алгоритмы программ микропроцессорных устройств, выполнять анализ и отладку программ микропроцессорных устройств. Владеть: основными компьютерными средствами трансляции программ и оформления документации, технологией и средствами программирования микроконтроллеров.
	Полное освоение	Знать: все основные элементы цифровой и микропроцессорной техники, их обозначения и основы ЕСКД и ЕСПД. Основные методы, анализа, синтеза и оптимизации логических устройств, технологией и средствами программирования микроконтроллеров. Уметь: синтезировать схемы на цифровых логических элементах и алгоритмы программ микропроцессорных устройств, выполнять анализ и отладку программ микропроцессорных устройств. Владеть: основными компьютерными средствами моделирования электронных устройств, включая микроконтроллеры: средствами трансляции программ и оформления документации, технологией и средствами программирования микроконтроллеров и ПЛИС.

4. ОБЪЕМ И СТРУКТУРА ДИСЦИПЛИНЫ

Трудоемкость дисциплины составляет 7 зачетных единиц, _252 часа

№ п/п	Наименование тем и/или разделов/тем дисциплины	Семестр	Неделя семестра	Виды учебной работы, включая самостоятельную работу студентов и трудоемкость (в часах)				Объем учебной работы, с применением интерактивных методов (в часах / %)	Формы текущего контроля успеваемости, форма промежуточной аттестации (по семестрам)
				Лекции	Практические занятия	Лабораторные работы	СРС		
1	Введение	3	1	2			4	-	
2	Алгебра логики	3	3	2	2		6	3/75%	
3	Синтез логических устройств	3	5	2	2	8	8	4/33%	
4	Минимизация логических устройств	3	7	2	2	4	8	4/50%	Рейтинг-контроль №1
5	Типовые комбинационные устройства	3	9	2	4		6	3/50	
6	Элементарные логические автоматы	3	11	2	2		8	2/50%	Рейтинг-контроль №2
7	Типовые цифровые устройства	3	13	2	2	4	6	4/50%	
8	Программируемые интегральные логические схемы	3	15	2	2	2	4	2/33%	
9	Языки программирования устройств	3	17	2	2		4	2/50%	Рейтинг-контроль №3
Всего за _3-й семестр:				18	18	18	54	24/44%	зачет
10	Основы построения запоминающих устройств.	4	1	2			2	1/50%	
11	Арифметико-логические устройства	4	3	2	2	2	6	1/17%	
12	Архитектура микропроцессоров	4	5	2	2		8	2/50%	
13	Периферийные устройства микроконтроллера	4	7	2	2	2	8	1/17%	Рейтинг-контроль №1
14	Память данных микроконтроллера	4	9	2	2	2	8	3/50%	
15	Система команд микроконтроллера	4	11	2	6	6	8	4/29%	
16	Программно-аппаратные средства отладки	4	15	2	2	2	8	3/50%	Рейтинг-контроль №2
17	Программирование устройств ввода/вывода	4	17	2	2	4	4	2/25%	
18	Тенденции развития микропроцессорной техники	4	18	2			2	1/50%	Рейтинг-контроль №3
Всего за 4-й семестр:				18	18	18	54	18/33%	Экзамен, 36
Наличие в дисциплине КП/КР									
Итого по дисциплине				36	36	36	108	42/39%	Зачет, Экзамен, 36

* В графе лабораторные и практические работы представлена трудоемкость по разделам лекций без привязки к неделям учебного процесса, который определяется расписанием занятий.

Содержание лекционных занятий по дисциплине

Раздел 1. Введение

Тема 1 Значение и место курса.

Тема 2 Историческая справка развития цифровой и микропроцессорной техники.

Содержание темы.

Раздел 2. Алгебра логики.

Тема 1. Основы булевой алгебры. Основные понятия и термины.

Тема 2. Основные логические функции одной и двух переменных.

Тема 3. Графические обозначения основных логических элементов на электрических схемах.

Раздел 3. Синтез логических устройств.

Тема 1. Совершенная дизъюнктивная форма.

Тема 2. Совершенная конъюнктивная форма.

Раздел 4. Минимизация логических устройств (ЛУ).

Тема 1. Метод карт Карно.

Тема 2. Синтез ЛУ в заданном базисе.

Раздел 5. Типовые комбинационные устройства.

Тема 1. Шифраторы и дешифраторы.

Тема 2. Мультиплексоры и демультиплексоры.

Тема 3. Семисегментные индикаторы.

Раздел 6. Элементарные логические автоматы.

Тема 1. Основы теории графов логических устройств

Тема 2. Триггеры.

Тема 3. JK-триггеры.

Раздел 7. Типовые цифровые устройства.

Тема 1. Регистры.

Тема 2. Двоичные и десятичные счетчики.

Раздел 8. Программируемые интегральные логические схемы.

Тема 1. Ранние логические схемы ПЛИС и ПМЛ.

Тема 2. Современные логические схемы CPLD и FPGA.

Раздел 9. Языки программирования логических устройств.

Тема 1. Основные понятия языка VHDL.

Тема 2. Основные понятия языка System Verilog.

Раздел 10. Основы построения запоминающих устройств.

Тема 1. Построение оперативной памяти.

Тема 2. Постоянные запоминающие устройства: масочные, пережигаемые и флеш-накопители.

Раздел 11. Арифметико-логические устройства.

Тема 1. Сумматор одноразрядный и многоразрядный.

Тема 2. Префиксные сумматоры.

Тема 3. Арифметико-логическое устройство.

Раздел 12. Архитектура микропроцессоров.

Тема 1. Принстонская архитектура.

Тема 2. Гарвардская архитектура.

Раздел 13. Периферийные устройства микроконтроллера.

Тема 1. Таймеры.

Тема 2. Параллельные порты ввода-вывода.

Тема 3. Последовательные порты ввода-вывода.

Тема 4. Аналоговые порты.

Раздел 14. Память данных микроконтроллера.

Тема 1. Регистры общего назначения.

Тема 2. Регистры специального назначения.

Раздел 15. Система команд микроконтроллера.

Тема 1. Виды трансляции.

Тема 2. Правила записи на языке ассемблера.

Тема 3. Исполняемые команды.

Тема 4. Директивы.

Тема 5. Слово конфигурации микроконтроллера.

Раздел 16. Программно-аппаратные средства отладки.

Тема 1. Отладка программы в среде проектирования программ.

Тема 2. Отладка в среде схемотехнического моделирования.

Тема 3. Аппаратная отладка на эмуляторах и макетах.

Раздел 17. Программирование устройств ввода/вывода.

Тема 1. Программирование портов цифрового ввода/вывода.

Тема 2. Программирование тактовых генераторов.

Раздел 18. Тенденции развития микропроцессорной техники.

Тема 1. Новые структуры микроконтроллеров.

Тема 2. Многомагистральные специальные процессоры с матричной структурой шин.

Содержание практических занятий по дисциплине

Раздел 2. Алгебра логики.

Тема 1. Логические функции одной и двух переменных.

Тема 2. Обозначения базовых логических устройств.

Раздел 3. Синтез логических устройств.

Тема 1 Синтез в СДНФ.

Тема 2 Синтез в СКНФ.

Раздел 4. Минимизация логических устройств.

Тема 1. Минимизация логических устройств в СДНФ.

Тема 2. Минимизация логических устройств в СКНФ.

Раздел 5. Типовые комбинационные устройства.

Тема 1. Шифраторы и дешифраторы.

Тема 2. Мультиплексоры и демультиплексоры.

Раздел 6. Элементарные логические автоматы

Тема 1. Триггеры..

Тема 2. JK-триггеры.

Раздел 7. Типовые цифровые устройства.

Тема 1. Регистры.

Тема 2. Двоичные и десятичные счетчики.

Раздел 8. Программируемые интегральные логические схемы.

Тема 1. Языки проектирования логических устройств.

Раздел 9. Языки программирования устройств.

Тема 1. Структура программ в VHDL.

Тема 2. Структура программ в System Verilog.

Раздел 11. Арифметико-логические устройства.

Тема 1. Среда проектирования программ микроконтроллеров.

Раздел 12. Архитектура микропроцессоров .

Тема 1. Архитектура ARM.

Тема 2. Архитектура процессора Миландр на основе Cortex M3.

Раздел 13. Периферийные устройства микроконтроллера.

Тема 1. . Трансляция программ.

Тема 2. . Исполняемые команды и директивы.

Раздел 14. Память данных микроконтроллера.

Тема 1. Регистры общего назначения.

Тема 2. Регистры специального назначения.

Раздел 15. Система команд микроконтроллера.

Тема 1. Исполняемые команды (инструкции).

Тема 2. Директивы управления процессом трансляции.

Раздел 16. Программно-аппаратные средства отладки.

Тема 1. Отладка программы в среде проектирования программ.

Тема 2. Отладка в среде схемотехнического моделирования.

Тема 3. Аппаратная отладка на эмуляторах и макетах.

Раздел 17. Программирование устройств ввода/вывода.

Тема 1. Регистры управления вводом/выводом.

Тема 2. Особенности реализации ввода/вывода.

Раздел 17. Программирование устройств ввода/вывода.

Тема 1. Программирование портов цифрового ввода/вывода.

Тема 2. Программирование тактовых генераторов.

Содержание лабораторных занятий по дисциплине

Раздел 3. Синтез логических устройств.

Тема 1. Виртуальные инструменты анализа логических устройств.

Тема 2. Синтез в СДНФ, построение виртуальных схем синтезированных в СДНФ.

Тема 3. Синтез в СКНФ, построение виртуальных схем синтезированных в СКНФ.

Раздел 4. Минимизация логических устройств.

Тема 1. Минимизация логических устройств в СДНФ.

Тема 2. Минимизация логических устройств в СДНФ.

Раздел 7. Типовые цифровые устройства.

Тема 1. Регистры, моделирование в среде Multisim.

Тема 2. Двоичные и десятичные счетчики? моделирование в среде Multisim.

Раздел 8. Программируемые интегральные логические схемы.

Тема 1. Проектирования логических устройств на языке описания аппаратуры.

Раздел 11. Арифметико-логические устройства.

Тема 1. Среда проектирования программ микроконтроллеров.

Раздел 13. Периферийные устройства микроконтроллера.

Тема 1. Трансляция программ.

Раздел 14. Память данных микроконтроллера.

Тема 1. Использование регистров общего назначения в программах.

Тема 2. Использование регистров специального назначения в программах.

Раздел 15. Система команд микроконтроллера.

Тема 1. Исполняемые команды (инструкции).

Тема 2. Директивы управления процессом трансляции.

Тема 3. Ввод и трансляция простейшей программы.

Раздел 16. Программно-аппаратные средства отладки.

Тема 1. Средства отладки.

Тема 2. Отладка программы на виртуальной модели.

Раздел 17. Программирование устройств ввода/вывода.

Тема 1. Применение устройств ввода/вывода на примере виртуальной модели и/или стенда.

Тема 2. Особенности программирования ввода/вывода.

5. ОБРАЗОВАТЕЛЬНЫЕ ТЕХНОЛОГИИ

В преподавании дисциплины "Микропроцессорные устройства" используются разнообразные образовательные технологии как традиционные, так и с применением активных и интерактивных методов обучения.

Активные и интерактивные методы обучения:

- Интерактивная лекция (Раздел 2, темы № 1 и 3; Раздел 3, темы № 1 и 2; Раздел 4, темы № 1 и 2; Раздел 6, темы № 2 и 3; Раздел 11, темы № 1 и 3; Раздел 12, темы № 1 и 2; Раздел 15, темы № 2 и 5; Раздел 16, темы № 1 и 2);
- Анализ ситуаций (разделы № 9 и 10);
- Применение имитационных моделей (Разделы № 3, 4, 7, 15, 17).

6. ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ ТЕКУЩЕГО КОНТРОЛЯ УСПЕВАЕМОСТИ, ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ПО ИТОГАМ ОСВОЕНИЯ ДИСЦИПЛИНЫ И УЧЕБНО-МЕТОДИЧЕСКОЕ ОБЕСПЕЧЕНИЕ САМОСТОЯТЕЛЬНОЙ РАБОТЫ СТУДЕНТОВ

Вопросы для рейтинг-контроля

Семестр 3

Вопросы к рейтинг-контролю №1

1. Алгебра логики. Логические операции и элементы.
2. Логические функции одной и двух переменных.
3. Основные законы булевой алгебры.
4. Анализ комбинационных устройств (без памяти).
5. Транзисторно-транзисторная логика (ТТЛ).
6. Логика на комплементарных МОП транзисторах (КМОП).

Вопросы к рейтинг-контролю №2

1. Принцип работы триггера и обобщенная схема.
2. RS-триггеры на основе схем ИЛИ-Не: Схемы, обозначения, активные и пассивные уровни сигналов, таблицы истинности, временные диаграммы функционирования.
3. RS-триггеры на основе схем И-Не: схемы, обозначения, активные и пассивные уровни сигналов, таблицы истинности, временные диаграммы функционирования.
4. D –триггеры. Схемы, обозначения, активные и пассивные уровни сигналов, таблицы истинности, временные диаграммы функционирования.
5. Счетный Т-триггер: схемы, обозначения, активные и пассивные уровни сигналов, таблицы истинности, временные диаграммы функционирования.
6. Двухступенчатые триггеры.
7. JK-триггер.

Вопросы к рейтинг-контролю №3

1. Параллельный регистр.
2. Сдвиговые регистры нереверсивные.
3. Сдвиговые регистры реверсивные.
4. Двоичные счётчики.
5. Двоичные счётчики со сквозным и групповым переносом.

Семестр 4

Вопросы к рейтинг-контролю №1

1. Основные операции над байтами.
2. Команды передачи управления.
3. Бит-ориентированные команды.
4. Символьные команды.
5. Основные директивы макроассемблера.
6. Статические запоминающие устройства.
7. Масочные ПЗУ.

8. Программируемые ПЗУ с ультрафиолетовым стиранием и электрически перезаписываемые.
9. Проектирование микропроцессорных устройств.
10. Разработка принципиальной электрической схемы микропроцессорного устройства.

Вопросы к рейтинг-контролю №2

1. Классификация микропроцессоров.
2. Фон – неймановская архитектура и функции узлов микроконтроллеров.
3. Гарвардская архитектура и функции узлов микроконтроллеров.
4. Архитектура Cortex M3 -микроконтроллеров и функции их узлов.
5. Стадии подготовки программного обеспечения для микроконтроллеров.
6. Порядок разработки программ для микроконтроллеров.
7. Программирование на MPASM. особенности подготовки исходного текста и трансляции.

Вопросы к рейтинг-контролю №3

1. Особенности написания программ для микропроцессоров.
2. Стадии подготовки программного обеспечения для микроконтроллеров.
3. Электрическая схема и функционирование типового порта ЦВВ.
4. Программирование портов ЦВВ.
5. Процесс настройки тактового генератора.
6. Тактовый генератор с керамическим или кварцевым резонатором.
7. Тактовый генератор с внешней и внутренней времязадающей RC-цепью.
8. Внешний тактовый генератор.

Вопросы к зачету

1. Основные законы булевой алгебры.
2. Анализ комбинационных устройств (без памяти).
3. Стандартные формы логических функций.
4. Минимизация логических функций.
5. Синтез комбинационных устройств.
6. Принцип работы триггера, функциональная схема триггера.
7. Триггеры с динамическим управлением: функциональная схема, принцип работы и временные диаграммы.
8. Двухступенчатые триггеры. JK-триггер: функциональная схема, принцип работы и временные диаграммы.
9. Параллельные регистры: функциональная схема, принцип работы и временные диаграммы.
10. Сдвиговые регистры: функциональная схема, принцип работы и временные диаграммы.
11. Параллельные регистры: функциональная схема, принцип работы и временные диаграммы.
12. Сдвиговые регистры: функциональная схема, принцип работы и временные диаграммы.
13. Двоичные счетчики с последовательным переносом: функциональная схема, принцип работы и временные диаграммы.
14. Цифровые мультиплексоры и демультимплексоры: функциональная схема, принцип работы и временные диаграммы.

Контрольные тесты по СРС

Семестр 3

Но- мер	Вопрос	Варианты ответа	О т в е т
1.	Какое логическое выражение выражает закон де Моргана	$\overline{ab} = \overline{a} + \overline{b}$	
		$a(b + c) = ab + ac$	
		$(a + b)(a + \overline{b}) = a$	
		$a(a + b) = a$	
2.	Какой набор логических функций является минимальным базисом	И, ИЛИ	
		ИЛИ	
		И-НЕ	
		И, ИЛИ, НЕ	
3.	Какая операция является лишней при анализе логической схемы	Составить логические функции для каждого ЛЭ	
		Составить таблицу истинности	
		Упорядочить элемент на схеме	
		Представить результаты анализа в удобной форме	
4.	Основной недостаток минимального базиса	Усложнение схемы и увеличение задержек	
		Малое количество типов элементов	
		Недостаточная номенклатура комплектующих	
		Высокая стоимость	
5.	Какой набор основных логических функций используется в ДНФ	И, ИЛИ	
		ИЛИ	
		И-НЕ	
		И, ИЛИ, НЕ	
6.	Какой набор основных логических функций используется в СКНФ	И, ИЛИ	
		ИЛИ	
		ИЛИ-НЕ	
		И, ИЛИ, НЕ	
7.	Синтез комбинационного устройства в базисе И-НЕ начинают с построения нормальной формы	СКНФ	
		МКНФ	
		СДНФ	
		МДНФ	
8.	Какой вид цифровых микросхем отличается наименьшим тепловыделением	ТТЛ	
		КМОП	
		Эмиттерно-связанная логика	
		Интегральная инжекционная логика	

Семестр 4

Но-мер	Вопрос	Варианты ответа	О т в е т
1.	Какое устройство характерно для микроконтроллеров гарвардской архитектуры и отсутствует в архитектуре Фон Неймана	Память данных	
		Шина данных	
		Шина команд	
		Микропрограммное устройство или детектор команд	
2.	К какому устройству микроконтроллера подключаются периферийные устройства	АЛУ	
		Шина данных	
		Шина команд	
		Тактовый генератор	
3.	Какое из устройств микроконтроллера предназначено для асинхронного ввода вывода	Счетчик команд	
		USART	
		SSP	
		CCP	
4.	Какое устройство микропроцессора реализует выборку следующей команды	АЦП	
		Аккумулятор	
		Шина данных	
		АЛУ	
5.	Какие устройства в микропроцессоре позволяют уменьшить число адресов в команде и её разрядность	Счетчик команд	
		Память данных и шина данных	
		АЛУ и МПУ	
		Память программ и шина команд	
6.	Какой набор внешних устройств обычно необходим для обеспечения работы микроконтроллера	Память данных и шина данных	
		Флэш-память. шина данных	
		ГТИ, МПУ и детектор команд	
		АЛУ, память программ и данных	
7.	Какую общую структуру имеет алгоритм управляющей программы микропроцессора	Блок питания, схема сброса, ГТИ	
		Флэш-память. шина данных	
		Бесконечный цикл со вложенными циклами и логикой	
		Сложную структуру с началом и остановом	
8.	Какие команды могут выполнить проверку условия $(a < b)$ и переход при выполнении	Набор вложенных конечных циклов	
		Линейная структура с началом и остановом	
		Бесконечный цикл со вложенными циклами и логикой	
		Команды пересылки данных	
9.	Почему регистры специального назначения не могут использоваться как рабочие ячейки	Вычитание + проверка знака + gp to	
		Сложение + символьная команда + go to	
		Логические команды + go to	
		Команды пересылки данных	
		Они имеют специальное назначение	
		Не доступны для записи данных	
		Возможны ошибки и отказы оборудования	
		Не все операции в них выполняются	

10.	Основное преимущество языка ассемблер	Высокая производительность разработки программ	
		Минимальная память и время выполнения программы	
		Простота программирования	
		Развитая техника подпрограмм и типовых проектов	
11.	Основной недостаток языка ассемблер	Низкая производительность разработки программ	
		Относительно большой расход памяти	
		Относительно большое время выполнения программы	
		Малый объем программы	
12.	Какой вид команд ассемблера RISC16 использует непосредственную адресацию	Байтовые	
		Битовые	
		Передачи управления	
		Символьные	
13.	Какая из приведенных команд относится к командам управления	MOV	
		ADD	
		BSF	
		RETLW	
14.	Какое отличие директив макроассемблера от исполняемых инструкций наиболее существенно	Их больше	
		Они более универсальны	
		Быстрее исполняются в процессоре	
		Они управляют только процессом трансляции	
15.	Какое отличие директив макроассемблера от исполняемых инструкций наиболее существенно	Их больше	
		Они более универсальны	
		Быстрее исполняются в процессоре	
		Они управляют только процессом трансляции	

Вопросы к экзамену

1. Арифметические операции над двоичными числами.
2. Сумматоры и полусумматоры: функциональная схема, логика работы
3. Многоразрядные сумматоры: функциональная схема и принцип работы.
4. Арифметико-логические устройства: функциональная схема и принцип работы.
5. Классификация микропроцессоров.
6. Фон – неймановская архитектура и функции узлов микроконтроллеров.
7. Гарвардская архитектура и функции узлов микроконтроллеров.
8. Архитектура RISC -микроконтроллеров и функции их узлов.
9. Стадии подготовки программного обеспечения для микроконтроллеров.
10. Порядок разработки программ для микроконтроллеров.
11. Программирование на MPASM, особенности подготовки исходного текста и трансляции.
12. Основные операции над байтами.

13. Команды передачи управления.
14. Бит-ориентированные команды.
15. Символьные команды.
16. Основные директивы макроассемблера.
17. Статические запоминающие устройства.
18. Масочные ПЗУ.
19. Программируемые ПЗУ с ультрафиолетовым стиранием и электрически перезаписываемые.
20. Проектирование микропроцессорных устройств.
21. Разработка принципиальной электрической схемы микропроцессорного устройства.
22. Особенности написания программ для микропроцессоров.
23. Стадии подготовки программного обеспечения для микроконтроллеров.
24. Электрическая схема и функционирование типового порта ЦВВ.
25. Программирование портов ЦВВ.
26. Процесс настройки тактового генератора.
27. Тактовый генератор с керамическим или кварцевым резонатором.
28. Тактовый генератор с внешней и внутренней времязадающей RC-цепью.
29. Внешний тактовый генератор.

Фонд оценочных средств для проведения аттестации уровня сформированности компетенций обучающихся по дисциплине оформляется отдельным документом.

7. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

7.1. Книгообеспеченность

Наименование литературы: автор, название, вид издания, издательство	Год издания	КНИГООБЕСПЕЧЕННОСТЬ	
		Количество экземпляров изданий в библиотеке ВлГУ в соответствии с ФГОС ВО	Наличие в электронной библиотеке ВлГУ
1	2	3	4
Основная литература*			
1. Микропроцессорные системы: Учебник / В.В. Гуров. - М.: НИЦ ИНФРА-М, 2015. - 336 с.:	2015	-	WWW.znanium.com
2. Роженцов, А.А. Проектирование встраиваемых систем на микроконтроллерах: лабораторный практикум [Электронный ресурс] : — Йошкар-Ола : ПГТУ (Поволжский государственный технологический университет), 2015. — 120 с.	2015	-	e.lanbook.com
3. Давыдов Г.Д. “Цифровые устройства и микропроцессоры” (Электронный ресурс), 2018 – 75 с.	2018		http://e.lib.vlsu.ru:80/handle/123456789/7068
Дополнительная литература			
1. 1. Угрюмов. Е. П. Цифровая схемотехника : учеб. пособие для вузов / Е.П. Угрюмов. — 3-е изд., перераб. и доп. — СПб.: БХВ-Петербург, 2010. —	2010		

809 с.: ил. - ISBN 978-5-9775-0162-0.			
2. Микушин, А. В. Цифровые устройства и микропроцессоры: учеб. пособие / А. В. Микушин, А. М. Сажнев, В. И. Сединин. — СПб.: БХВ-Петербург, 2010. — 832 с.: ил. — (Учебная литература для вузов). - ISBN 978-5-9775-0417-1.	2010		
3. Книшев, Д.А. ПЛИС фирмы "Xilinx": описание структуры основных семейств: / Д.А. Книшев, М.О. Кузелин. — М. : Додэка-XXI, 2010. — 230 с	2010		
4. Волович, Г.И. Схемотехника аналоговых и аналого-цифровых электронных устройств: учебное пособие. — М. : Додэка-XXI, 2011. — 528 с.	2011		

7.2. Периодические издания

Отечественные журналы:

- Известия высших учебных заведений. Электроника
- Радиотехника и электроника;
- Приборы и техника эксперимента;
- Компоненты и технологии
- Цифровая обработка сигналов.

7.3. Интернет-ресурсы

www.niiet.ru/chips/microcontrollers
<http://www.eltech.spb.ru/catalog/mikrokontrollery>
<http://www.compel.ru/>
<http://www.znaniium.com>
<http://e.lanbook.com>
<http://www.studentlibrary.ru/>

8. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

Для реализации данной дисциплины имеются специальные помещения для проведения занятий:

лекционного типа - кафедральные мультимедийные аудитории 301-3 и 335-3;
занятий практического/лабораторного типа – компьютерный класс ауд. 306.

Практические/лабораторные работы проводятся в компьютерном классе - ауд. 306.

Перечень используемого лицензионного программного обеспечения:

- программный пакет для моделирования и программирования Multisim 10.0;
- программный пакет для моделирования и LabVIEW 8.20;
- операционная система Windows.

Рабочую программу составил Давыдов Г.Д. (Давыдов Г.Д.)
(ФИО, подпись)

Рецензент - Богданов А.Е. Ген. Директор ВБК «Радиосвязь» к.т.н. Богданов А.Е.____
(представитель работодателя) (место работы, должность, ФИО, подпись)

Программа рассмотрена и одобрена на заседании кафедры ИТ и РС

Протокол № 18 от 26.06.19 года

Заведующий кафедрой О.А. Харитон
(ФИО, подпись)

Рабочая программа рассмотрена и одобрена на заседании учебно-методической комиссии
направления 11.03.01


Протокол № 4 от 27.06.19 года

Председатель комиссии О.А. Харитон
(ФИО, подпись)

**ЛИСТ ПЕРЕУТВЕРЖДЕНИЯ
РАБОЧЕЙ ПРОГРАММЫ ДИСЦИПЛИНЫ**

Рабочая программа одобрена на 20/21 учебный год

Протокол заседания кафедры № 1 от 31.03.2020 года

Заведующий кафедрой  *С.Р. Нурмабаев*

Рабочая программа одобрена на _____ учебный год

Протокол заседания кафедры № _____ от _____ года

Заведующий кафедрой _____

Рабочая программа одобрена на _____ учебный год

Протокол заседания кафедры № _____ от _____ года

Заведующий кафедрой _____

