

АННОТАЦИЯ РАБОЧЕЙ ПРОГРАММЫ ДИСЦИПЛИНЫ Архитектура и программное обеспечение вычислительных систем

Направление подготовки: **09.03.04 «Программная инженерия»**

Профиль подготовки: **Разработка программно-информационных систем**

Уровень высшего образования: **бакалавриат**

Форма обучения: **очная**

Цели освоения дисциплины

Целями освоения дисциплины «Архитектура и программное обеспечение вычислительных систем» являются: формирование у студента целостного представления о современных ЭВМ и системах; получение знаний по организации ЭВМ и систем.

Сформировать современные представления о проектировании логических схем в микросхемах с программируемыми логическими характеристиками, ознакомить с возможностями языкового описания проектируемых схем на примере языка Verilog HDL и научиться составлять программы на языке Verilog HDL.

Планируемые результаты освоения дисциплины

В результате освоения дисциплины обучающиеся должны обладать следующими общепрофессиональными компетенциями:

– владением основными концепциями, принципами, теориями и фактами, связанными с информатикой (ОПК-1);

– владением архитектурой электронных вычислительных машин и систем (ОПК-2);

– способностью осуществлять поиск, хранение, обработку и анализ информации из различных источников и баз данных, представлять ее в требуемом формате с использованием информационных, компьютерных и сетевых технологий (ОПК-4).

В результате освоения дисциплины обучающийся должен демонстрировать следующие результаты образования:

1. Знать: понимать структуру и принципы работы микросхем с программируемыми логическими характеристиками, особенности работы скомпонованного синтезирующего логическую схему на основе языкового описания аппаратуры (ОПК-1, ОПК-2, ОПК-4).

2. Уметь: изучить структуру и базовые конструкции языка Verilog HDL, различать операторы языка, используемые в схемном синтезе и в тестировании спроектированных схем (ОПК-1, ОПК-2, ОПК-4).

3. Владеть: приобрести навыки составления Verilog описаний цифровых устройств в среде САПР Quartus (ОПК-1, ОПК-2, ОПК-4).

Основное содержание дисциплины

Структура и принципы работы микросхем с программируемыми логическими характеристиками (ПЛИС).

Структура программы на языке Verilog. Представление взаимодействующих подсистем на основе как параллельных, так и последовательных операторов и процедур.

Типы данных. Регистры и цепи, шины. Элементы памяти (массива). Параметры. Вещественные числа. Операторы языка Verilog. Бинарные операции (побитовые, редуцирующие). Арифметические операции. Операции отношения. Операторы сравнения. Конкатенация. Встроенные примитивы.

Организация комбинаторной логики от простейших вентильных схем до разнообразных мультиплексоров и шифраторов/дешифраторов.

Организация последовательностной (регистровой) логики от регистров до счетчиков. Сдвиговые регистры и линии задержки с заданными ответвлениями. Цифровые автоматы. Типовой LCD-контроллер. Способы тестирования спроектированных схем.